



AGH

AKADEMIA GÓRNICZO-HUTNICZA IM. STANISŁAWA STASZICA W KRAKOWIE

Wydział Fizyki i Informatyki Stosowanej

Praca doktorska

Dominik Przyborowski

Zastosowanie submikronowych
technologii VLSI w rozwoju
wielokanałowych układów
scalonych do odczytu detektorów
cząstek jonizujących

Promotor: prof. dr hab. inż. Marek Idzik

Kraków, 2015

Oświadczenie autora rozprawy:

Oświadczam, świadomy odpowiedzialności karnej za poświadczenie nieprawdy, że niniejszą pracę doktorską wykonałem osobiście i samodzielnie i że nie korzystałem ze źródeł innych niż wymienione w pracy.

data, podpis autora

Oświadczenie promotora rozprawy:

Niniejsza rozprawa jest gotowa do oceny przez recenzentów.

data, podpis promotora rozprawy

Podziękowania

Autor niniejszej rozprawy pragnie serdecznie podziękować swojemu promotorowi prof. dr hab. inż. Markowi Idzikowi za cierpliwość, wyrozumiałość, a także za silne dopingowanie i motywowanie do pracy.

Podziękowania należą się również pracownikom i doktorantom Zespołu Elektroniki Jądrowej i Detekcji Promieniowania: dr inż. Tomaszowi Fiutowskiemu, dr inż. Krzysztofowi Świentkowi, dr inż. Piotrowi Wiąckowi, dr inż. Szymonowi Kulisowi, inż. Przemysławowi Terleckiemu, mgr inż. Jakubowi Moroniowi i mgr inż. Mirosławowi Firlejowi, za owocną współpracę w trakcie projektowania układów scalonych i przygotowywaniu ich późniejszych testów laboratoryjnych.

Dodatkowo, podziękowania należą się pracownikom i doktorantom Wydziału Fizyki, Astronomii i Informatyki Stosowanej Uniwersytetu Jagiellońskiego: prof. dr hab. Piotrowi Salaburze, prof. dr hab. Jerzemu Smyrskiemu, dr Markowi Pałce, mgr Pawłowi Strzempkowi, mgr Grzegorzowi Korcyłowi, mgr inż. Jackowi Biernatowi i dr Sedigheh Jowzaee oraz pracownikom Forschungszentrum Jülich dr Peter'owi Wintz'owi, dr Valery'emu Serdyuk'owi i dr Krzysztofowi Pyszowi, za owocną współpracę w ramach kolaboracji PANDA.

Autor pragnie również podziękować pracownikom ośrodków naukowych CERN w Genewie oraz DESY w Zeuthen za kooperacje w ramach grupy BRM pracującej nad systemem BCM1F, w tym przede wszystkim Vladimir'owi Ryjov'owi, Anne Dabrowski, Wolfgangowi Lange, Wolfgangowi Lohmann'owi, Alan'owi J. Bell'owi oraz Jessica Lynn Leonard.

Specjalne podziękowania należą się również dr inż. Janowi Kapłonowi za opiekę merytoryczną podczas pobytu autora w ośrodku CERN w Genewie, jak również mgr inż. Piotrowi Rymaszewskiemu za pomoc w złożeniu układu scalonego dla systemu BCM1F, dr Matthew Noy'owi za pomoc w przygotowaniu oprogramowania do automatyzacji pomiarów oraz dr inż. Wojciechowi Białasowi.

Na końcu pragnę podziękować wszystkim osobom, które mnie wspierały, w tym: Karolinie, Tomaszowi, Alicji, Jarosławowi, Piotrowi, Izabeli, Agnieszce, Monice, Annie, Justynie, Jadwidze i innym.

Niniejsza rozprawa doktorska została wykonana w ramach Programu Operacyjnego Kapitał Ludzki POKL.04.01.01-00-434/08-02 współfinansowanego ze środków Unii Europejskiej.

Spis treści

Wykaz ważniejszych symboli i skrótów	9
Wstęp	13
Rozdział 1. Współczesne technologie CMOS	17
1.1. Elementy dostępne w procesie technologicznym	18
1.1.1. Rezystory	18
1.1.2. Kondensatory	19
1.1.3. Cewki	20
1.1.4. Tranzystory bipolarne	20
1.1.5. Tranzystory polowe	20
1.2. Modelowanie tranzystora polowego MOS	21
1.2.1. Efekty krótkiego kanału	22
1.2.2. Modelowanie parametrów tranzystora	27
1.3. Szumy w technologii CMOS	33
1.3.1. Podstawowe rodzaje szumów	34
1.3.2. Szumy tranzystorów MOS	36
1.4. Efekty niedopasowania	39
1.4.1. Systematyczne efekty niedopasowania	39
1.4.2. Statystyczne efekty niedopasowania	41
1.5. Porównanie technologii CMOS 350 nm i CMOS RF 130 nm	46
Rozdział 2. Elektronika odczytu monitora wiązki BCM1F dla eksperymentu CMS	51
2.1. Monitor wiązki w eksperymencie CMS	51
2.2. Architektura elektroniki front-end	52
2.3. Projekt przedwzmacniacza transimpedancyjnego.	54
2.3.1. Kompensacja częstotliwościowa „feed-forward”	57
2.3.2. Analiza małosygnałowa przedwzmacniacza transimpedancyjnego	61
2.3.3. Implementacja układu przedwzmacniacza	62

2.4.	Układ kształtujący z wydajnym buforem różnicowym	65
2.4.1.	Pierwszy stopień kształtujący	65
2.4.2.	Drugi stopień kształtujący z wydajnym buforem różnicowym	66
2.4.3.	Odpowiedź pełnego toru układu elektroniki odczytu	69
2.5.	Analiza szumowa układu	70
2.6.	Symulacje układu	77
2.6.1.	Symulacje przedwzmacniacza transimpedancyjnego	79
2.6.2.	Symulacje pierwszego stopnia kształtującego	80
2.6.3.	Symulacje pełnego toru odczytowego	81
2.7.	Parametryzacja prototypu	84
2.7.1.	Parametry czasowe impulsu	84
2.7.2.	Liniowość układu	87
2.7.3.	Pomiary szumowe	88
2.7.4.	Pełny tor odczytowy	89
2.8.	Instalacja systemu BCM1F	90
Rozdział 3. Rozwój elektroniki odczytu dla detektorów słomkowych		
w eksperymencie \bar{P}ANDA		
3.1.	Słomkowe detektory śladowe w eksperymencie \bar{P} ANDA	93
3.1.1.	Centralny detektor śladu STT	93
3.1.2.	Przedni detektor śladu FT	95
3.2.	Projekt układu elektroniki odczytu	96
3.2.1.	Projekt przedwzmacniacza ładunkoczułego	98
3.2.2.	Pierwszy stopień układu kształtującego	101
3.2.3.	Układ eliminacji ogona wraz z drugim stopniem kształtującym	102
3.2.4.	Układ stabilizacji linii bazowej	104
3.2.5.	Dyskryminator amplitudy	107
3.3.	Analiza szumowa toru odczytowego	108
3.4.	Symulacje układu	115
3.4.1.	Symulacje przedwzmacniacza ładunkoczułego	115
3.4.2.	Pierwszy stopień kształtujący	117
3.4.3.	Układ stabilizacji linii bazowej BLH	118
3.4.4.	Symulacje pełnego toru odczytowego	118
3.4.5.	Symulacje po ekstrakcji elementów pasożytniczych	123
3.5.	Parametryzacja prototypu	124
3.5.1.	Jakościowe wyniki pomiarów uzyskane na pierwszej płytce testowej	126
3.5.2.	Pomiary wykonane na poprawionej 32-u kanałowej płytce testowej	129
3.6.	Pomiary systemu przy wykorzystaniu wiązki protonów z akceleratora	134
3.6.1.	Pierwsze pomiary jakościowe	134

3.6.2.	Pomiary z 32 kanałowym modulem	135
3.6.3.	Pomiary z 96 kanałowym modulem	137
3.7.	Modyfikacje układu elektroniki odczytu	137
3.7.1.	Przyspieszenie układu	139
3.7.2.	Układ stabilizacji linii bazowej BLH	142
3.7.3.	Układy polaryzujące	143
Podsumowanie	145
Bibliografia	149
Spis rysunków	161
Spis tabel	167

Wykaz ważniejszych symboli i skrótów

Symbole

λ_M	– współczynnik modulacji kanału tranzystora.
μ_0	– ruchliwość nośników ładunku (indeks n oznacza elektrony, p dziury).
θ	– współczynnik degradacji ruchliwości nośników w kanale tranzystora pod wpływem wertykalnego pola elektrycznego.
A_P	– Stała określająca rozrzut technologiczny parametru P (napięcie progowe, rezystancja, etc.)
C_c	– pojemność kompensująca.
f_T	– ang. <i>Transition frequency</i> – częstotliwość graniczna tranzystora.
g_m	– transkonduktancja tranzystora polowego.
$H(s)$	– operatorowa funkcja przenoszenia filtru.
I_D	– prąd drenu tranzystora polowego.
i_D	– znormalizowany (do prądu specyficznego) prąd drenu tranzystora.
$\overline{i_n^2}$	– widmowa gęstość mocy szumów prądowych.
I_{spec}	– tzw. prąd specyficzny tranzystora polowego w modelu EKV.
$K = \mu_0 C_{ox}$	– współczynnik wzmocnienia prądowego tranzystora MOS.
K_f	– współczynnik szumów migotania.
K_q	– wzmocnienie ładunkowe.
K_v	– wzmocnienie napięciowe.
n	– ang. <i>slope factor</i> – współczynnik kształtu charakterystyki tranzystora MOS w obszarze słabej inwersji.
T_p	– ang. <i>Peaking time</i> – czas kształtowania.
V_{DS}	– napięcie dren-źródło.

V_{GS}	–	napięcie bramka–źródło.
$\overline{v_n^2}$	–	widmowa gęstość mocy szumów napięciowych.
$V_t = \frac{kT}{q}$	–	napięcie termiczne.
V_{Th}	–	ang. <i>Threshold voltage</i> – napięcie progowe tranzystora.
W/L	–	ang. <i>Width-to-Length ratio</i> – stosunek szerokości do długości tranzystora MOS.

Skróty

ADC	–	ang. <i>Analog to Digital Converter</i> – przetwornik analogowo – cyfrowy.
ASIC	–	ang. <i>Application Specified Integrated Circuit</i> – układ scalony specjalnego przeznaczenia.
BCM	–	ang. <i>Beam Condition Monitor</i>
BCM1F	–	ang. <i>Fast Beam Condition Monitor</i>
BLH	–	ang. <i>BaseLine Holder</i> – stabilizator linii bazowej.
CMFB	–	ang. <i>Common-Mode FeedBack</i> – pętla sprzężenia sygnału wspólnego.
CMOS	–	ang. <i>Complementary Metal Oxide Semiconductor</i> .
CMS	–	ang. <i>Compact Muon Solenoid</i> .
DIBL	–	ang. <i>Drain Induced Barrier Lowering</i> – obniżenie bariery potencjału wywołane napięciem na drenie.
EKV	–	Enz, Krummenacher, Vittoz – nazwa modelu tranzystora poleowego, będąca akronimem nazwisk jego twórców.
ENC	–	ang. <i>Equivalent Noise Charge</i> – ekwiwalentny ładunek szumowy.
FAIR	–	ang. <i>FAcility for Ion Research</i> .
FWHM	–	ang. <i>Full-Width at Half Maximum</i> – szerokość w połowie wysokości.
FT	–	ang. <i>Forward tracker</i> .
GBW	–	ang. <i>Gain BandWidth</i> – pole wzmocnienia.
LSB	–	ang. <i>Least Significant Bit</i> – najmniej znaczący bit.
LHC	–	ang. <i>Large Hadron Collider</i> .
LVDS	–	ang. <i>Low Voltage Differential Signalling</i> .
MIP	–	ang. <i>Minimum Ionizing Particle</i> – cząstka minimalnie jonizująca.

-
- OTA – ang. *Operational Transconductance Amplifier* – transkonduktancyjny wzmacniacz operacyjny.
- $\bar{\text{P}}\text{ANDA}$ – ang. *antiProton ANnihillation at DArmstadt*.
- PCB – ang. *Printed Circuit Board* – obwód drukowany.
- PM – ang. *Phase Margin* – margines fazy.
- PSRR – ang. *Power Supply Rejection Ratio* – współczynnik tłumienia zakłóceń od zasilania.
- PZC – ang. *Pole-Zero Cancellation* – układ wymiany biegun-zero.
- STT – ang. *Straw Tube Tracker*.
- TC – ang. *Tail Cancellation* – układ eliminacji ogona.
- ToT – ang. *Time over Threshold* – czas nad progiem.

Wstęp

Współczesne i przyszłe eksperymenty fizyki wysokich energii poszukują odpowiedzi na pytania dotyczące zrozumienia podstawowych składników materii i praw nią rządzących. Działający od 2008 roku Wielki Zderzacz Hadronów LHC (ang. *Large Hadron Collider*) w Europejskim Ośrodku Badań Jądrowych CERN w Genewie, podczas swojej pierwszej tury pracy osiągnął pierwszy sukces jakim była potwierdzona obserwacja bozonu Higgsa, odpowiedzialnego za nadawanie cząstkom ich mas. Planowany na drugą połowę obecnej dekady eksperyment \bar{P} ANDA (ang. *antiProton ANnihillation at DArmstadt*) pracujący przy akceleratorze FAIR (ang. *FAcility for Ion Research*) w kompleksie badawczym GSI w Darmstadt będzie, poprzez zderzenia proton–antyproton, badał stany z wszystkimi możliwymi liczbami kwantowymi dostępnymi dla układów kwark–antykwark, czy stany wykraczające poza prosty model kwarków, takie jak glueballe, hybrydy czy molekuly mezonowe [1]. Ogólną tendencją towarzyszącą nowym eksperymentom fizyki wysokich energii jest zwiększenie energii zderzających się cząstek, świetlności akceleratorów, częstości zderzeń przyspieszanych cząstek (substratów reakcji). Od detektorów wymaga się natomiast zwiększania zdolności rozdzielczej, zarówno przestrzennej jak i energetycznej czy też częstości rejestrowanych przypadków. Sytuacja ta stawia coraz większe wymagania przed układami elektroniki odczytu detektorów promieniowania.

Celem niniejszej pracy jest projekt i realizacja dwóch układów elektroniki odczytu. Pierwszy z nich przeznaczony jest dla monitora wiązki BCM1F (ang. *Fast Beam Condition Monitor*) w eksperymencie CMS (ang. *Compact Muon Solenoid*) przy LHC, natomiast drugi do pracy ze słomkowymi komorami proporcjonalnymi, użytymi w detektorach śladowych w eksperymencie \bar{P} ANDA przy FAIR.

Akcelerator LHC podczas pierwszej fazy swojej pracy (2008 – 2013) działał z częstością zderzeń wynoszącą 10 MHz, która ma zostać zwiększona do nominalnych 40 MHz. Wymusiło to zmodernizowanie istniejącego w eksperymencie CMS monitora wiązki, poprzez zaprojektowanie zupełnie nowego układu elektroniki front–end

dla sensorów diamentowych, składających się na system monitora wiązki BCM1F, umożliwiającego pomiar parametrów wiązki w nowym 40 MHz reżimie pracy. Głównym wyzwaniem postawionym przed projektem układu elektroniki odczytu monitora wiązki BCM1F było uformowanie niezwykle szybkiego impulsu o szerokości połówkowej nie przekraczającej 10 ns i wysterowanie nim różnicowo 100 Ω rezystora terminującego, przy dużym obciążeniu pojemnościowym wyjścia tejże elektroniki. Dodatkowym wyzwaniem narzuconym na układ był jak najszybszy czas powrotu do linii bazowej, w przypadku detekcji sygnałów znacznie przekraczających wejściowy zakres dynamiczny. W celu sprostania wszystkim tym wymaganiom, potrzebny jest nowy układ elektroniki odczytu dla systemu BCM1F będący jednym z dwóch głównych celów tej pracy.

Eksperyment $\overline{\text{PANDA}}$ wymaga do odczytu słomkowych komór proporcjonalnych, dedykowanego układu elektroniki odczytu dostarczającego precyzyjny pomiar czasu zdarzenia oraz strat energii cząstki w detektorze. Impulsy prądowe indukowane przez cząstki naładowane w słomkowych komorach proporcjonalnych posiadają długi „ogon” wynikający z wolnego dryfu jonów. Fakt ten, wraz z wymaganiem narzuconym na szybkość układu oraz precyzję pomiaru czasu, powoduje, iż oprócz przedwzmacniacza i układu kształtującego, układ elektroniki front-end musi zapewniać eliminację składowej jonowej sygnału oraz stabilizację linii bazowej przed blokiem dyskryminatora amplitudy odpowiedzialnego za pomiary czasowe. Z wyzwań narzuconych na układ należy nadmienić specyficzne kształtowanie sygnału, umożliwiające dokładną eliminację ogona jonowego i pracę z częstością zliczeń dochodzącą do 3 M/s, przy rozdzielczości czasowej rzędu 1 ns.

Niniejsza rozprawa podzielona jest na trzy rozdziały. Pierwszy z nich stanowi opis współczesnych technologii scalonych CMOS (ang. *Complementary Metal Oxide Semiconductor*) i skupia się na odpowiednim modelowaniu pracy tranzystorów polowych, z uwzględnieniem procesów fizycznych istotnych dla optymalnego projektowania niskoszumnych i precyzyjnych układów elektronicznych, we współczesnych technologiach submikronowych.

Drugi rozdział przedstawia projekt układu elektroniki odczytu dla monitora wiązki w eksperymencie CMS przy akceleratorze LHC. W rozdziale tym omówiono projekt układu wraz z pełną jego analizą małosygnałową. Następnie dokonano analizy szumowej i dokonano wyboru optymalnych parametrów układu, spełniających kompromis minimalizacji szumów i maksymalizacji szybkości odpowiedzi impulsowej. Przedstawiono wyniki symulacji komputerowych oraz pomiarów wyprodukowanego prototypu oraz pełnego systemu odczytowego, który jest obecnie w fazie

instalacji w eksperymencie CMS.

Trzeci rozdział opisuje projekt układu elektroniki front-end dedykowanego do odczytu słomkowych komór proporcjonalnych w eksperymencie \bar{P} ANDA. Podobnie jak w poprzednim rozdziale, rozdział trzeci skupia się na przedstawieniu architektury toru odczytowego wraz z analizą poszczególnych jego bloków. Przedstawiona została również analiza szumowa toru odczytowego uwzględniająca, oprócz bloków przedwzmacniacza i filtru quasigassowskiego, również blok układu stabilizacji linii bazowej BLH (ang. *BaseLine Holder*). W kolejnej części rozdziału przedstawiono wyniki pomiarów parametryzujących pierwszy prototyp układu oraz wyniki kolejnych pomiarów na wiązce akceleratora Big Karl w Forschungszentrum Jülich, dla systemów odczytowych zawierających kolejno 4, 32 i 96 kanałów. Rozdział jest zwieńczony opisem modyfikacji wprowadzonych w drugiej wersji układu.

Rozprawa zakończona jest podsumowaniem pokazującym osiągnięcie stawianych przed nią celów.

Rozdział 1

Współczesne technologie CMOS

Na przestrzeni ostatnich czterech dekad obserwowaliśmy gwałtowny rozwój technologii scalonych CMOS (ang. *Complementary Metal–Oxide–Semiconductor*), które ze względu na możliwość skalowania zarówno rozmiarów jak i mocy oraz szybkości tranzystorów, szybko wyparły konkurencyjną technologię bipolarną z obszaru układów scalonych wielkiej skali integracji VLSI (ang. *Very Large Scale of Integration*). Technologie CMOS przeszły długą drogę od technologii o minimalnej długości kanału wynoszącej $10\mu\text{m}$, wymagających 10 V napięcia zasilania, do stosowanej obecnie w mikroprocesorach technologii 14 nm, zasilanej z napięcia 0.7 V. Współczesne układy elektroniki odczytu dla detektorów fizyki wysokich energii produkowane są w procesach submikronowych dostarczających tranzystory o minimalnej długości bramki od 350 nm do 65 nm. Powodem, dla którego współczesne układy elektroniki odczytu nie są projektowane w technologiach nowszych niż 65 nm są, oprócz wyższych kosztów produkcji, gorsze parametry analogowe tranzystorów dostępnych w najnowszych procesach produkcyjnych. Niskie napięcie zasilania, połączone z porównywalnymi wartościami napięć progowych, oraz dużo niższe wewnętrzne wzmocnienia tranzystorów, stanowią poważne wyzwanie dla projektantów układów analogowych. Wraz ze skróceniem długości kanału tranzystorów, spada grubość tlenku bramkowego, zwiększając w ten sposób odporność radiacyjną technologii. Jest to ogromna zaleta dla zastosowań w fizyce cząstek elementarnych, gdzie obciążenia radiacyjne mogą osiągać ogromne wartości (dawki powyżej 100 Mrad). Jednakże zastąpienie tlenku krzemu, przez stos tlenków krzemu i hafnu, w celu poprawy kontroli efektów krótkiego kanału w tranzystorach w technologiach 45 nm i nowszych istotnie zwiększa efekty radiacyjne w tych technologiach [2].

W niniejszym rozdziale zostaną scharakteryzowane technologie submikronowe z naciskiem na procesy 350 nm oraz 130 nm, gdyż główne projekty układów elektroniki odczytu opisane w tej pracy, zostały wykonane właśnie w tych dwóch technologiach.

1.1. Elementy dostępne w procesie technologicznym

Współczesne procesy CMOS dostarczają całą gamę elementów elektrycznych, od biernych jakimi są rezystory, kondensatory czy cewki, po tranzystory polowe o różnych napięciach progowych czy wręcz typie kanału – wbudowanym bądź indukowanym. Możliwość zintegrowania tych wszystkich elementów w jednym układzie scalonym pozwoliła na uzyskanie niewyobrażalnej wcześniej miniaturyzacji układów elektronicznych.

1.1.1. Rezystory

Rezystory w układach scalonych można wykonywać jako odpowiednio domieszkowane obszary w podłożu półprzewodnikowym bądź wykonać je z warstw polikrystalicznego materiału półprzewodnikowego. Zależnie od wymaganych wartości rezystancji wykorzystuje się różne typy dostępnych rezystorów. Rezystory wykorzystujące ten sam materiał oporowy mogą, ze względu na odpowiednie domieszkowanie, posiadać różną rezystywność, co umożliwi projektantowi użycie rezystancji o szerokim zakresie. Projektant może wykonać rezystor o dowolnej wartości rezystancji ustalając wymiary rezystora – jego długość oraz szerokość. Rezystancja elementu dana jest wówczas formułą (1.1.1)[3]:

$$R = R_s \frac{L}{W + W_b} + 2R_c, \quad (1.1.1)$$

gdzie: R_s jest rezystancją warstwy wyrażoną w Ω/\square , L i W są długością i szerokością rezystora, W_b różnicą między szerokością zadaną a efektywną, czyli uwzględniającą nieprostokątny przekrój warstwy rezystywnej, a R_c jest rezystancją kontaktów między rezystorem a połączeniami metalicznymi.

Dodatkowo każdy rezystor wykonany w strukturze scalonej wykazuje pewną pojemność rozproszoną do podłoża, zależną od typu rezystora oraz jego powierzchni. Dla przykładu, w rezystorach polikrystalicznych jest to pojemność warstwy tlenku izolującej podłożę od rezystora, a w przypadku rezystorów wykonanych ze studni przeciwnego typu do podłoża, bądź rezystorów dyfuzyjnych, jest to pojemność zaporowo spolaryzowanego złącza p–n. Najczęściej występującymi typami rezystorów są: rezystory polikrystaliczne, rezystory wykonane ze studni oraz rezystory dyfuzyjne.

1.1.1.1. Rezystory polikrystaliczne

Rezystory polikrystaliczne są najpopularniejszymi rezystorami stosowanymi w procesie projektowania układów scalonych. Wykonane są z tego samego materiału co

bramka tranzystorów i mogą być dostępne z różnymi rezystywnościami, zależnie od stopnia domieszkowania. Zależnie od procesu technologicznego i dostępności typów polikrzemu, rezystywności mogą się wahać od kilkudziesięciu do kilku tysięcy Ω/\square . Pojemności pasożytnicze zależą od odległości rezystora od podłoża i są rzędu $100 \text{ aF}/\mu\text{m}^2$.

1.1.1.2. Rezystory wykonane ze studni

Ten typ scalonych oporników jest szeroko używany w procesach nie dostarczających wysokorezystywnych rezystorów polikrzemowych. Zależnie od stopnia domieszkowania studni rezystywność warstwy może się wahać od kilkuset Ω/\square do nawet $10 \text{ k}\Omega/\square$. Niestety, w przeciwieństwie do rezystorów polikrzemowych, cierpią one z powodu kilkukrotnie wyższej pojemności pasożytniczej do podłoża i wyższego współczynnika temperaturowego [3].

1.1.1.3. Rezystory dyfuzyjne

Ostatnim z popularnych rodzajów rezystorów są rezystory dyfuzyjne. Ze względu na niską rezystywność oraz relatywnie wysoką gęstość prądu są one popularne w układach zabezpieczających wejścia układu scalonego [3].

1.1.2. Kondensatory

Kondensatory stanowią drugą grupę istotnych elementów biernych wykorzystywanych w procesie projektowania układów scalonych. Ze względu na ilość dostępnych w danej technologii masek produkcyjnych, konkretne procesy technologiczne dostarczają różne typy kondensatorów. Jeżeli dany proces umożliwia wytworzenie dwóch warstw krzemu polikrystalicznego, to do dyspozycji projektanta są kondensatory płaskie *poly-poly*, których okładki są z nich wykonane. W przeciwnym razie, popularnymi kondensatorami są struktury MIM (ang. *Metal-Insulator-Metal*) wykonywane z dwóch warstw metalicznych, przy czym warstwa metalu jednej z okładek jest wykorzystywana tylko do tego celu. Kondensatory *poly-poly* oraz MIM są stosowane dla uzyskania relatywnie wysokiej pojemności, niezależnej od warunków polaryzacji. Pojemności kondensatorów polikrzemowych są rzędu $0.5\text{--}1 \text{ fF}/\mu\text{m}^2$, zaś typu MIM dochodzą do kilku $\text{fF}/\mu\text{m}^2$, przy czym reguły projektowe określają minimalną wartość pojemności takiego kondensatora na około kilkanaście – kilkadziesiąt fF.

Do zbudowania kondensatorów o małej pojemności można wykorzystać pojemności pasożytnicze między warstwami metalizacji, tzw. struktury typu MOM (ang.

Metal–Oxide–Metal), które jednakże charakteryzują się wysokim rozrzutem. Ostatnim popularnym typem kondensatorów, są struktury wykorzystujące pojemność bramki tranzystorów polowych. Wysoka pojemność bramkowa pozwala na osiągnięcie najwyższego stosunku pojemności do powierzchni dla tego typu elementów, niestety silna zależność pojemności od napięcia między bramką a podłożem, w zakresie napięć poniżej napięcia progowego, determinuje wykorzystanie tego typu kondensatorów głównie do odsprzęgnięcia zasilania.

1.1.3. Cewki

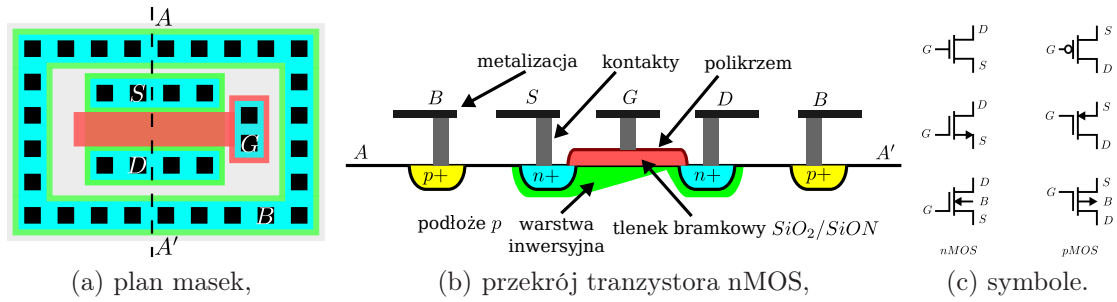
Niektóre technologie scalone, jak np. CMOS RF 130 nm, posiadają w swoim asortymencie elementy indukcyjne w postaci cewek wykonywanych z odpowiednich warstw metalicznych. Cewki w układach scalonych wykorzystywane są jako elementy impedancyjne w układach wysoko częstotliwościowych RF (ang. *Radio Frequency*), takich jak odbiorniki wysokich częstotliwości [4], generatory wysokich częstotliwości [5] czy szybkie bufory cyfrowe CML (ang. *Current–Mode Logic*) [6]. Indukcyjności cewek oferowanych przez scalone procesy RF pokrywają 3 rzędy wielkości od dziesiątych części nH do kilkuset nH [7].

1.1.4. Tranzystory bipolarne

Mimo iż czyste procesy CMOS nie oferują tranzystorów bipolarnych posiadających dobre własności elektryczne, to możliwe jest wytworzenie tranzystora wertykalnego typu pnp. Tranzystory takie są wykorzystywane jako złącza półprzewodnikowe p–n w układach źródeł referencyjnych typu bandgap, generujących napięcie i/lub prąd niezależne od zmian temperatury czy napięcia zasilania.

1.1.5. Tranzystory polowe

Najważniejszymi elementami w układach scalonych są tranzystory polowe. Najczęściej występują tranzystory MOS z kanałem indukowanym, tj. tranzystory normalnie wyłączone (napięcie progowe jest dodatnie dla tranzystorów z kanałem typu n i ujemne dla typu p). Widok tranzystora, jego przekrój oraz stosowane symbole przedstawia rysunek 1.1. Tranzystor MOS jest elementem sterowanym napięciem, które wpływa na rozkład ładunku pomiędzy obszarami źródła i drenu, w zależności od polaryzacji wszystkich jego końcówek. Napięcie przyłożone między bramką a źródłem determinuje zakres pracy w warunkach słabej (podprogowej) tudzież silnej inwersji. Natomiast wartość napięcia dren–źródło powoduje, dla ustalonego napięcia



Rysunek 1.1: Tranzystor MOS wykonany w technologii planarnej:

bramka–źródło, pracę w zakresie triodowym (liniowym) lub pentodowym (nasyce-
nia). Punkt pracy, czyli wartości napięć bramka–źródło oraz dren–źródło, warun-
kuje zastosowanie danego tranzystora. W układach cyfrowych tranzystory pracują
jako klucze, natomiast w technice analogowej wykorzystywane są w roli wzmacnia-
czy, źródeł prądowych, nieliniowych rezystorów, transkonduktorów (przetworników
napięcie–prąd) oraz buforów napięciowych.

1.2. Modelowanie tranzystora polowego MOS

Do poprawnego wykonania projektu układu wykorzystującego tranzystory po-
lowe potrzebne są równania opisujące ich działanie. Zakładając prosty model tran-
zystora, można otrzymać dobrze znane zależności opisane równaniami (1.2.1)[8].

$$I_D = K \frac{W}{L} V_{DS} \left(V_{GS} - V_{Th} - \frac{V_{DS}}{2} \right) \quad \text{obszar triodowy,} \quad (1.2.1a)$$

$$I_D = \frac{1}{2} K \frac{W}{L} (V_{GS} - V_{Th})^2 (1 + \lambda_M V_{DS}) \quad \text{obszar pentodowy,} \quad (1.2.1b)$$

gdzie $K = \mu_0 C_{ox}$ jest współczynnikiem wzmocnienia prądowego wyrażonym w $\mu A/V^2$,
 μ_0 ruchliwością nośników, C_{ox} pojemnością tlenku bramkowego na jednostkę po-
wierzchni, V_{th} napięciem progowym, W, L odpowiednio szerokością oraz długością
kanału tranzystora, λ_M współczynnikiem modulacji kanału.

Powyższe równania opisują idealny tranzystor pracujący w obszarze silnej in-
wersji. Istnieją jeszcze obszary pracy w słabej oraz umiarkowanej inwersji. Obszar
pracy w słabej inwersji odnosi się do tranzystora polaryzowanego napięciem V_{GS}
mniejszym od napięcia progowego. Stąd często spotykane w literaturze określenie
tego obszaru pracy trybem podprogowym. W obszarze tym tranzystor polowy działa

podobnie jak bipolarny, przy czym źródło pełni rolę emitera, dren kolektora, natomiast podłoże stanowi analogię bazy [8]. W obszarze słabej inwersji wyrażenie na prąd drenu dla idealnego tranzystora dane jest formułą (1.2.2) [8]:

$$I_D = I_0 \frac{W}{L} e^{\frac{V_{GS} - V_{Th}}{nV_t}} \left(1 - e^{-\frac{V_{DS}}{V_t}} \right), \quad (1.2.2)$$

gdzie I_0 opisuje prąd drenu dla napięcia $V_{GS} = V_{Th}$, $n \in (1.05; 1.7)$ jest współczynnikiem kształtu (ang. *slope factor*)¹, $V_t = kT/q$ jest napięciem termicznym.

Obszar umiarkowanej inwersji jest obszarem pośrednim między silną a słabą inwersją. Wielu autorów dokonywało aproksymacji prądu drenu w tym obszarze [9, 10, 11]. Dla przykładu w pierwszych pracach nad modelem EKV (od inicjałów twórców – Enz’a Krummenacher’a i Vittoz’a) dokonano interpolacji skrajnych obszarów półempiryczną funkcją $F(\nu) = \ln^2[1 + \exp(\nu/2)]$, która po odpowiednich operacjach matematycznych (rozwinięcie w szereg potęgowy) pozwala na uzyskanie w odpowiednich granicach wyrażen na prąd drenu w słabej i silnej inwersji [9].

Zależności na prąd drenu idealnego tranzystora stanowią dobrą bazę do ręcznych obliczeń punktu pracy. Niestety, we współczesnych submikronowych technologiach tranzystory są poddane przeróżnym efektom wymuszającym silną modyfikację równań opisujących ich działanie.

1.2.1. Efekty krótkiego kanału

W latach dziewięćdziesiątych ubiegłego wieku, technologie CMOS przekroczyły barierę 1 μm minimalnej długości kanału tranzystora. Mimo osiągnięcia coraz to mniejszych rozmiarów, sam proces produkcyjny nie ulegał zmianie. Tranzystor nadal był tworzony jako silnie domieszkowane obszary drenu/źródła umieszczone w słabo domieszkowanym podłożu przeciwnego typu. Dodatkowo, niedostatecznie skalowane napięcie zasilania w stosunku do długości tranzystora, powodowało wytworzenie wzdłuż kanału pola elektrycznego o wartości przekraczającej 1 MV/m, zwiększając wagę szeregu czynników wpływających na charakterystyki tranzystora. Efekty te nazwano zbiorczo efektami *krótkiego kanału* bądź *gorących nośników*, ze względu na ich własności termodynamiczne dla wysokich pól elektrycznych.

¹ nazywanym również współczynnikiem nieidealności charakterystyki

1.2.1.1. Degradacja współczynnika wzmocnienia prądowego

Występujący w równaniach (1.2.1) współczynnik wzmocnienia prądowego $K = \mu_0 C_{ox}$ jest liniową funkcją ruchliwości nośników ładunku $\mu_{n,p}$, która w przypadku tranzystora „idealnego” jest traktowana jako wartość stała wynosząca odpowiednio dla elektronów 1350 a dla dziur 480 $\text{cm}^2/(\text{Vs})$, przy koncentracji domieszek w półprzewodniku krzemowym poniżej $10^{15}/\text{cm}^3$ i temperaturze pokojowej [12]. Warunki polaryzacji tranzystorów wykonanych w submikronowych technologiach powodują jednakże obniżenie wartości ruchliwości nośników poprzez efekty związane z polem elektrycznym działającym wzdłuż i w poprzek kanału oraz z jego rezystancją szeregową [13].

Efekt nasycenia prędkości nośników

Prędkość nośników ładunku dana jest liniową zależnością od przyspieszającego je pola elektrycznego, dla niewielkich jego wartości, zgodnie z formułą (1.2.3):

$$\vec{v}_{n,p} = \mp \mu_{n,p} \vec{E}, \quad (1.2.3)$$

gdzie $\mu_{n,p}$ jest ruchliwością nośników ładunku (elektronów lub dziur) będącą malejącą funkcją koncentracji nośników i temperatury [12].

Sytuacja ta zmienia się jednak dla wysokich wartości przyspieszającego nośniki pola elektrycznego \vec{E} . Dla każdego materiału półprzewodnikowego istnieje wartość pola elektrycznego zwanego polem krytycznym E_c , dla którego prędkość nośników ładunku zaczyna się nasycać. W przypadku półprzewodnika krzemowego wartości krytyczne pola \vec{E} wynoszą odpowiednio 0.8 MV/m dla elektronów oraz 1.95 MV/m dla dziur [12]. Wówczas wyrażenie opisujące ruchliwość nośników ładunku można przedstawić zależnością (1.2.4)[12]:

$$\mu_{n,p} = \frac{v_{p,nmax}}{E_c} \frac{1}{\left[1 + \left(\frac{E}{E_c}\right)^\beta\right]^{1/\beta}} = \frac{\mu_{n_0,p_0}}{\left[1 + \left(\frac{V_{DS'}}{LE_c}\right)^\beta\right]^{1/\beta}}, \quad (1.2.4)$$

gdzie β jest współczynnikiem przyjmującym wartość 2 dla elektronów oraz 1 dla dziur, $v_{p,nmax}$ to prędkość nasycenia wynosząca 110 km/s dla elektronów oraz 95 km/s dla dziur [12], L jest długością kanału tranzystora, μ_{n_0,p_0} jest ruchliwością nośników w obszarze „niskiego pola”, a $V_{DS'}$ zależnie od trybu pracy równa się napięciu V_{DS} bądź V_{DSsat} .

Dla tranzystorów o minimalnej długości kanału w technologii 350 nm pole krytyczne

osiągane jest dla napięć w obszarze kanału (V_{DS} dla tranzystorów pracujących w obszarze triodowym i V_{DSsat} w obszarze pentodowym) będących w zakresie 260–630 mV (zależnie od typu tranzystora), czyli dla wartości o około rząd wielkości mniejszych niż nominalne napięcie zasilania technologii. Podobna sytuacja występuje również w technologii 130 nm ze względu na porównywalne stosunki napięć zasilania (3.3/1.2) i minimalnych długości tranzystorów (350/130). Natomiast załamanie się współczynnika skalowania napięcia zasilającego w stosunku do długości kanału tranzystora, w nowszych technologiach, znacząco zwiększa wpływ opisywanego efektu na parametry tranzystorów.

Efekt wertykalnego pola elektrycznego

Drugim efektem powodującym degradację ruchliwości nośników jest wpływ pola elektrycznego wywołanego przez napięcie przyłożone między bramką a kanałem tranzystora. Granica powierzchni między tlenkiem bramkowym a podłożem krzemowym wykazuje się pewną chropowatością. Nośniki ładunku są przyciągane potencjałem na bramce we wspomniany region, co skutkuje ich rozpraszaniem na powierzchni, zmniejszając w ten sposób ruchliwość. Efekt ten jest modelowany empirycznym współczynnikiem θ [13, 14, 15]:

$$\mu_{n,p} = \frac{\mu_{n0,p0}}{1 + \theta (V_{GS} - V_{Th})}, \quad (1.2.5)$$

Wartość współczynnika θ jest rzędu $10^{-7}/t_{ox} \text{ V}^{-1}$, co powoduje, że dla grubości tlenku bramkowego wynoszącej $t_{ox} = 10 \text{ nm}$ napięcie sterowania bramką $V_{od} = V_{GS} - V_{Th}$ powodujące istotną degradację ruchliwości, to zaledwie 100 mV [14]. Należy mieć na uwadze, że w technologii 350 nm grubość tlenku to $\sim 7 \text{ nm}$, a w 130 nm tylko $\sim 2.5 \text{ nm}$. Wpływ wertykalnego pola elektrycznego objawia się linearyzacją charakterystyki przejściowej tranzystora $I_D = f(V_{GS})$.

Wpływ rezystancji szeregowej

Ostatnim efektem zmniejszającym prąd drenu, nie związanym co prawda bezpośrednio z redukcją ruchliwości nośników, jednakże zmniejszającym współczynnik wzmocnienia prądowego, jest wpływ rezystancji szeregowej tranzystora, na którą składają się rezystancje kontaktów doprowadzających połączenia metaliczne do obszarów drenu i źródła oraz rezystancje rozproszone na całej długości tranzystora. Rezystancje szeregowe działają jak prądowo–napięciowe sprzężenie zwrotne, zmniejszając prąd drenu pod wpływem zwiększającego się napięcia sterowania bramką, powodując dodatkową linearyzację charakterystyki przejściowej tranzystora. Uwzględ-

niając wszystkie z opisanych efektów, efektywny współczynnik wzmocnienia prądowego tranzystora MOS wyraża się formułą (1.2.6) [16]:

$$K_{eff} = \frac{K}{\left[1 + \left(\frac{V_{DS'}}{LE_c}\right)^\beta\right]^{1/\beta} \left[1 + (V_{GS} - V_{Th}) \left(\theta + K \frac{W}{L} (R_S + R_D)\right)\right]}, \quad (1.2.6)$$

1.2.1.2. Zmiana napięcia progowego

Kolejnym efektem krótkiego kanału jest zmiana napięcia progowego tranzystora. Istnieją trzy przyczyny tego efektu, przy czym jedna z nich związana jest bezpośrednio z technologią wytwarzania tranzystora, natomiast pozostałe zależą od warunków polaryzacji.

Pozytywna korelacja napięcia progowego z długością kanału

Pierwsze technologie submikronowe, nie wprowadzające silniejszego domieszkowania podłoża na jego granicy z obszarami drenu i źródła wykazywały pozytywną korelację między długością kanału a wartością napięcia progowego, tj. napięcie progowe osiąga minimum dla tranzystorów o minimalnej długości kanału, by następnie osiągnąć stałą wartość nominalną dla tranzystorów o długości kanału ok. $1\mu\text{m}$ i wyższych. Napięcie progowe dla tranzystorów o minimalnej długości kanału obniża się w tych technologiach nawet o 30% [14].

Negatywna korelacja napięcia progowego z długością kanału

Trendy w skalowaniu technologii, bez zmiany samego sposobu wytwarzania tranzystorów, mogły doprowadzić do sytuacji, w której tranzystory o minimalnej długości kanału stawałyby się tranzystorami normalnie otwartymi. Aby temu przeciwdziałać zaczęto wprowadzać do procesów technologicznych 130 nm i nowszych (a nawet modyfikować istniejące już technologie 150–350 nm) dodatkowe domieszkowanie obszarów granicznych między podłożem a drenem/źródłem. To dodatkowe domieszkowanie nazwano implantami „halo” lub „pocket”. Obecność silnie domieszkowanego obszaru podłoża graniczącego z silnie domieszkowanym (domieszkami przeciwnego typu) obszarem drenu/źródła, tworzy barierę potencjału podwyższającą skutecznie napięcie progowe tranzystorów. Zależnie od profilu domieszkowania, różnica między napięciem progowym tranzystora o minimalnej długości a długiego może wynosić nawet 100% i z reguły zależność $V_{Th} = f(L)$ bywa monotonicznie malejąca. Wprowadzenie „halo/pocket” implantów zmienia wiele parametrów tranzystora i najczęściej

modelowane jest jako szeregowe połączenie trzech tranzystorów o różnych napięciach progowych [17, 18, 19, 20].

Obniżenie bariery potencjału wywołane napięciem na drenie – DIBL (ang. Drain Induced Barrier Lowering)

Podobnie jak efekt nasycania się prędkości nośników, efekt obniżenia bariery potencjału dla nośników w kanale tranzystora, związany jest z wysoką wartością pola elektrycznego wzdłuż kanału. DIBL powoduje gwałtowny wzrost prądu drenu tranzystora obniżając jego efektywną rezystancję wyjściową oraz napięcie progowe [9, 14]. Z punktu widzenia zależności poziomów energetycznych od pozycji nośników w kanale tranzystora, efekt DIBL powoduje obniżenie bariery potencjału dla nośników ładunku niezależnie od wartości napięcia przyłożonego do bramki [9, 21]. Efekt DIBL wnosi poprawkę do napięcia progowego ΔV_{Th} wyrażoną formułą (1.2.7)[9, 22]:

$$\Delta V_{Th} \approx - [3 (\Phi_B - \Phi_S) + V_{DS}] e^{-\frac{L}{\lambda}}, \quad (1.2.7)$$

gdzie λ jest półempiryczną stałą nazywaną długością charakterystyczną, $\Phi_B = V_t \ln(N_{diff} N_b / n_i^2)$ jest potencjałem wbudowanym złącza źródło/dren–podłoże a $\Phi_S = 2V_t \ln(N_b / n_i)$ jest potencjałem na powierzchni warstwy inwersyjnej

Efekt wstrzykiwania gorących nośników w obszar tlenku bramkowego

Wysokoenergetyczne nośniki ładunku mogą wpadać w głąb tlenku bramkowego tworząc w nim obszar ładunku przestrzennego, modyfikującego pole elektryczne wytwarzane przez napięcia polaryzujące tranzystor i w ten sposób zmieniać jego napięcie progowe. Pierwszy raz zauważono wpływ wstrzykiwania gorących nośników do obszaru tlenku bramkowego na początku lat osiemdziesiątych XX wieku, kiedy to ze skalowaniem technologii nie szła w parze skalowalność napięcia zasilającego [23]. Kolejne studia nad problemem pokazały, że za zjawisko odpowiadają trzy grupy gorących nośników: elektrony wstrzykiwane z kanału, z podłoża oraz nośniki powielone lawinowo, przy czym wpływ danej grupy zależy od warunków polaryzacji [24]. Istnieje kilka modeli opisujących zmianę napięcia progowego ΔV_{Th} , przy czym najpopularniejszym jest zależny od czasu model potęgowy, opisany formułą (1.2.8) [24]:

$$\Delta V_{Th} = A_{HCI} t_{st}^{n_{HCI}}, \quad (1.2.8)$$

gdzie A_{HCI} jest amplitudą zmian napięcia progowego (proporcjonalną do stosunku wytworzonego ładunku przestrzennego do pojemności bramkowej), n_{HCI} jest wy-

kładnikiem potęgi zwykle wynoszącym ~ 0.5 , zaś t_{st} jest czasem działania niekorzystnych warunków polaryzacji tranzystora.

1.2.2. Modelowanie parametrów tranzystora

Pierwsze modele opisujące pracę tranzystora, stosowane w programach symulacji elementów elektronicznych, oparte były o równania (1.2.1). Są to tak zwane modele SPICE. Zawierały one najbardziej podstawowe parametry tranzystora, takie jak grubość tlenku bramkowego t_{ox} , współczynnik wzmocnienia prądowego K , napięcie progowe przy zerowym napięciu źródło–podłoże V_{Th0} , pojemności złączone i elektrodowe na jednostkę powierzchni, etc. W sumie było to około 25 parametrów [25]. Rozwinięciem tych modeli są powszechnie stosowane modele BSIM w wersji 3 i 4, dostosowane do zachowania tranzystorów w głęboko submikronowych technologiach CMOS [26, 27, 28, 29]. Modele BSIM w wersji trzeciej i czwartej posiadają łącznie kilkaset parametrów opisujących zachowanie tranzystorów w różnych obszarach pracy, z uwzględnieniem całej gamy efektów krótkiego kanału, wpływu dodatkowej implantacji, parametrów szumowych, efektów niedopasowania i innych. Nadal niestety, bazują one na zależności prądu od napięcia progowego, są zatem opisywane różnymi równaniami w zależności od obszaru pracy i wykazują nieciągłości charakterystyk tranzystora [30, 31]. Nieciągłość charakterystyk oraz mnogość parametrów wyklucza wspomniane modele z użycia ich w analitycznym opisie pracy tranzystora.

Naprzeciw tym problemom zaczęto wychodzić w latach 90-ych XX wieku, poprzez próby stworzenia zwartego modelu opisującego pracę tranzystorów polowych w sposób ciągły, bazującego na rozkładzie ładunku wewnątrz kanału tranzystora. Owocem ówczesnych prac są dwa modele: model EKV [10, 11] oraz model ACM [32] (ang. *Advanced Compact Model*). Ze względu na oparcie się na tych samych podstawach fizycznych, obydwa modele są do siebie podobne, przy czym model EKV zdobył większą popularność i kolejne prace podejmowane w kierunku udokładnienia analitycznego modelowania tranzystorów w technologiach scalonych oparto właśnie na nim. Jednakże nadal wraz z submikronowymi procesami technologicznymi CMOS dostarczane są modele BSIM w wersji 3 i 4. Dopiero nawarstwienie się problemów związanych z efektami krótkiego kanału oraz wynikającymi z zastosowania nowych materiałów dielektrycznych, zastępujących tlenek krzemu jako materiał bramkowy, spowodowało, że w obecnych czasach, dla technologii dekananometrycznych, rozwijane modele BSIM w wersji 6 oraz PSP bazują na doświadczeniach zdobytych podczas prac nad modelem EKV [33, 31].

Punktem wyjścia do opisu parametrów tranzystora jest normalizacja prądu drenu

do tzw. prądu specyficznego I_{spec} (ang. *specific current*) [34] i wprowadzenie znormalizowanego prądu drenu $i_D = I_D/I_{spec}$. Prąd specyficzny wprowadzono po raz pierwszy w modelu EKV [10], a następnie w modelu ACM² w postaci [34, 10]:

$$I_{spec} = 2nV_t^2 K \frac{W}{L} \quad (1.2.9)$$

Modele EKV oraz ACM łączą znormalizowany prąd drenu i_D (1.2.10a) ze znormalizowaną gęstością ładunku nośników q (1.2.10b) określoną równaniem (1.2.10c), uciągając w ten sposób charakterystykę przejściową tranzystora [34].

$$i_D = i_f - i_r \quad (1.2.10a)$$

$$i_{f,r} = q_{f,r}^2 + q_{f,r} \quad (1.2.10b)$$

$$\frac{V_{GS} - V_{Th} - V_{S,D}}{nV_t} = 2(q_{f,r} - 1) + \ln(q_{f,r}). \quad (1.2.10c)$$

Przy czym indeks f oznacza prąd/rozkład ładunku określony względem źródła (ang. *forward current*), natomiast indeks r oznacza prąd/rozkład ładunku względem drenu tranzystora (ang. *reverse current*). Rozwiązaniem zależności między znormalizowaną gęstością ładunku nośników $q_{f,r}$ a napięciem V_{GS} jest funkcja W Lamberta o postaci (1.2.11):

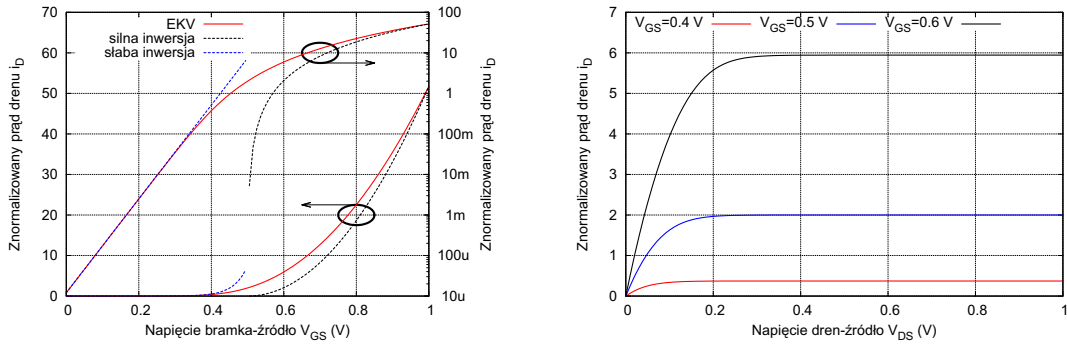
$$q_{f,r}(V_{GS}) = \frac{1}{2} W \left(2e^{2 + \frac{V_{GS} - V_{Th} - V_{S,D}}{nV_t}} \right), \quad (1.2.11)$$

gdzie funkcja W Lamberta definiowana jest jako $W(z) = [ze^z]^{-1}$ [35].

Rysunek 1.2a przedstawia znormalizowany prąd drenu w funkcji napięcia bramka–źródło tranzystora. Liniami przerywanymi przedstawiono zależności wynikające z równań (1.2.1) oraz (1.2.2), natomiast ciągła czerwona linia przedstawia zależność wynikającą z modelu EKV, tj. równań (1.2.10b) i (1.2.11). Tuż obok (rysunek 1.2b) przedstawiono charakterystykę wyjściową tranzystora $i_D = f(V_{DS})$ dla trzech wartości napięcia bramka–źródło. Przy wykreślaniu charakterystyk przyjęto napięcie progowe V_{Th} równe 0.5 V oraz współczynnik kształtu wynoszący 1.46, pomijając jednocześnie pozostałe efekty opisane na poprzednich stronach tego rozdziału. Jak widać z rysunku 1.2a model EKV pozwala na uciąglenie charakterystyki w obszarze pracy umiarkowanej inwersji.

Korzystając zarówno z modelu EKV czy ACM, posiadających niesłychaną zaletę określenia stopnia inwersji na podstawie wartości znormalizowanego prądu drenu i_D , możliwa jest ekstrakcja parametrów tranzystora, istotnych z punktu widzenia

² w modelu ACM prąd specyficzny różni się o stałą – liczbę 2 zamieniono na 0.5



(a) charakterystyka przejściowa $i_D = f(V_{GS})$ tranzystora pracującego w nasyceniu, (b) charakterystyka wyjściowa $i_D = f(V_{DS})$.

Rysunek 1.2: Charakterystyki tranzystora wg modelu EKV.

projektowania układów analogowych, takich jak transkonduktancja g_m , rezystancja wyjściowa r_o czy pojemności c_{gs} , c_{gd} .

1.2.2.1. Transkonduktancja

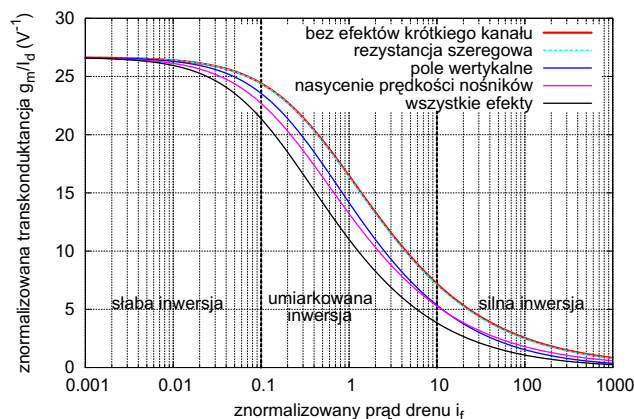
Transkonduktancja określa zdolność modulowania prądu tranzystora zmianami napięcia bramka–źródło i jest definiowana jako pochodna prądu drenu po tymże napięciu (1.2.12):

$$g_m := \frac{\partial I_D}{\partial V_{GS}}. \quad (1.2.12)$$

Korzystając ze znormalizowanego prądu drenu transkonduktancja tranzystora pracującego w nasyceniu ($i_D = i_f$) modelowana jest wyrażeniem (1.2.13)[34]:

$$g_m = \frac{I_D}{nV_t} \cdot \frac{2}{1 + \sqrt{1 + 4i_f}} = \begin{cases} \xrightarrow{i_f \rightarrow \infty} \sqrt{\frac{2}{n} \cdot I_D \cdot \frac{W}{L} \cdot K} & \text{silna inwersja,} \\ \xrightarrow{i_f \rightarrow 0} \frac{I_D}{n \cdot V_t} & \text{słaba inwersja.} \end{cases} \quad (1.2.13)$$

Znormalizowaną zależność transkonduktancji do prądu drenu, z uwzględnieniem efektów krótkiego kanału przedstawiono na rysunku 1.3. Podczas generowania charakterystyk założono następujące stałe: $n=1.46$, $\theta=30 \text{ V}^{-1}$, rezystancję szeregową $100 \text{ } \Omega$, napięcie $V_{DS}=1 \text{ V}$ i długość kanału 350 nm . Najmniejszy wpływ na pogorszenie transkonduktancji ma rezystancja szeregową tranzystora, która zaczyna odgrywać rolę dopiero dla bardzo wysokich wartości prądu drenu. Wpływ pola wertykalnego jest znaczący w obszarze umiarkowanej i silnej inwersji, co jest zro-



Rysunek 1.3: Zależność znormalizowanej transkonduktancji od znormalizowanego prądu drenu.

zumiały ze względu na wysoką wartość napięcia sterowania tranzystora w tych obszarach. Bardzo silny wpływ na pogorszenie transkonduktancji w obszarach słabej i umiarkowanej inwersji ma nasycenie prędkości nośników pod wpływem napięcia dren–źródło. Z rysunku 1.3 można zauważyć, iż tranzystory pracujące jako stopnie wzmacniające powinny być polaryzowane w obszarze słabej/umiarkowanej inwersji w celu maksymalizacji ich transkonduktancji przy jednoczesnym ograniczeniu napięcia dren–źródło na nich panującym, aby zminimalizować wpływ nasycania się prędkości nośników. Jednakże, co zostanie pokazane w podrozdziale 1.2.2.3 zmniejszenie stopnia inwersji prowadzi do zmniejszenia szybkości tranzystora, zatem ustalenie optymalnego punktu pracy tranzystora stopnia wzmacniającego musi odbywać się w drodze kompromisu.

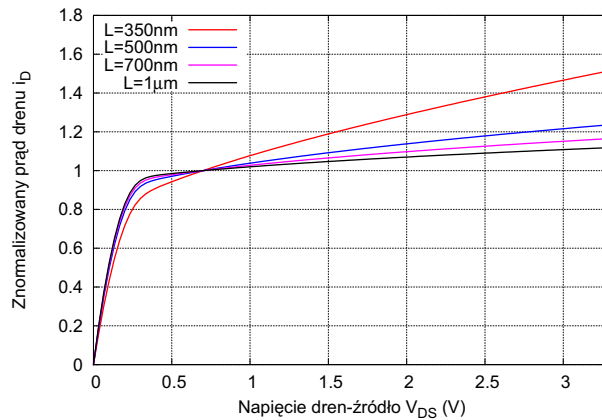
1.2.2.2. Rezystancja dren–źródło

Następnym parametrem tranzystora polowego jest jego rezystancja dren–źródło określająca nachylenie charakterystyki wyjściowej tranzystora w obszarze pentodowym. Pierwsze modele przybliżały zależność prądu drenu od napięcia dren–źródło funkcją liniową, której współczynnikiem proporcjonalności określającym rezystancję, jest występujący we wzorze (1.2.1b) współczynnik modulacji kanału $\lambda_M = V_M^{-1}$, gdzie V_M jest napięciem Early’ego. Dokładniejsze studia pokazują, że współczynnik λ_M jest funkcją zarówno długości kanału jak i warunków polaryzacji i dany jest

formułą (1.2.14)[11]:

$$\lambda_M = \frac{1}{V_M} = \frac{1}{I_D} \frac{\partial I_D}{\partial V_{DS}} \approx \frac{1}{L} \sqrt{\frac{\epsilon_{Si}}{2qN_b \left(\Phi_B + V_{DS} - \frac{V_{GS} - V_{Th}}{n} \right)}}. \quad (1.2.14)$$

Z wyrażenia (1.2.14) można wywnioskować liniową zależność rezystancji od długości kanału i pierwiastkową od napięcia dren–źródło. Ten ostatni wniosek jest prawdziwy dla tranzystorów o długim kanale, w którym efekty obniżenia bariery potencjału DIBL oraz nasycania się ruchliwości nośników są do pominięcia. W przypadku tranzystorów o krótkim kanale efekt DIBL powoduje zmniejszenie napięcia progowego, zwiększając prąd drenu i zmniejszając rezystancję dren–źródło. Uwzględniając wszystkie wspomniane efekty (DIBL, degradację współczynnika wzmocnienia prądowego, efekt modulacji kanału), można wykreślić charakterystyki wyjściowe tranzystora w zależności od długości jego kanału, jak to przedstawiono na rysunku 1.4.



Rysunek 1.4: Charakterystyki wyjściowe tranzystora polowego wg modelu EKV uwzględniające skończoną rezystancję dren–źródło (prąd znormalizowano dla napięcia $V_{DS} = V_{GS}$). Użyte parametry to: $n=1.3$, $R_S + R_D=20 \Omega$, $\theta=30 \text{ V}^{-1}$, $N_b=212 \cdot 10^{20} \text{ m}^{-3}$, $\Phi_B \approx 867.8 \text{ mV}$, $\lambda=70 \text{ nm}$, $W/L=10$.

1.2.2.3. Pojemności bramkowe

Znajomość pojemności bramkowych tranzystora jest istotna ze względu na parametry szybkościowe układów elektronicznych, ale ma również niebagatelny wpływ na parametry szumowe układów elektroniki front–end, ze względu na zależność tych ostatnich od pojemności dołączonej na wejście układu i duże zwykle rozmiary tranzystora wejściowego [36].

Pojemność bramka–źródło c_{gs} jest największą z pojemności tranzystora pracującego w obszarze nasycenia i dana jest zależnością (1.2.15) [10, 36]:

$$c_{gs} = C_{ox}WL \left(\frac{3}{2} + nV_t \frac{g_m}{I_{spec}} \right)^{-1}. \quad (1.2.15)$$

Następną z istotnych pojemności bramkowych jest pojemność bramka–podłoże c_{gb} , również zależna od warunków polaryzacji tranzystora i dana formułą (1.2.16) [10, 36]:

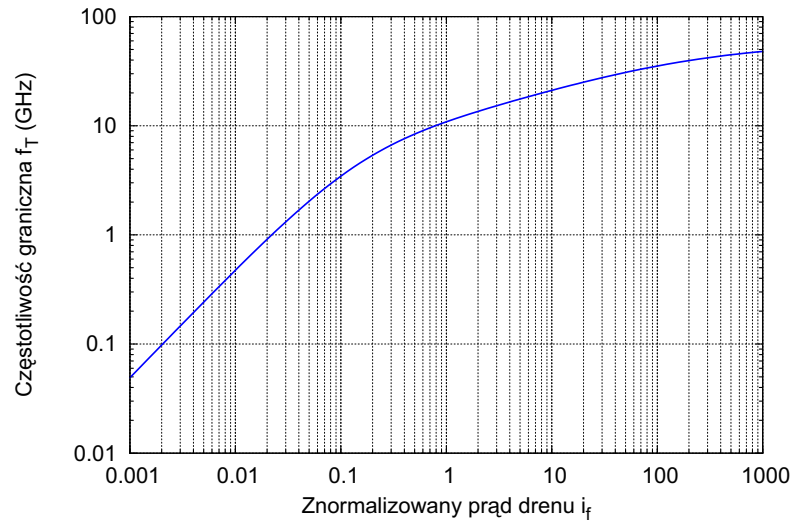
$$c_{gb} = C_{ox} \frac{n-1}{n} \left(1 - \frac{nV_t \frac{g_m}{I_{spec}}}{1 + \frac{3}{2} nV_t \frac{g_m}{I_{spec}}} \right). \quad (1.2.16)$$

Oprócz wspomnianych pojemności c_{gs} oraz c_{gb} w oszacowaniu pojemności bramkowych należy uwzględnić również pojemności wynikające z geometrii tranzystora, tzw. pojemności „przykrywające” c_{gdo} , c_{gso} oraz c_{gbo} wynoszących w technologii AMS 350 nm ok. 0.11 fF/ μ m obwodu tranzystora oraz 0.33 fF/ μ m w procesie CMOS RF 130 nm. Suma pojemności c_{gs} , c_{gb} oraz przykrywających c_{gso} i c_{gbo} składa się na całkowitą pojemność bramki tranzystora c_{gg} .

Znajomość transkonduktancji oraz pojemności bramkowej tranzystora pozwala na określenie tzw. częstotliwości granicznej tranzystora f_T . Częstotliwość graniczna tranzystora MOS jest definiowana jako częstotliwość, przy której małosygnałowe wzmocnienie prądowe tranzystora osiąga wartość jedności [8] i jest wyrażona jako (1.2.17) [37]:

$$f_T = \frac{1}{2\pi} \frac{g_m}{c_{gs} + c_{gb} + c_{gdo} + c_{gso} + c_{gbo}} = \frac{1}{2\pi} \frac{g_m}{c_{gg}}. \quad (1.2.17)$$

Znając zależności opisujące transkonduktancję oraz pojemności bramkowe, można wykreślić zależność częstotliwości granicznej od znormalizowanego prądu drenu co ilustruje rysunek 1.5. Zależność została wykreślona dla tranzystora o $n=1.3$, wymiarach $W/L=10 \mu\text{m}/0.35 \mu\text{m}$ i $K=170 \mu\text{A}/\text{V}^2$. Jak widać zależność ta jest silnie rosnąca wraz ze stopniem inwersji, zatem jak wspomniano przy okazji modelowania transkonduktancji, praca w słabej inwersji maksymalizuje transkonduktancję ale kosztem szybkości tranzystora.



Rysunek 1.5: Zależność częstotliwości granicznej od znormalizowanego prądu drenu w obszarze pentodowym pracy tranzystora.

1.3. Szumy w technologii CMOS

Szum jest definiowany jako fluktuacja sygnału elektrycznego – prądu bądź napięcia, w danym elemencie obwodu elektronicznego. Poziom szumu ogranicza od dołu zakres dynamiczny układu elektroniki odczytu, co w połączeniu z niską amplitudą sygnałów indukowanych w detektorach promieniowania, nakazuje projektantowi skupić się na aspekcie optymalizacji szumowej. Szumy są zwykle opisywane w dziedzinie częstotliwości poprzez tzw. widmową gęstość mocy szumów. Widmowa gęstość mocy szumów informuje jak wiele mocy niesie ze sobą sygnał szumu w danym wycinku częstotliwości df [14] i wyrażona jest dla szumu napięciowego formułą (1.3.1a), natomiast dla prądowego formułą (1.3.1b).

$$S_v := \left\langle \frac{dv_n^2}{df} \right\rangle \equiv \overline{v_n^2}, \quad (1.3.1a)$$

$$S_i := \left\langle \frac{di_n^2}{df} \right\rangle \equiv \overline{i_n^2}. \quad (1.3.1b)$$

W obliczeniach szumowych bardzo często korzysta się z prawa przenoszenia szumów opisanego formułą (1.3.2):

$$S_{out} = S_{in} |H(f)|^2, \quad (1.3.2)$$

gdzie S_{out} i S_{in} to gęstości widmowe mocy szumów odpowiednio na wyjściu i wejściu układu opisanego funkcją przejścia $H(i2\pi f)$.

Szumy w układach elektronicznych są różne dla różnych elementów i można je podzielić ze względu na widmo częstotliwościowe ich gęstości mocy, jak również na źródło ich powstawania. Ze względu na widmo częstotliwościowe rozróżniamy:

1. szum biały, którego widmo jest stałe w funkcji częstotliwości,
2. szum kolorowy często nazywany szumem migotania, którego widmo jest zależne od częstotliwości jak $1/f^\alpha$, gdzie $\alpha \in (0.5; 2)$.

W zależności od wykładnika α szum kolorowy bywa uściślany jako szum różowy $\alpha = 0.5$, czerwony $\alpha = 1$ bądź brązowy, gdy $\alpha = 2$ [38].

Drugi stosowany podział szumów uwzględnia źródło ich powstawania. Wówczas klasyfikacja ich najważniejszych typów, przedstawia się następująco:

1. szum termiczny,
2. szum śrutowy,
3. szum migotania.

1.3.1. Podstawowe rodzaje szumów

1.3.1.1. Szumy termiczne

Szumy termiczne zwane również szumami Johnsona–Nyquista [39, 40], spowodowane są termicznymi fluktuacjami prędkości nośników ładunku rozpraszanych na sieci krystalicznej w warunkach równowagi termodynamicznej. Szumy termiczne wykazują wszystkie elementy rezystywne i dlatego ich gęstość mocy widmowej zależy proporcjonalnie nie tylko od temperatury materiału przewodzącego ale również od jego rezystancji (szum napięciowy) lub konduktancji (szum prądowy). Kwantowo – mechaniczne rozważania podają zależność gęstości widmowej mocy szumów termicznych jako (1.3.3)[12]:

$$\overline{v_n^2} = 4R \left(\frac{hf}{2} + \frac{hf}{e^{\frac{hf}{kT}} - 1} \right) \xrightarrow{hf \ll kT} 4kTR, \quad (1.3.3)$$

gdzie h jest stałą Plancka, f częstotliwością, k stałą Boltzmanna a R rezystancją elementu. Graniczna postać wyrażenia jest poprawna do częstotliwości rzędu $f=kT/h$, która dla temperatury pokojowej $T=300$ K wynosi 6.25 THz. Poniżej tej częstotliwości traktujemy szumy termiczne jako szumy białe.

Korzystając z prawa przenoszenia szumów oraz twierdzenia Nortona można wyznaczyć widmową gęstość mocy szumów prądowych, która w granicy niskich częstotliwości dana jest formułą (1.3.4):

$$\overline{i_n^2} = 4kTG, \quad (1.3.4)$$

gdzie $G=R^{-1}$ jest konduktancją elementu.

1.3.1.2. Szum śrutowy

Szum śrutowy zwany również szumem Schottky'ego [41], związany jest z fluktuacją liczby nośników przechodzących przez barierę potencjału. Został on po raz pierwszy zaobserwowany przez Schottky'ego podczas jego prac nad diodami próżniowymi, ale świetnie opisuje również zjawiska kontaktowe na granicach złącz półprzewodnikowych w diodach i tranzystorach bipolarnych. Gęstość widmowa mocy szumów śrutowych dana jest formułą (1.3.5) i podobnie jak szumy termiczne należy do szumów białych [42]:

$$\overline{i_n^2} = 2qI, \quad (1.3.5)$$

gdzie I jest prądem stałym płynącym przez barierę potencjału.

1.3.1.3. Szumy migotania

Szumy migotania stanowią zbiorczą grupę szumów kolorowych i występują we wszystkich elementach nie będących elementami czysto konduktywnymi, tj. zbudowanymi z przewodnika metalowego [12]. Szumy migotania zostały zauważone już w przypadku dyskretnych rezystorów budowanych ze spieków węglowych i stanowią dużą kontrybucję w widmie szumowym tranzystorów polowych MOS. Generalnie za główną przyczynę występowania szumów migotania uważa się pułapkowanie nośników ładunku na granicy powierzchni tlenek-półprzewodnik i uwalnianie tychże z pewną stałą czasową. Prowadzi to do zależnego jak $f^{-\alpha}$ widma częstotliwościowego szumów migotania i w przypadku elementów wykonanych w technologii planarnej CMOS przybliżane są one zależnością (1.3.6) [43]:

$$\overline{v_n^2} \approx \frac{K_f}{C_{ox}^2 WL} \frac{1}{f}, \quad (1.3.6)$$

gdzie K_f jest stałą technologiczną, C_{ox} pojemnością na jednostkę powierzchni (w przypadku tranzystorów pojemnością bramki), W i L wymiarami elementu (tranzystora lub rezystora polikrystalicznego).

1.3.2. Szumy tranzystorów MOS

1.3.2.1. Szum termiczny bramki

Bramka tranzystora MOS wykonana jest z krzemu polikrystalicznego o rezystancji rzędu 5–20 Ω/\square i daje przyczynek do szumów termicznych postaci (1.3.7):

$$\overline{v_{n_{gg}}^2} = 4kTR_{gg}, \quad (1.3.7)$$

gdzie R_{gg} jest rezystancją bramki.

W przypadku tranzystora o wysokim, dochodzącym nawet do kilku tysięcy, stosunku szerokości do długości, wykonanym w postaci pojedynczego paska, rezystancja takiej bramki osiągnęłaby wartość kilkudziesięciu k Ω , dając najistotniejszy przyczynek do szumów całego tranzystora. Dlatego też tranzystory takie robi się z wielu równolegle połączonych tranzystorów o mniejszej szerokości - są to tzw. tranzystory wielobramkowe. Zależnie od geometrii tranzystora i sposobu połączenia bramek rezystancja R_{gg} może być wyrażona jako (1.3.8a) dla bramek połączonych z jednej strony lub (1.3.8b) dla bramek połączonych z obu stron[44, 45].

$$R_{gg} = \frac{1}{m} \frac{R_{ggu}}{3} \quad (1.3.8a)$$

$$R_{gg} = \frac{1}{m} \frac{R_{ggu}}{12}, \quad (1.3.8b)$$

gdzie R_{ggu} jest rezystancją pojedynczej bramki, a m liczbą bramek tranzystora.

1.3.2.2. Szum termiczny kanału

Kanał tranzystora wytworzony w podłożu pod wpływem napięć polaryzujących V_{GS} oraz V_{DS} jest również materiałem rezystywnym i wykazuje szum termiczny modelowany równaniem Klaasen'a–Prins'a postaci (1.3.9)[46, 7, 47]:

$$\overline{i_{n_D}^2} = \frac{4kT}{I_D L^2} \int_{V_0}^{V_L} g^2(V) dV = 4kT \gamma_n g, \quad (1.3.9)$$

gdzie γ_n jest współczynnikiem zależnym od stopnia inwersji i wynosi 1/2 dla słabej, 2/3 dla silnej inwersji i tranzystora pracującego w nasyceniu, aż do 1 dla tranzystora pracującego w obszarze liniowym, natomiast g jest konduktywnością kanału, która w przypadku tranzystorów pracujących w obszarze liniowym odpowiada kon-

duktancji dren–źródło (g_{ds}) lub transkonduktancji (g_m) dla tranzystora pracującego w nasyceniu.

1.3.2.3. Szum kolorowy tranzystora

W przeciwieństwie do innych elementów elektronicznych, takich jak tranzystory złączowe czy rezystory polikrystaliczne, szumy migotania w tranzystorach MOS wykazują szerokie widmo rzędu pojedynczych MHz częstotliwości. Szumy migotania tranzystorów polowych opisuje się używając trzech modeli:

1. model McWhorter’a zwany również modelem fluktuacji liczby nośników ΔN spowodowanych przez ich pułapkowanie i uwalnianie w tlenku bramkowym [48],
2. model Hooge’a zwany modelem fluktuacji ruchliwości nośników $\Delta\mu$ [49],
3. model zunifikowany, wyjaśniający eksperymentalne pomiary szumów 1/f poprzez korelację między zjawiskami opisywanymi przez powyższe modele $\Delta\mu$ oraz ΔN [50].

Badania opisane w literaturze [51] podają iż zależnie od typu tranzystora, szumy migotania są lepiej opisywane przez model $\Delta\mu$, w przypadku tranzystorów z kanałem typu p, natomiast model ΔN jest poprawniejszy dla tranzystorów z kanałem typu n. Różnice w zachowaniu szumowym tranzystorów różnego typu wynikają z różnic odległości kanału od powierzchni tlenku bramkowego [52], spowodowanych dodatkowym domieszkowaniem studni tranzystora pMOS. Gęstości widmowe mocy szumów migotania kanału są podane zależnościami (1.3.10) [51]:

$$\overline{v_{n_f}^2(\Delta N)} = \left(\frac{q^2 nkT N_T}{2\gamma_t C_{ox}^2} \right) \left(\frac{1}{WL} \right) \frac{1}{f}, \quad (1.3.10a)$$

$$\overline{v_{n_f}^2(\Delta\mu)} = \left(\frac{nq\alpha_H}{\sqrt{2\mu C_{ox}^3}} \right) \left(\frac{1}{\sqrt{W^3 L}} \right) \sqrt{I_D} \frac{1}{f}. \quad (1.3.10b)$$

gdzie α_H jest stałą Hooge’a, N_T gęstością pułapek o energii na poziomie quasi-Fermiego w obszarze tlenek/kanał, wyrażoną na jednostkę objętości i energii, a γ_t współczynnikiem tunelowania pułapek.

Rozwój technologii scalonych i poszukiwanie nowych dróg ich rozwoju poprzez zastępowanie technologii planarnych, procesami typu HKMG (ang. *High- κ Metal Gate*), SOI (ang. *Silicon On Insulator*), czy wielobramkowymi procesami *FinFET* zintensyfikował badania nad szumami migotania w tranzystorach polowych wykonywanych w różnych technologiach [53, 54, 55, 56, 57, 58, 59, 60, 61].

1.3.2.4. Szumy nadmiarowe

Szum termiczny kanału wyrażony równaniem (1.3.9) daje zaniżone wartości dla tranzystorów o krótkim kanale. Problem szumów nadmiarowych był intensywnie badany i jeszcze na początku stulecia dopasowywano parametr γ_n do wartości pomiarów szumowych by otrzymać przeskalowaną jego wartość sięgającą nawet 2.5 [14]. Dopiero w ostatnich latach pojawiły się artykuły przedstawiające poprawne modele szumowe tranzystorów o krótkim kanale, zgodne z wynikami pomiarów szumowych dla różnych warunków polaryzacji tranzystorów [7, 47, 62].

Szum nadmiarowy wynikający z nasycenia prędkości nośników

Jest on trudny w modelowaniu, jednak możliwe jest zmodyfikowanie równania (1.3.9) w taki sposób aby do funkcji wyrażającej konduktywność kanału wprowadzić wyrażenie (1.2.4) na efektywną ruchliwość nośników. Wówczas równanie Klaassen'a–Prins'a przyjmuje nową postać (1.3.11)[46, 7, 47]:

$$\overline{i_{n_{ch}}^2} = \frac{4kT}{I_D L_c^2} \int_{V_0}^{V_L} g_c^2(V) dV \approx 4kT \gamma_n^c g_0, \quad (1.3.11)$$

gdzie L_c oraz $g_c(V)$ są długością oraz konduktywnością kanału po „korekcie” uwzględniającej nasycenie się prędkości nośników, a γ_n^c jest odpowiednikiem współczynnika γ_n z równania (1.3.9) uwzględniającym korektę dla L_c oraz g_c .

Całka w wyrażeniu (1.3.11) jest w ogólności trudna do policzenia metodami analitycznymi [46] i zależnie od wartości napięcia bramka–źródło czynnik γ_n^c przyjmuje wartości w okolicy 1.5 [63].

Szum nadmiarowy wynikający z rezystancji szeregowej tranzystora

Podobnie jak w przypadku prądu drenu, rezystancje szeregowe kontaktów również modyfikują parametry szumowe tranzystora. Zakładając pracę w obszarze pentodowym tranzystora oraz symetrię jego obszarów drenu i źródła ($R_D = R_S$) można przedstawić współczynnik γ_n jako [47]:

$$\gamma_n \approx \frac{1 + 2\eta}{(1 + \eta)^2} \left(\frac{2}{3} + \eta \right), \quad (1.3.12)$$

gdzie $\eta = g_m R_S$.

W skrajnych przypadkach γ_n przyjmuje wartość 2/3 (dla $R_S = 0$) oraz dwa dla $\eta \rightarrow \infty$.

Szum nadmiarowy wynikający z nierównowagowego transportu nośników

Jest szumem związanym z istnieniem bardzo wysokich pól elektrycznych wzdłuż kanału i znacząco zwiększa szum tranzystorów o długości kanału rzędu 100 nm i mniejszej [62]. Bazując na modelu elektronów swobodnych można pokazać, że szum termiczny kanału wyraża się jako (1.3.13) [47]:

$$\overline{i_n^2} = 4kTG \left[1 + 3 \left(\frac{V l}{V_t L} \right)^2 \right], \quad (1.3.13)$$

gdzie G jest konduktancją kanału a $l = \tau \sqrt{kT/m^*}$ jest średnią drogą swobodną nośników w kanale, m^* masą efektywną nośników zaś τ średnim czasem ich rozpraszania, a V spadkiem napięcia między kolejnymi zdarzeniami rozpraszania nośników. Najważniejszym wnioskiem płynącym z powyższego równania jest to, iż dopóki czynnik Vl/L jest mały w porównaniu z napięciem termicznym V_t wpływ szumów nadmiarowych jest znikomy i zaczyna odgrywać rolę dla tranzystorów o L mniejszym niż 100 nm [47].

1.4. Efekty niedopasowania

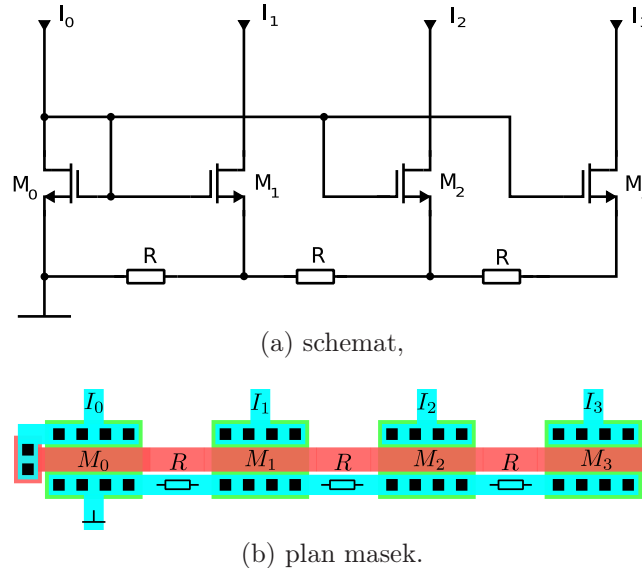
Dwa identycznie zaprojektowane elementy układu scalonego mogą posiadać odmiennie parametry elektryczne, co jest skutkiem niedokładności procesu fotolitograficznego bądź statystycznych fluktuacji domieszkowania materiałów półprzewodnikowych. Zależnie od rodzaju projektowanego układu analogowego, w różny sposób należy minimalizować efekty niedopasowania aby uzyskać wymaganą precyzję. Zależnie od przyczyn niedopasowania, rozróżniamy efekty systematyczne oraz statystyczne. Z racji ograniczonego miejsca, tylko krótka dyskusja najważniejszych efektów niedopasowania zostanie przedstawiona w tej części rozprawy.

1.4.1. Systematyczne efekty niedopasowania

Systematyczne efekty niedopasowania związane są z asymetrią elementów powodowaną gradientem grubości tlenku bramkowego czy profilu domieszkowania materiału półprzewodnikowego. Dodatkowo, asymetria połączeń metalicznych czy efekt otoczenia (ang. *proximity effect*) mogą zmieniać parametry elektryczne rzeczywistego układu, bądź zmieniać ich wymiary fizyczne.

1.4.1.1. Wpływ połączeń metalicznych

Asymetria połączeń metalicznych może spowodować różnicę w polaryzacji identycznie projektowanych tranzystorów, np. poprzez zmniejszenie napięcia V_{GS} o spadek napięcia na ścieżce łączącej źródła tranzystorów. Przykład takiej sytuacji przedstawia rysunek 1.6. Zmiany napięć V_{GS} tranzystorów spowodowanych spadkami



Rysunek 1.6: Wpływ rezystancji ścieżek na zmianę parametrów identycznych źródeł prądowych ($V_{GS_3} < V_{GS_2} < V_{GS_1} < V_{GS_0}$):

napięcia na połączeniach są szczególnie dotkliwe dla dokładnych źródeł prądowych oraz par różnicowych we wzmacniaczach operacyjnych. Szczególnie gdy oprócz samych połączeń metalowych, wykazujących niską rezystywność, używane są jeszcze przelotki z poszczególnych warstw metali, posiadające rezystancję kilkudziesięciu Ω . Dbłość o symetrię i tym samym jednakową rezystancję między punktem wspólnym a źródłami tranzystorów eliminuje opisywany efekt [7].

Drugim efektem jest zmiana parametrów identycznie projektowanych tranzystorów poprzez nierównomierne pokrycie ich powierzchni czynnej ścieżkami metalicznymi. Zmiana parametrów elektrycznych tranzystora jest powodowana przez degradację materiału bramkowego w trakcie wytwarzania połączeń metalicznych nad bramką tranzystora. Wytwarzane są wówczas dodatkowe stany pułapkujące nośniki ładunku [64]. W przypadku pełnej asymetrii w pokryciu dwóch identycznych tranzystorów (brak pokrycia tranzystora pierwszego i pełne pokrycie drugiego) różnica w prądzie drenu może wynieść nawet 50% [64].

1.4.1.2. Wpływ otoczenia

Kolejnym ważnym czynnikiem deterministycznym zmieniającym parametry jednakowo projektowanych elementów jest wpływ otoczenia, tzw. *proximity effect*. Silniejsze domieszkowanie obszarów drenu/źródła tranzystorów uzyskuje się w trakcie implantacji jonami fosforu lub boru. Implantowane jony mogą się rozprasać na osłaniającym inne obszary wafla krzemowego materiale fotorezystywnym i implantować obszary drenu/źródła pod innym kątem tworząc asymetrię tychże obszarów względem obszaru bramki. W konsekwencji prowadzi to zmiany parametrów elektrycznych tranzystorów o antyrównoległym przepływie prądu i zwiększeniu ich czułości na efekty związane z „gorącymi elektronami” poprzez zwiększenie gradientu pól elektrycznych na granicy obszarów dren/źródło a podłoże [7, 65].

Różnica w otoczeniu elementów wpływa również znacząco na elementy wykonane z materiału polikrystalicznego, takie jak rezystory, bramki tranzystorów czy kondensatory *poly-poly*. Mogą zaistnieć gradienty szerokości linii polikrzemowych spowodowane fotolitografią. Otóż, jeśli dla przykładu, położone zostanie w równych odległościach kilka wąskich pasków polikrzemu a obok jeden szeroki, to wraz z odległością od najszerszego elementu, szerokość pozostałych będzie się zmniejszać, z powodu większego podtrawienia.[7]. Dodatkowo w trakcie procesu wytrawiania warstw układu scalonego dochodzi do głębszego podtrawiania elementów polikrzemowych występujących na brzegach większej struktury [3, 7]. Wpływ otoczenia można zniwelować poprzez trzymanie się tzw. *reguł dobrego projektowania*, tj. gwarantowaniu jednolitego kierunku przepływu prądu w tranzystorach, stosowaniu elementów „dummy” oraz zapewnieniu odpowiedniej symetrii planu masek układu [3, 66].

1.4.2. Statystyczne efekty niedopasowania

Oprócz efektów systematycznych, związanych z procesem produkcyjnym, niebagatelną rolę odgrywają lokalne fluktuacje statystyczne parametrów elementów półprzewodnikowych. Niedoskonałości fotolitografii powodują lokalne fluktuacje wymiarów elementów, gęstości domieszkowania materiału półprzewodnikowego, grubości tlenku bramkowego, etc. Efekty te powodują zmiany ruchliwości czy napięcia progowego tranzystorów bądź wartości rezystancji i pojemności elementów biernych.

Jako pierwszą pracę odnoszącą się do aspektu statystycznych efektów niedopasowania można wskazać artykuł Keyes’a z 1975 roku [67]. Rozpoczął on dyskusję na temat wpływu fluktuacji gęstości domieszkowania na zmianę napięcia progowego tranzystora. Jednakże zaawansowane prace dotyczące statystycznych efektów niedopasowania elementów zaczęto publikować dopiero w latach 80-ych XX wieku

[68, 69, 70, 71], z których najważniejszą jest praca M. Pelgroma [71] będąca podwaliną pod stosowany obecnie model niedopasowania elementów układu scalonego. Model Pelgroma był następnie rozwijany w latach 90-ych m.in. przez Bastosa [15], Drennana [65, 72] czy Kingeta [73]. W ogólności, różnica specyficznego parametru tak samo projektowanych elementów układu scalonego dana jest rozkładem normalnym o zerowej wartości oczekiwanej oraz o dyspersji danej formułą (1.4.1) [71]:

$$\sigma_P = \frac{A_P}{\sqrt{WL}}, \quad (1.4.1)$$

gdzie A_P jest stałą technologiczną określającą rozrzut parametru P , znormalizowaną do pierwiastka z powierzchni, a W i L są wymiarami elementu.

Równanie (1.4.1) jest powszechnie stosowane do opisu rozrzutu wartości rezystorów, pojemności, napięć progowych czy współczynników wzmocnienia prądowego tranzystorów. Na podstawie tego równania można wyprowadzić warunki jakie muszą spełniać elementy użyte do zaprojektowania precyzyjnych układów analogowych, jak np. przetworniki cyfrowo-analogowe DAC (ang. *Digital-to-Analog Converter*) [74] czy wzmacniacze operacyjne o niskim napięciu niezrównoważenia [75].

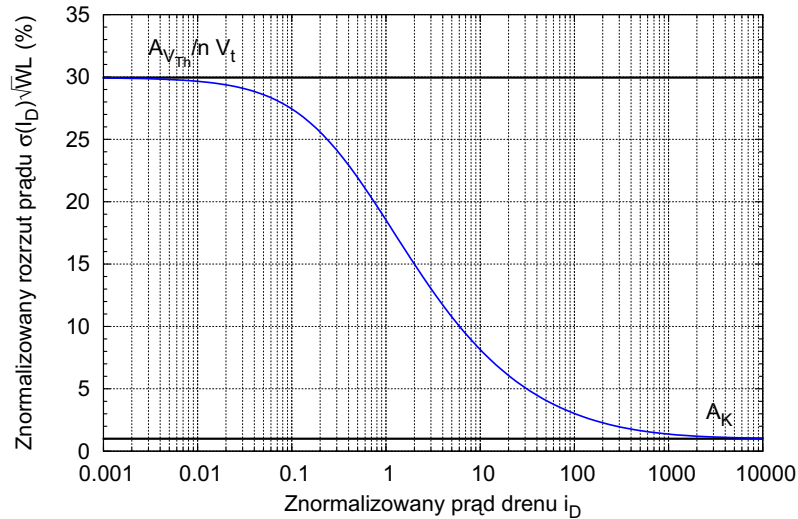
W przypadku prądu płynącego przez dwa identyczne tranzystory, równanie na jego dyspersję jest bardziej skomplikowane, gdyż zależy od warunków polaryzacji obu elementów. W ogólności, równanie opisujące rozrzut prądu drenu tranzystorów, pracujących w nasyceniu ($i_D = i_f$) w obszarach od słabej do silnej inwersji, dane jest zgodnie z modelami EKV i ACM formułą (1.4.2) [15, 76]:

$$\sigma(i_D) \approx \frac{1}{\sqrt{WL}} \sqrt{\left(\frac{A_{V_{Th}}}{nV_t} \frac{2}{1 + \sqrt{1 + 4i_D}} \right)^2 + A_K^2}, \quad (1.4.2)$$

gdzie $A_{V_{Th}}$ oraz A_K są stałymi technologicznymi określającymi rozrzut napięcia progowego oraz współczynnika wzmocnienia prądowego w tranzystorze.

Zależność iloczynu dyspersji prądu drenu i pierwiastka powierzchni tranzystora w funkcji znormalizowanego prądu drenu i_D przedstawiono na rysunku 1.7. Do wykreślenia zależności przyjęto $A_{V_{Th}} = 10 \text{ mV} \cdot \mu\text{m}$, $n = 1.3$ oraz $A_K = 1\% \cdot \mu\text{m}$.

Graniczne wartości dyspersji prądu drenu w zależności od stopnia inwersji dane są



Rysunek 1.7: Zależność iloczynu dyspersji prądu drenu i pierwiastka powierzchni tranzystora od znormalizowanego prądu drenu.

wyrażeniami (1.4.3) [15]:

$$\sigma(I_D) \approx \frac{1}{\sqrt{WL}} \sqrt{\left(\frac{2A_{V_{Th}}}{V_{GS} - V_{Th}}\right)^2 + A_K^2} \quad \text{silna inwersja,} \quad (1.4.3a)$$

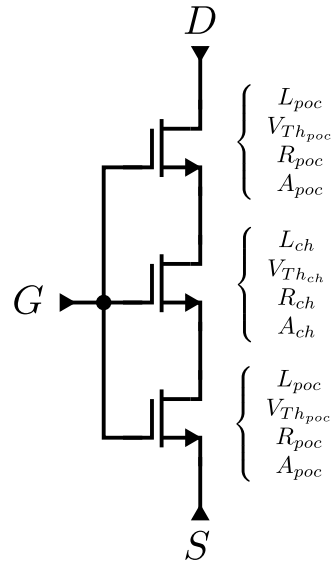
$$\sigma(I_D) \approx \frac{1}{\sqrt{WL}} \sqrt{\left(\frac{A_{V_{Th}}}{nV_t}\right)^2 + A_K^2} \quad \text{słaba inwersja.} \quad (1.4.3b)$$

Z równań (1.4.3) i rysunku 1.7 wynika jasno, iż tranzystory pracujące w słabej inwersji wykazują największą dyspersję prądu drenu, natomiast w silnej inwersji zwiększenie napięcia sterowania obniża rozrzut prądu drenu, którego graniczna wartość jest determinowana współczynnikiem A_K .

1.4.2.1. Wpływ implantów „pocket/halo”

Sytuacja komplikuje się w przypadku tranzystorów wykonanych w dekananometrycznych technologiach posiadających implanty „pocket/halo”. Pierwszą ważną zmianą jest większy wpływ efektów „szorstkości” brzegów bramki polikrzemowej, tzw. LER (ang. *Line Edge Roughness*) oraz LWR (ang. *Line Width Roughness*) [77, 78, 20], natomiast najistotniejsza jest zależność współczynnika $A_{V_{Th}}$ od napięcia bramka-źródło oraz długości kanału tranzystora posiadającego implanty „pocket/halo” [19, 20]. Popularnym sposobem opisanie pracy tranzystorów posiadają-

cych implantację „pocket/halo” jest wykorzystanie tzw. modelu trójtranzystorowego przedstawionego na rysunku 1.8 [17, 78, 20]. W modelu tym tranzystor jest trak-



Rysunek 1.8: Trójtranzystorowy model tranzystora posiadającego implanty „pocket/halo”.

towany jako szeregowe połączenie trzech tranzystorów, z których skrajne emulują obszary drenu/źródła z domieszką implantów „pocket/halo”, natomiast środkowy emuluje kanał tranzystora. Stosując trójtranzystorowy model tranzystorów posiadających implanty „pocket/halo” można przedstawić współczynnik $A_{V_{Th}}$ jako (1.4.4) [20]:

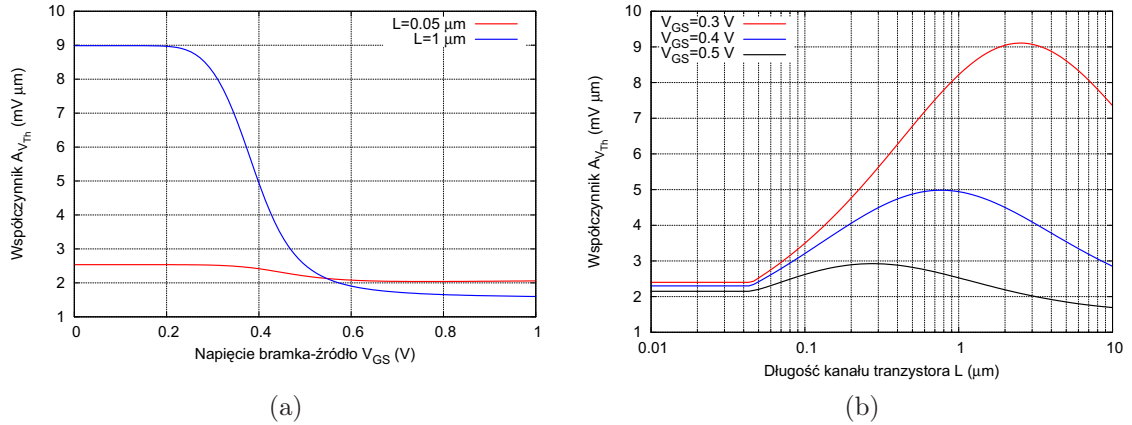
$$A_{V_{Th}}(V_{GS}) = \sqrt{\left(\frac{\partial R_{ch}}{\partial V_{GS}} / \frac{\partial R_{tot}}{\partial V_{GS}}\right)^2 \frac{A_{ch}^2 L}{L - 2L_{poc}} + 2 \left(\frac{\partial R_{poc}}{\partial V_{GS}} / \frac{\partial R_{tot}}{\partial V_{GS}}\right)^2 \frac{A_{poc}^2 L}{L_{poc}}}, \quad (1.4.4)$$

gdzie A_{ch} i A_{poc} są lokalnymi parametrami niedopasowania napięcia progowego dla kanału i domieszek „pocket/halo”, $R_{tot} = R_{ch} + 2R_{poc}$ jest rezystancją tranzystora, R_{ch} oraz R_{poc} są rezystancjami kanału i obszaru domieszek „pocket/halo”, L_{poc} długością obszaru domieszkowania typu „pocket/halo”. Rezystancje $R_{ch,poc}$ są połączone ze znormalizowaną gęstością ładunku nośników q (1.2.11) wyrażeniem (1.4.5):

$$R_{ch,poc} = \left(\frac{W}{L} K n V_t q (V_{Th_{ch,poc}})\right)^{-1}. \quad (1.4.5)$$

Rysunek 1.9 przedstawia zależności współczynnika $A_{V_{Th}}$ od napięcia bramka-źródło

oraz długości tranzystora [20]. Zależności przedstawione na rysunku 1.9 wykreślono



Rysunek 1.9: Zależności współczynnika $A_{V_{Th}}$ tranzystora z domieszkami „halo” od: (a) napięcia bramka-źródło V_{GS} i (b) długości kanału tranzystora L (na podstawie [20, 78]).

przyjmując $L_{poc} = 20$ nm, $A_{ch} = 1.5$ $\text{mV} \cdot \mu\text{m}$, $A_{poc} = 2.3$ $\text{mV} \cdot \mu\text{m}$, $K = \mu_0 C_{ox} = 750$ $\mu\text{A}/\text{V}^2$, $n = 1.3$, napięcie progowe w kanale 0.35 V oraz napięcie progowe w obszarze domieszkowanym „halo” wynoszące 0.5 V. Istotnym wnioskiem płynącym z zależności (1.4.4) i wykresów 1.9 jest silny skok wartości współczynnika $A_{V_{Th}}$ dla napięć bramka-źródło poniżej wartości napięcia progowego w obszarze implantacji „pocket/halo”. Drugim, być może najważniejszym wnioskiem, jest występowanie lokalnego maksimum wartości współczynnika $A_{V_{Th}}$ dla tranzystorów o kanale dłuższym niż kilka L_{min} (40 nm w tym przykładzie). Dodatkowo położenie tego maksimum zależy od polaryzacji tranzystora. Głównym wnioskiem dla projektanta dopasowanych tranzystorów jest zatem potrzeba segmentacji długich tranzystorów w postaci szeregowego łączenia tranzystorów o krótkich kanałach.

1.4.2.2. Wpływ efektów krótkiego kanału

Dodatkowym źródłem rozrzutu parametrów elektrycznych tranzystora jest wspomniana w rozdziale 1.2.1.2 zmiana napięcia progowego pod wpływem wstrzykiwania wysokoenergetycznych nośników wgłąb tlenku bramkowego. Ze względu na fakt, iż jest to proces losowy, zmiany napięcia progowego identycznie projektowanych tranzystorów podlegają rozkładowi normalnemu o wartości oczekiwanej danej wy-

rażeniem (1.2.8), którego dyspersja jest modelowana jako (1.4.6) [79]:

$$\sigma(V_{Th,HCI}) = \sqrt{\frac{2KqA_{HCI}t_{st}^{n_{HCI}}}{C_{ox}WL}}, \quad (1.4.6)$$

gdzie K jest stałą doświadczalną wahającą się w okolicy od 5 do 8 zależnie od technologii [79].

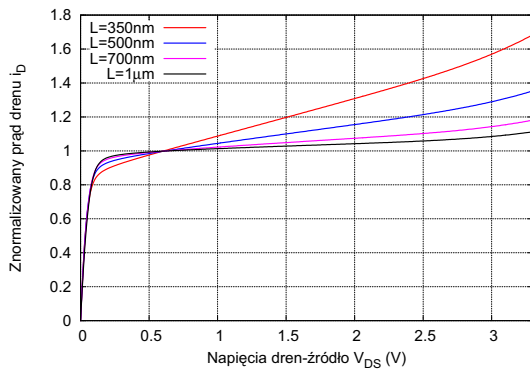
1.5. Porównanie technologii CMOS 350 nm i CMOS RF 130 nm

Na zakończenie tego rozdziału zostaną przedstawione różnice między technologiami wykorzystanymi do wykonania prototypowych układów elektroniki odczytu opisanych w następnych rozdziałach. Używanymi technologiami były procesy firmy *Austriamicrosystems* AMS 350 nm oraz CMOS RF 130 nm. Technologia AMS 350 nm dostarcza tranzystory o minimalnej długości kanału wynoszącej 350 nm, dwie warstwy krzemu polikrystalicznego do produkcji kondensatorów *poly-poly* i rezystorów oraz cztery warstwy połączeń metalicznych [80]. Proces CMOS RF 130 nm jest technologią młodszą, zapewniającą tranzystory o minimalnej długości kanału 130 nm, jedną warstwę krzemu polikrystalicznego, kondensatory typu MIM oraz 8 warstw połączeń metalicznych. Najważniejszymi różnicami obu procesów technologicznych jest domieszkowanie implantami typu „halo” w technologii CMOS RF 130 nm oraz dostarczanie wraz z tą technologią tranzystorów o różnych napięciach progowych: standardowym, obniżonym (*low V_{Th}*) i podwyższonym, tzw. *low power LP* [81]. Zbiorcze porównanie parametrów obu technologii przedstawia tabela 1.1.

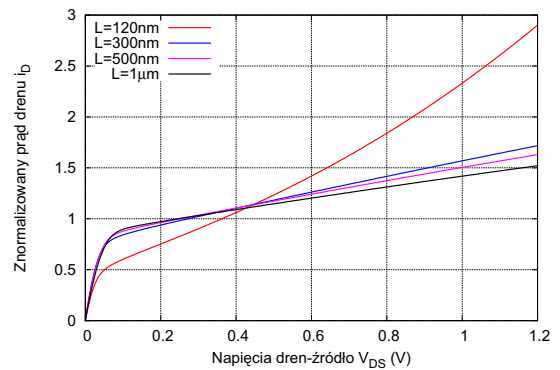
Jednym z zauważalnych trendów w skalowaniu technologii CMOS jest wzrost transkonduktancji tranzystorów z jednoczesnym zmniejszeniem ich rezystancji wyjściowej, powodujący w efekcie zmniejszenie wewnętrznego wzmocnienia tranzystora $g_m \cdot r_{ds}$ [37, 84]. Spadek rezystancji wyjściowej tranzystora wraz ze skróceniem jego kanału ma swoje uzasadnienie w formule (1.2.14). Dodatkowo stosowanie „halo” implantów powoduje kolejną degradację rezystancji kanału tranzystora [17]. Rysunek 1.10 przedstawia symulowane charakterystyki wyjściowe tranzystorów dostępnych w obu technologiach, znormalizowane do prądu drenu występującego dla napięcia $V_{DS} = V_{GS}$ (10 μ A) i szerokości tranzystorów równych dziesięciokrotności długości minimalnej (odpowiednio 3.5 μ m i 1.2 μ m). Rezystancja dren-źródło

Tabela 1.1: Porównanie parametrów procesów AMS 350 nm oraz CMOS RF 130 nm [80, 82, 83, 81].

Parametr	AMS 350 nm	CMOS RF 130 nm
V_{dd} (V)	3.3	1.2 (1.5)
L_{min} (nm)	350	120
L_{eff} (nm)	320	110
t_{ox} (nm)	7.6	2.2
K_n ($\mu A/V^2$)	170	720
K_p ($\mu A/V^2$)	58	340
V_{Th}^{nmos} (L_{min}) (mV)	565	429
$V_{Th}^{nmos}(10 \cdot L_{min})$ (mV)	510	156
f_T (GHz)	16	102
$A_{V_{Th}}^{nmos}$ ($mV \cdot \mu m$)	9.5	13.5
$A_{V_{Th}}^{pmos}$ ($mV \cdot \mu m$)	14.5	8.1
A_K^{nmos} ($\% \cdot \mu m$)	0.7	3
A_K^{pmos} ($\% \cdot \mu m$)	1	2.4



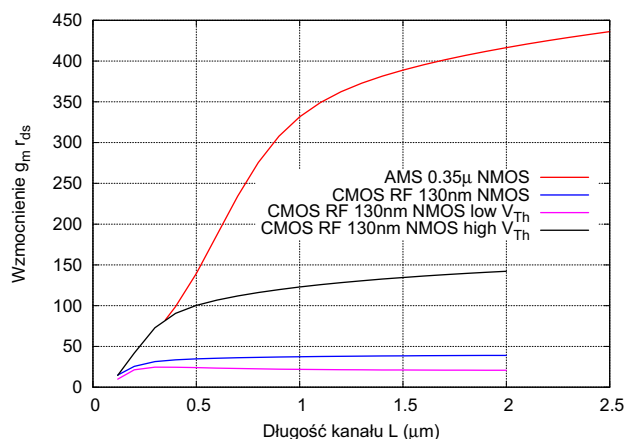
(a) AMS 350 nm,



(b) CMOS RF 130 nm.

Rysunek 1.10: Symulowane charakterystyki wyjściowe tranzystorów dostępnych w procesach:

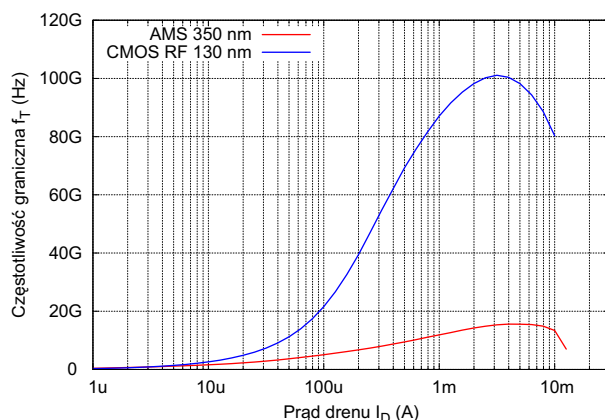
tranzystora jest odwrotnością pochodnej charakterystyki wyjściowej, zatem łatwo można zauważyć różnicę w nachyleniu charakterystyk tranzystorów dostarczanych w obu technologiach. Fakt ten wyraźnie odbija się na wewnętrznym wzmocnieniu tranzystora, co zostało pokazane na wykresie 1.11. Wnioski płynące z rysunku 1.11 są doniosłe w przypadku projektowania układów wzmacniaczy. Tranzystory starszej technologii $0.35 \mu m$ wykazują wzmocnienie rzędu 100–400 zależnie od długości kanału, natomiast ich odpowiedniki w technologii 130 nm tylko 15–40, czyli o rząd



Rysunek 1.11: Wewnętrzne wzmocnienia tranzystorów dostępnych w technologiach CMOS RF 130 nm oraz AMS 350 nm w funkcji długości kanału ($W=10 \mu\text{m}$, $I_D=10 \mu\text{A}$).

wielkości mniejsze. Powoduje to komplikacje w architekturach wzmacniaczy projektowanych w nowszych technologiach, które wymagają stosowania układów aktywnych kaskod czy też degeneracji źródeł prądowych.

Oprócz parametrów stałoprądowych istotną różnicę między obiema technologiami stanowią ich parametry częstotliwościowe. Rysunek 1.12 przedstawia zależność symulowanej częstotliwości granicznej tranzystora w funkcji prądu drenu dla obydwu technologii. Szerokość tranzystorów ustalono na $10 \mu\text{m}$ natomiast długości ustalono minimalne – odpowiednio 350 nm oraz 120 nm. Wyniki symulacji pokazują



Rysunek 1.12: Częstotliwość graniczna w funkcji prądu drenu dla tranzystorów wykonanych w technologiach AMS 350 nm oraz CMOS RF 130 nm.

sześciokrotny skok częstotliwości granicznej tranzystorów, przy przejściu z techno-

logii 350 nm do 130 nm. Wykres ów pokazuje, że zmiana technologii pozwala na uzyskanie szybszych układów, bądź pozwala drastycznie obniżyć pobór mocy, bez zmiany parametrów szybkościowych układu, przy przechodzeniu z technologii starszej.

Rozdział 2

Elektronika odczytu monitora wiązki BCM1F dla eksperymentu CMS

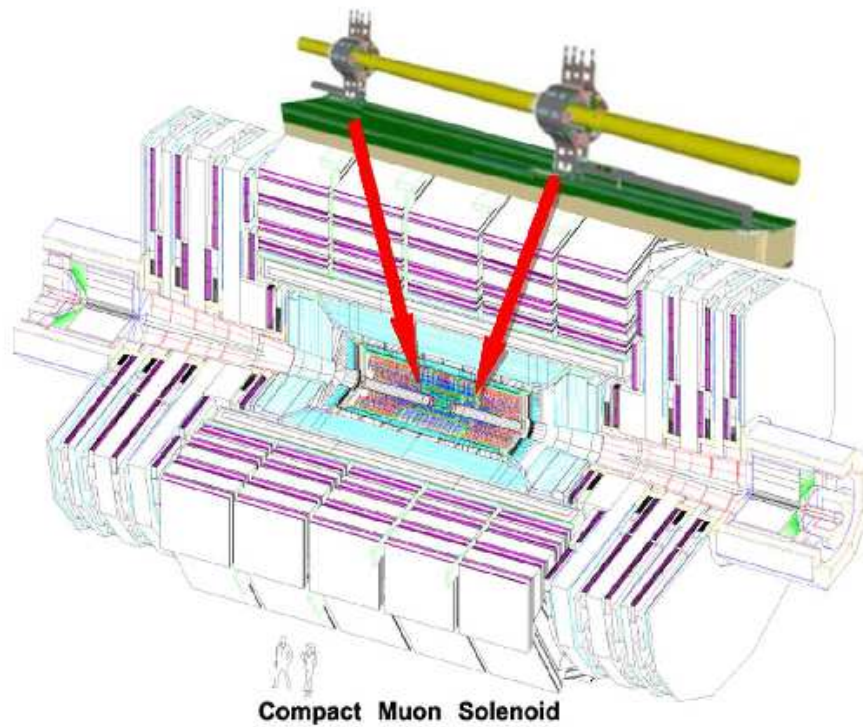
2.1. Monitor wiązki w eksperymencie CMS

Monitor wiązki BCM (ang. *Beam Condition Monitor*) w eksperymencie CMS służy do badania świetlności oraz tła wiązki, a także strat wiązki. System BCM składa się z dwóch podsystemów: pierwszy z nich BCM1F (*Fast BCM*) odpowiedzialny jest za monitorowanie świetlności oraz szybkich zmian parametrów wiązki w celu diagnostyki wiązki w czasie rzeczywistym (rozdzielczość czasowa powinna być lepsza niż czas między zderzeniami protonów); drugi podsystem BCM1L, monitoruje stratność wiązki, poprzez całkowanie prądu upływu sensora w szerokim oknie czasowym (od 40 μ s do 80 s) [85]. Prąd upływu w sensorze jest proporcjonalny do strat wiązki i w przypadku przekroczenia określonego progu, taka wiązka zostaje przerwana.

System BCM1F oparty jest o 24 sensory diamentowe o podzielonych elektrodach odczytowych, po dwie na sensor, dając łącznie 48 kanałów odczytowych. Dwie grupy sensorów umieszczone są w odległości ± 1.8 m od miejsca interakcji w promieniu 4.5 cm od osi wiązki. Umieszczenie systemu monitora wiązki na tle eksperymentu CMS przedstawia rysunek 2.1.

W systemie BCM1F wykorzystano sensory o wymiarach $5 \times 5 \times 0.5$ mm³ wykonane techniką sCVD (ang. *single Crystal Chemical Vapor Deposition*). Główne parametry sensorów diamentowych wykonanych tą techniką przedstawia tabela 2.1. Sensory diamentowe są podłączone do elektroniki front-end, konwertującej prądowy sygnał z sensora na napięcie, sterujące szybkim układem optycznym przesyłającym sygnał światłowodem do elektroniki back-end [87].

Do tej pory w eksperymencie CMS pracowała pierwsza wersja systemu, która jednak nie spełnia kryteriów dotyczących szybkości układu. Parametry czasowe użytego układu JK16 [86] o czasie kształtowania 22 ns i zbyt długim czasie powrotu do linii bazowej nie sprostają wymaganiom w 25 ns reżimie pracy akceleratora LHC[88].



Rysunek 2.1: Położenie monitora wiązki BCM w eksperymencie CMS[86].

Tabela 2.1: Parametry elektryczne sensorów diamentowych wykonanych techniką sCVD.

Ruchliwość elektronów (cm^2/Vs)	4500
Ruchliwość dziur (cm^2/Vs)	3800
Czas życia nośników (ns)	$\sim 10^3$
Napięcie przebicia (MV/cm)	~ 4

Fakt ów był główną motywacją do podjęcia prac nad nowym projektem układu elektroniki front-end przeznaczonej dla systemu BCM1F.

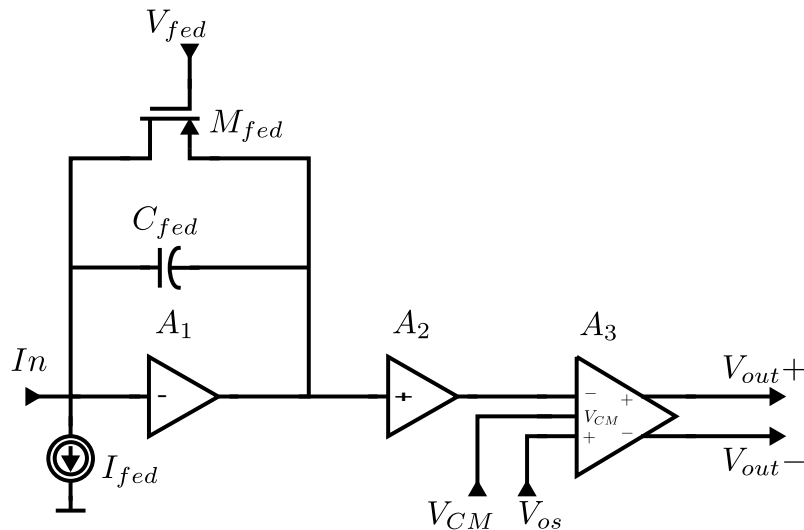
2.2. Architektura elektroniki front-end

W nowym projekcie układu elektroniki odczytu, mającym pracować przy pełnej częstotliwości zderzeń akceleratora LHC, postawiono przed układem front-end następujące wymagania:

— wzmocnienie ładunkowe układu $K_q \sim 50 \text{ mV/fC}$,

- maksymalny wejściowy zakres dynamiczny ~ 10 (15) fC,
- pseudogaussowskie kształtowanie impulsu o czasie kształtowania (T_p) oraz szerokości połówkowej FWHM poniżej 10 ns,
- szybki powrót do linii bazowej (poniżej 100 ns) dla sygnałów wykraczających poza wejściowy zakres dynamiczny,
- poziom szumów własnych układu poniżej 1000 elektronów, przy 5 pF pojemności wejściowej,
- praca z pojemnością sensora w zakresie od 2 do 5 pF,
- praca z ujemną polarnością impulsu sensora,
- wydajny bufor wyjściowy mogący wysterować różnicowo 100 Ω rezystor terminujący przy obciążeniu pojemnościowym ~ 10 pF.

Układ elektroniki odczytu detektora BCM1F składa się z kaskadowego połączenia przedwzmacniacza transimpedancyjnego z aktywnym sprzężeniem zwrotnym (A_1), układu kształtującego (A_2) oraz konwertera sygnału niesymetrycznego na różnicowy (A_3). Schemat blokowy układu front-end przedstawia rysunek 2.2. Aktywne



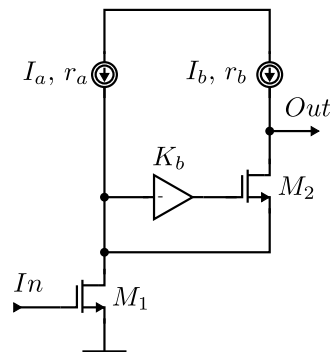
Rysunek 2.2: Schemat blokowy układu front-end detektora BCM1F.

sprężenie zwrotne zrealizowane zostało przy użyciu tranzystora pMOS (M_{fed}) polaryzowanego prądem spoczynkowym I_{fed} oraz pojemności C_{fed} całkującej prąd indukowany w objętości czynnej sensora. W przypadku detekcji sygnałów o małej amplitudzie tranzystor M_{fed} pracuje jako liniowo rozładowujący pojemność sprzężenia rezystor o efektywnej rezystancji małosygnałowej równej odwrotności jego transkonduktancji. Detekcja dużego ładunku powoduje przepolaryzowanie tranzystora do pracy jako źródło prądowe szybko rozładowujące pojemność sprzężenia zwrot-

nego, powodując szybszy niż w przypadku pasywnego sprzężenia zwrotnego, powrót węzła wyjściowego przedwzmacniacza do pierwotnego potencjału linii bazowej. Sygnał prądowy sensora, zmieniony w eksponencjalnie opadający sygnał napięciowy przedwzmacniacza, jest następnie całkowany oraz dodatkowo wzmacniany w układzie kształtującym A_2 . Finalnej obróbki sygnału do postaci różnicowego impulsu quasi-gaussowskiego dokonuje w pełni różnicowy wzmacniacz A_3 .

2.3. Projekt przedwzmacniacza transimpedancyjnego.

Najistotniejszym, z punktu widzenia parametrów szumowych oraz szybkościowych, blokiem toru odczytowego jest przedwzmacniacz transimpedancyjny. W rozpatrywanym układzie elektroniki odczytu dla detektora BCM1F zdecydowano się na projekt przedwzmacniacza w oparciu o architekturę tzw. teleskopowej kaskody o zwiększonym wzmocnieniu i transkonduktancji (ang. *telescopic cascode with gain and g_m boosting*). Technika ta polega na zwiększeniu wzmocnienia wzmacniacza poprzez zastosowanie układów aktywnej kaskody – tranzystor kaskodowy polaryzowany jest przez działający w ujemnej pętli sprzężenia zwrotnego dodatkowy wzmacniacz K_b – oraz podniesieniu transkonduktancji tranzystora wejściowego dodatkowym źródłem prądu I_a . Uproszczony schemat tej architektury przedstawia rysunek 2.3.



Rysunek 2.3: Uproszczony schemat ideowy wzmacniacza opartego o architekturę teleskopowej kaskody o zwiększonym wzmocnieniu i transkonduktancji.

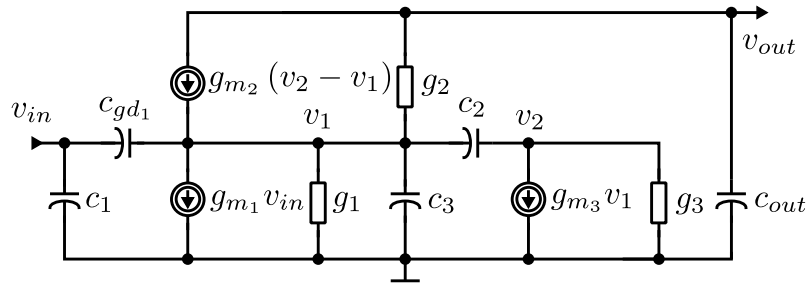
Pamiętając wyprowadzone w rozdziale 1.2.2 wyrażenie opisujące transkonduktancję (1.2.13) łatwo można zauważyć, że zwiększenie prądu tranzystora wejściowego zwiększa jego transkonduktancję. Natomiast użycie do polaryzacji tranzystora ka-

skodowego wzmacniacza o wzmacnieniu K_b zwiększa wzmacnienie układu, które wyraża się wówczas formułą (2.3.1):

$$K \approx -g_{m_1} \cdot [K_b \cdot g_{m_2} \cdot r_2 \cdot (r_a \parallel r_1) \parallel r_b], \quad (2.3.1)$$

gdzie $g_{m_2} \cdot r_2$ jest wewnętrznym wzmacnieniem tranzystora kaskodowego M_2 , a r_1 , r_a i r_b są rezystancjami odpowiednio tranzystora wejściowego M_1 i źródeł prądowych I_a oraz I_b , przy czym zachodzi następująca zależność między wartościami rezystancji: $r_b > r_a \gg r_1$.

Przedwzmacniacz transimpedancyjny pracuje w trybie impulsowym w zakresie wysokich częstotliwości, dlatego należy mu zapewnić jak najszersze pasmo przenoszenia spełniające specyfikację całego toru odczytowego. Niezbędna zatem jest analiza częstotliwościowa układu przedwzmacniacza. Rysunek 2.4 przedstawia uproszczony schemat małosygnalowy układu kaskody o zwiększonym wzmacnieniu. Elementy



Rysunek 2.4: Uproszczony schemat małosygnalowy układu teleskopowej kaskody o zwiększonym wzmacnieniu.

użyte na schemacie przedstawiają kolejno: c_1 , c_{gd1} , g_{m_1} , g_1 pojemności bramka–źródło oraz bramka–dren, transkonduktancję oraz konduktancję dren–źródło tranzystora wejściowego, c_2 , g_{m_2} , g_2 pojemność bramka–źródło, transkonduktancję oraz konduktancję tranzystora kaskodowego i c_3 , g_{m_3} , g_3 identyczne parametry wzmacniacza K_b zwiększającego wzmacnienie kaskody, c_{out} jest natomiast efektywną pojemnością widzianą na wyjściu wzmacniacza. Stosując metodę potencjałów węzłowych można zapisać niniejszy układ równań (2.3.2):

$$\begin{pmatrix} g_{m_2} + g_1 + g_2 + s(c_{gd1} + c_2 + c_3) & -g_{m_2} - sc_2 & -g_2 \\ g_{m_3} - sc_2 & g_3 + sc_2 & 0 \\ -g_{m_2} - g_2 & g_{m_2} & g_2 + sc_{out} \end{pmatrix} \cdot \begin{pmatrix} v_1 \\ v_2 \\ v_{out} \end{pmatrix} = \begin{pmatrix} v_{in}(sc_{gd1} - g_{m_1}) \\ 0 \\ 0 \end{pmatrix}, \quad (2.3.2)$$

którego rozwiązaniem przy odpowiednich założeniach (2.3.4g), jest transmitancja układu wyrażona formułą (2.3.3):

$$K_v(s) \approx -K_v^{dc} \cdot \frac{\left(1 - \frac{s}{z_1}\right) \cdot \left(1 + \frac{s}{z_2}\right)}{1 + \alpha \cdot s + \beta \cdot s^2 + \gamma \cdot s^3}, \quad (2.3.3)$$

przy czym:

$$K_v^{dc} \approx \frac{g_{m_1} g_{m_2} g_{m_3}}{g_1 g_2 g_3}, \quad (2.3.4a)$$

$$z_1 \approx \frac{g_{m_1}}{c_{gd_1}}, \quad (2.3.4b)$$

$$z_2 \approx \frac{g_{m_2} g_{m_3}}{g_2 c_2}, \quad (2.3.4c)$$

$$\alpha \approx \frac{c_{out} g_{m_2} g_{m_3}}{g_1 g_2 g_3}, \quad (2.3.4d)$$

$$\beta \approx \frac{c_2 c_{out} g_{m_3} + c_{out} (c_3 + c_{gd_1}) g_3 + c_2 (c_3 + c_{out} + c_{gd_1}) g_2 + c_{out} c_2 g_1}{g_1 g_2 g_3}, \quad (2.3.4e)$$

$$\gamma \approx \frac{c_{out} c_2 (c_3 + c_{gd_1})}{g_1 g_2 g_3}, \quad (2.3.4f)$$

$$g_{m_1} \gg g_1 \approx g_{m_2} \approx g_{m_3} \gg g_2 \approx g_3. \quad (2.3.4g)$$

W ogólności funkcja przenoszenia wzmacniacza posiada dwa wysokoczęstotliwościowe zera (jedno prawostronne) oraz trzy bieguny p_0 , p_1 oraz p_2 . Praktyka pokazuje, iż pierwszy biegun (p_0) jest biegunem rzeczywistym położonym w zakresie dużo niższych częstotliwości niż bieguny p_1 oraz p_2 . Natomiast w układzie nieskompensowanym bieguny niedominujące mogą w ogólności być położone blisko siebie lub stanowić parę biegunów zespolonych sprzężonych. Rozwiązanie pierwiastków równania mianownika jest zazwyczaj zadaniem nietrywialnym i nakład pracy zużyty do osiągnięcia wyrażen na bieguny jest niewspółmierny z dokładnością obliczeń, obarczonych od początku analizy tolerancją wynikającą z uproszczeń zastosowanych w modelu małosygnałowym. Z powyższych przyczyn często stosowaną taktyką jest założenie większej odległości w położeniu biegunów względem siebie, tj: $p_0 \ll p_1 \ll p_2$. Wówczas wyrażenie na mianownik transmitancji można uprościć do równania (2.3.5):

$$D(s) = 1 + \alpha \cdot s + \beta \cdot s^2 + \gamma \cdot s^3 \approx 1 - \frac{s}{p_0} + \frac{s^2}{p_0 p_1} - \frac{s^3}{p_0 p_1 p_2}. \quad (2.3.5)$$

Zgodnie z tym założeniem bieguny wyrażają się następująco:

$$p_0 \approx -\frac{g_1 g_2 g_3}{c_{out} g_{m_2} g_{m_3}}, \quad (2.3.6a)$$

$$p_1 \approx -\frac{c_{out} g_{m_2} g_{m_3}}{c_2 c_{out} g_{m_3} + c_{out} (c_3 + c_{gd_1}) g_3 + c_2 (c_{out} + c_3 + c_{gd_1}) g_2 + c_{out} c_2 g_1}, \quad (2.3.6b)$$

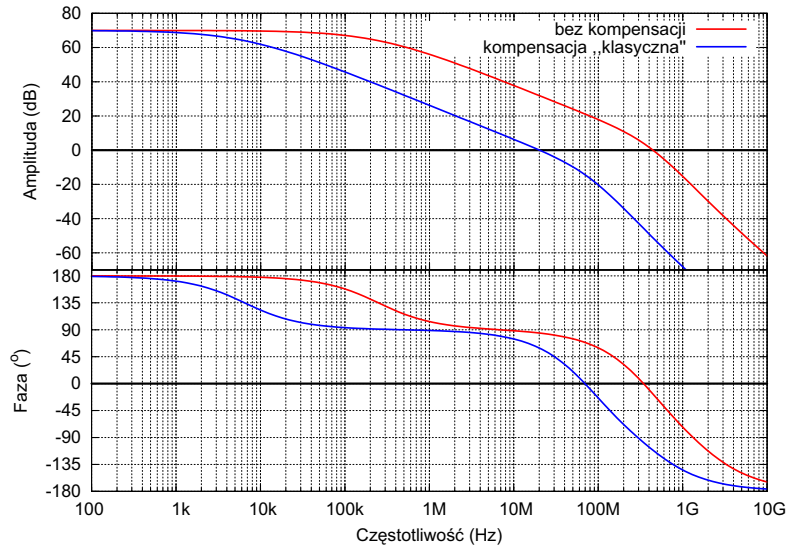
$$p_2 \approx -\frac{c_2 c_{out} g_{m_3} + c_{out} (c_3 + c_{gd_1}) g_3 + c_2 (c_{out} + c_3 + c_{gd_1}) g_2 + c_{out} c_2 g_1}{c_{out} c_2 (c_3 + c_{gd_1})}. \quad (2.3.6c)$$

Wzmacniacz wykazujący się wysokim wzmocnieniem oraz jednocześnie posiadający niekompensujące się bieguny oraz zera, wymaga stosowania kompensacji częstotliwościowej zapewniającej stabilną pracę, szczególnie w konfiguracji transimpedancyjnej, gdy stała czasowa pętli sprzężenia zwrotnego nie zapewnia wystarczającego ograniczenia pasma przenoszenia przedwzmacniacza.

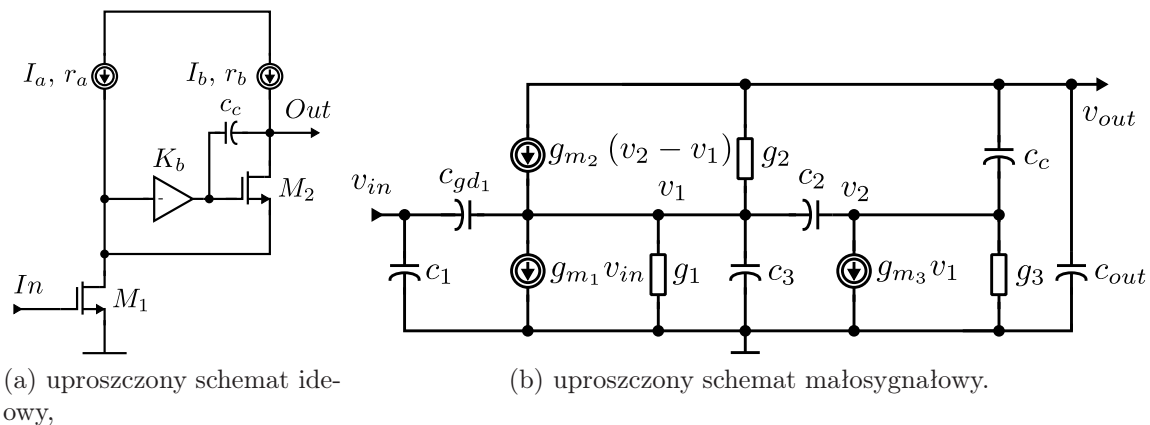
2.3.1. Kompensacja częstotliwościowa „feed–forward”

Najstarszą i wciąż popularną techniką kompensacji częstotliwościowej jest przesunięcie bieguna dominującego w stronę niskich częstotliwości poprzez zwiększenie pojemności dołączonej do wyjścia pierwszego stopnia wzmacniacza. W przypadku wzmacniaczy jednostopniowych efekt kompensacji uzyskuje się poprzez dodanie dużej pojemności między wyjściowym wysokoimpedancyjnym węzłem a masą, zaś w przypadku wzmacniaczy dwustopniowych efekt wysokiej impedancji uzyskuje się poprzez tzw. mnożenie millerowskie pojemności zapiętej pomiędzy wejście a wyjście drugiego stopnia wzmacniającego [8]. W obu przypadkach następuje dramatyczne zwiększenie wartości pojemności c_{out} , skutkując przesunięciem bieguna dominującego w stronę niskich częstotliwości oraz obniżeniem zakresu pasma przenoszenia układu, jak to pokazano na rysunku 2.5. Poważną wadą tego rozwiązania jest znaczące spowolnienie układu, które w przypadku szybkich przedwzmacniaczy transimpedancyjnych jest cechą bardzo niepożądaną. Dla zapewnienia stabilnej pracy w zakresie wysokich częstotliwości, kompensacja układu powinna działać na bieguny niedominujące tak, by albo je w pełni zlikwidować, albo przesunąć w zakres możliwie wysokich częstotliwości.

Naprzeciw temu wyzwaniu stanęli w roku 1990 projektanci z grupy ESAT–MICAS Katolickiego Uniwersytetu w Lowanium, proponując tzw. kompensację „feed–forward” [89]. W przypadku wzmacniacza opartego o architekturę kaskody z rozszerzonym wzmocnieniem, należy między wyjście układu a bramkę tranzystora kaskodowego (wyjście wzmacniacza zwiększającego wzmocnienie) dodać kondensator kompensujący c_c jak to przedstawiono na rysunku 2.6. Dla wyżej zmodyfikowanego



Rysunek 2.5: Przykładowe charakterystyki częstotliwościowe wzmacniacza przed i po skompensowaniu go w sposób klasyczny.



Rysunek 2.6: Układ aktywnej kaskody z zaimplementowaną techniką kompensacji *feed-forward*:

układu układ równań węzłowych można zapisać w postaci (2.3.7),

$$\begin{pmatrix} g_{m_2} + g_1 + g_2 + s(c_{gd_1} + c_2 + c_3) & -g_{m_2} - sc_2 & -g_2 \\ g_{m_3} - sc_2 & g_3 + s(c_2 + c_c) & -sc_c \\ -g_{m_2} - g_2 & g_{m_2} - sc_c & g_2 + s(c_{out} + c_c) \end{pmatrix} \cdot \begin{pmatrix} v_1 \\ v_2 \\ v_{out} \end{pmatrix} = \begin{pmatrix} v_{in}(sc_{gd_1} - g_{m_1}) \\ 0 \\ 0 \end{pmatrix}, \quad (2.3.7)$$

którego rozwiązaniem jest funkcja przenoszenia wyrażona następująco (2.3.8):

$$K_v(s) \approx K_v^{dc} \cdot \frac{\left(1 + \frac{s}{z_1}\right) \cdot \left(1 + \frac{s}{z_2}\right) \cdot \left(1 - \frac{s}{z_3}\right)}{\left(1 + \frac{s}{p_0}\right) \cdot \left(1 + \frac{s}{p_1}\right) \cdot \left(1 + \frac{s}{p_2}\right)}, \quad (2.3.8)$$

gdzie:

$$K_v^{dc} \approx \frac{g_{m1}g_{m2}g_{m3}}{g_1g_2g_3}, \quad (2.3.9a)$$

$$z_1 \approx \frac{g_{m2}g_{m3}}{c_c(g_{m2} - g_{m3})} \quad (2.3.9b)$$

$$z_2 \approx \frac{g_{m2} - g_{m3}}{c_2} \quad (2.3.9c)$$

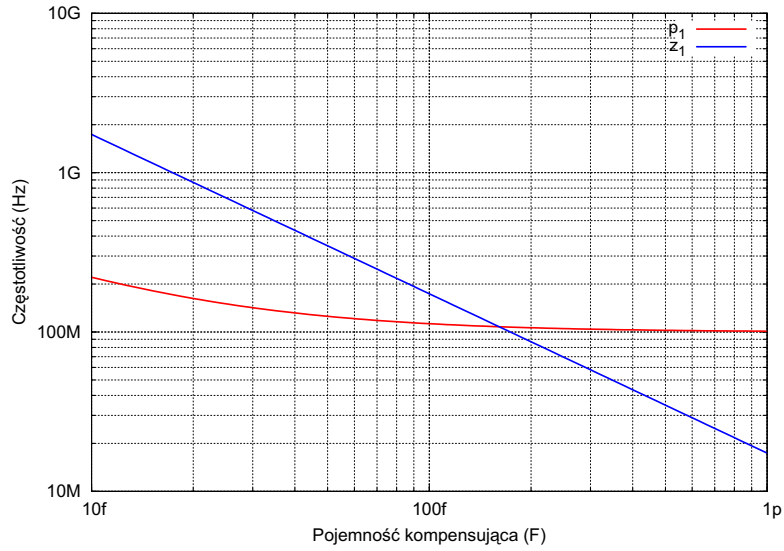
$$z_3 \approx \frac{g_{m1}}{c_{gd1}}, \quad (2.3.9d)$$

$$p_0 \approx \frac{g_1g_2g_3}{(c_{out} + c_c)g_{m2}g_{m3}}, \quad (2.3.9e)$$

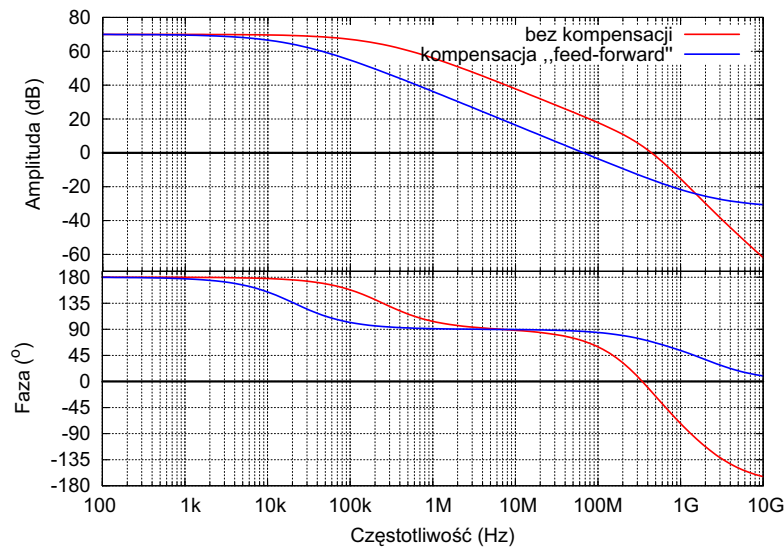
$$p_1 \approx \frac{g_{m2}g_{m3}(c_{out} + c_c) + g_{m2}c_cg_1}{g_{m2}c_c(c_{out} + c_3 + c_{gd1}) + g_{m3}c_2(c_c + c_{out})}, \quad (2.3.9f)$$

$$p_2 \approx \frac{g_{m2}c_c(c_{out} + c_3 + c_{gd1}) + g_{m3}c_2(c_c + c_{out})}{c_c(c_3 + c_{gd1})(c_{out} + c_2)}. \quad (2.3.9g)$$

Biegun dominujący zostaje nieznacznie przesunięty w stronę niższych częstotliwości o czynnik $1 + c_c/c_{out}$, natomiast pojawia się dodatkowe zero, a już istniejące wysokoczęstotliwościowe zero lewostronne zostaje przeniesione w zakres niższych częstotliwości. Umiejętny dobór pojemności kompensującej oraz transkonduktancji tranzystorów kaskodowego i zwiększającego wzmocnienie, umożliwi całkowitą kompensację drugiego z biegunów przez pierwsze z dodanych zer (rysunek 2.7). Drugie zero przeniesione z wysokich częstotliwości nie zawsze kompensuje trzeci z biegunów, może natomiast silnie osłabić jego wpływ na spadek amplitudy i fazy sygnału. Przykładowe charakterystyki częstotliwościowe przedstawiające amplitudę i fazę układu kaskody z rozszerzonym wzmocnieniem, przed i po zastosowaniu opisywanej metody kompensacji przedstawia, rysunek 2.8. Łatwo można zauważyć, iż zarówno faza jak i amplituda wykazują charakter układu z jednym biegunem i jednym prawostronnym zerem ulokowanym ponad dekadę poza polem wzmocnienia. Zatem układ skompensowanego wzmacniacza można w dalszych analizach przybliżać funkcją jednobiegunową o wzmocnieniu K_v^{dc} (2.3.9a) i biegunie p_0 (2.3.9e)



Rysunek 2.7: Pozycja pierwszego zera oraz drugiego bieguna transmitancji w funkcji pojemności kompensującej.



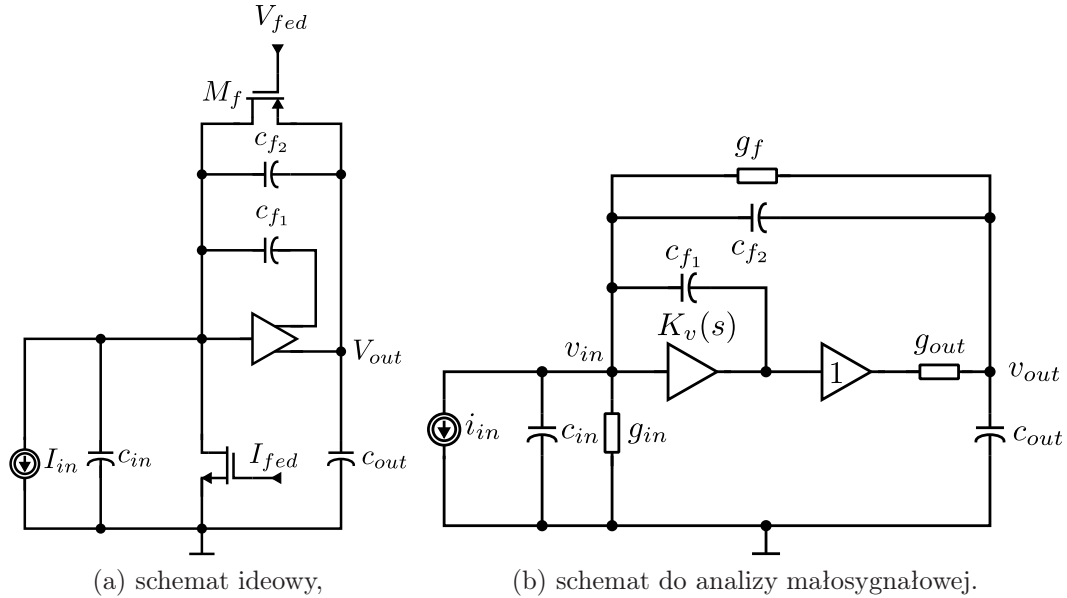
Rysunek 2.8: Przykładowe charakterystyki częstotliwościowe wzmacniacza przed i po skompensowaniu go metodą „feed-forward”.

w postaci (2.3.10):

$$K_v(s) = \frac{K_v^{dc}}{1 + \frac{s}{p_0}}. \quad (2.3.10)$$

2.3.2. Analiza małosygnałowa przedwzmacniacza transimpedancyjnego

W układzie elektroniki odczytu dla detektora BCM1F przedwzmacniacz pracuje w trybie transimpedancyjnym z aktywną pętlą sprzężenia zwrotnego. Schemat ideowy oraz model małosygnałowy tej części układu odczytu przedstawia rysunek 2.9. Występujące na schemacie małosygnałowym elementy oznaczają odpowiednio: c_{in}



Rysunek 2.9: Schematy przedwzmacniacza transimpedancyjnego pracującego z aktywną pętlą sprzężenia zwrotnego:

pojemność dołączoną na wejście przedwzmacniacza, tj. pojemność sensora plus pojemność testową oraz pojemność bramkową tranzystora wejściowego, g_{in} konduktancję źródła prądowego I_{fed} , c_{f1} , c_{f2} pojemności całkujące prąd indukowany w sensorze, g_f konduktancję tranzystora rozładowującego pojemności pętli, równą co do wartości transkonduktancji tegoż tranzystora, g_{out} konduktancję wyjściową przedwzmacniacza, natomiast $K_v(s)$ przedstawia transmitancję przedwzmacniacza opisaną formułą (2.3.10). Stosując metodę napięć międzywęzłowych można uzyskać wyrażenie na transimpedancję układu przedwzmacniacza daną formułą (2.3.11):

$$K_{pre}(s) = \frac{K_v(s)g_{out} - y_f(s)}{s^2 c_{f1} c_{out} (K_v(s) + 1) + s [c_{f1} g_{out} (K_v(s) + 1) + c_{f1} y_f(s) (K_v(s) + 1) + c_{out} (y_f(s) + y_{in}(s))] + y_f(s) g_{out} (K_v(s) + 1) + y_{in}(s) (y_f(s) + g_{out})}, \quad (2.3.11)$$

gdzie $y_{in}(s) = g_{in} + s c_{in}$ oraz $y_f(s) = s c_{f2} + g_f$.

Przyjmując wysokie wzmocnienie oraz wystarczająco szerokie pasmo wzmacniacza

można pominąć czony niezwiązane z pojemnością wejściową i powyższe wyrażenie uprościć do postaci (2.3.12):

$$K_{pre}(s) \approx - \frac{r_f}{\left[1 + sr_f \left(c_{f_1} + c_{f_2} + \frac{c_{in}}{K_v(s)}\right)\right] \left[1 + s \frac{(c_{f_2} + c_{out})(c_{f_1} + c_{in}/K_v(s))}{(c_{f_1} + c_{f_2} + c_{in}/K_v(s))} g_{out}\right]}, \quad (2.3.12)$$

gdzie $r_f = g_f^{-1}$.

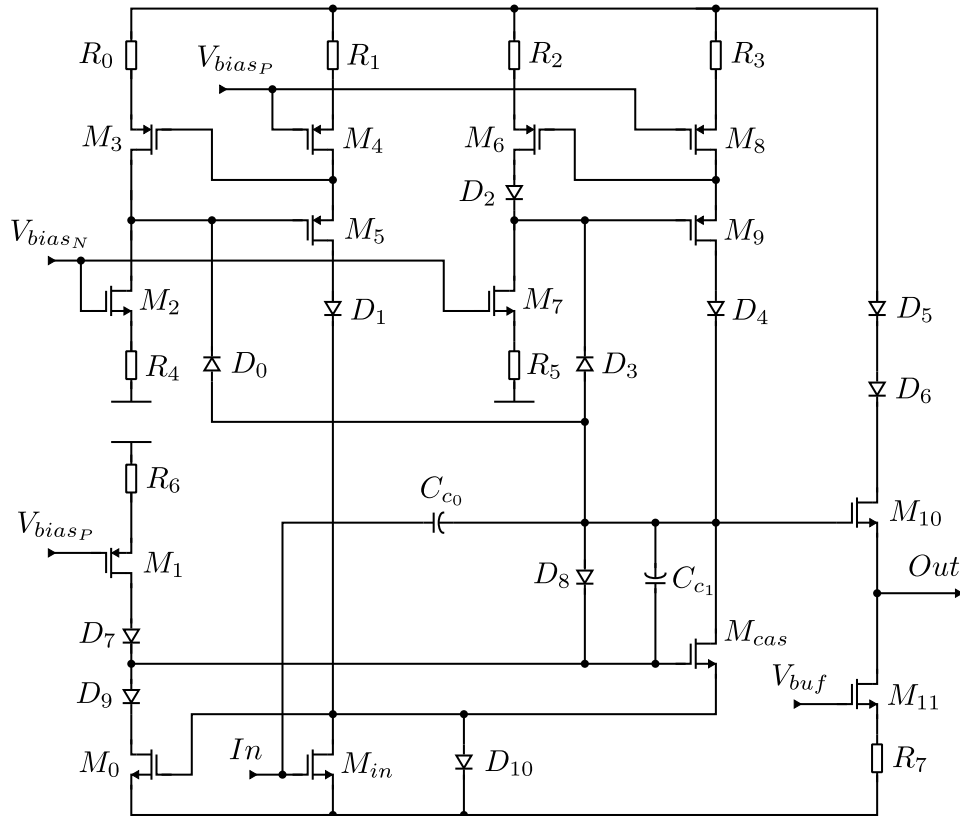
Pojemności sprzężenia c_{f_1} oraz c_{f_2} są zwykle porównywalne, natomiast przy odpowiednio wysokiej wartości konduktancji wyjściowej g_{out} , drugi czynnik wyrażenia w mianowniku można pominąć. Należy jednak liczyć się z utajonym w wyrażeniu na $K_v(s)$ biegunie przedwzmacniacza. Wstawiając explicite jednobiegunowe wyrażenie na transmitancję wzmacniacza otrzymujemy dwubiegunową postać transimpedancji układu przedwzmacniacza (2.3.13):

$$\begin{aligned} K_{pre}(s) &= - \frac{r_f}{1 + sr_f \left(c_{f_1} + c_{f_2} + \frac{c_{in}}{K_v^{dc}}\right) + s^2 \frac{c_{in} r_f}{K_v^{dc} p_0}} \approx \\ &\approx \frac{r_f}{\left[1 + sr_f (c_{f_1} + c_{f_2})\right] \left(1 + s \frac{c_{in}}{g_{m_1}} \frac{c_c + c_{out}}{c_{f_1} + c_{f_2}}\right)}. \end{aligned} \quad (2.3.13)$$

Biegun dominujący odpowiedzi $[r_f(c_{f_1} + c_{f_2})]^{-1}$ odpowiedzialny jest za tempo rozładowania pojemności sprzężenia zwrotnego, całkujących impuls prądowy z detektora, natomiast niedominujący $g_{m_1} \alpha / c_{in}$ (gdzie $\alpha = (c_{f_1} + c_{f_2}) / (c_c + c_{out})$ jest rzędu jedności) odpowiada za czas narastania impulsu przedwzmacniacza.

2.3.3. Implementacja układu przedwzmacniacza

Przedwzmacniacz transimpedancyjny w układzie elektroniki odczytu detektora BCM1F został zaprojektowany jako teleskopowa kaskoda o rozszerzanej transkonduktancji oraz wzmocnieniu. Ze względu na wymagania szybkościowe zdecydowano się na użycie dwukrotnie wyższego napięcia zasilania (2.5 V) niż nominalne (1.2 V). Technika ta, popularnie nazywana techniką *High-Voltage Enabled*, umożliwia polaryzowanie tranzystorów w obszarze silnej inwersji, bez straty wyjściowego zakresu dynamicznego [90, 91]. Niedogodnością tej techniki, oprócz wyższego poboru mocy spowodowanego wyższym napięciem zasilania, jest przede wszystkim zwiększony wpływ efektów krótkiego kanału [91]. Z tego też powodu, należy ukierunkować proces projektowy na zwiększoną niezawodność układu [91, 24]. Pełny schemat ideowy układu przedwzmacniacza jest przedstawiony na rysunku 2.10. Prąd tran-



Rysunek 2.10: Schemat ideowy przedwzmacniacza układu elektroniki odczytu detektora BCM1F.

zystora wejściowego został ustalony na domyślną wartość $300 \mu\text{A}$, prąd tranzystora zwiększającego wzmocnienie (M_0) ustalono na $20 \mu\text{A}$, natomiast stosunek prądów źródła rozszerzającego transkonduktancję (R_1-D_1) do źródła polaryzującego tranzystor kaskodowy (R_3-M_{cas}) na 2:1. Wtórnik źródłowy (M_{10}) polaryzowany jest prądem $25 \mu\text{A}$. Zasilanie układu napięciem dwa razy wyższym niż nominalne pozwala na silną degenerację źródeł prądowych – spadek na rezystorach degenerujących ustalono na 300 mV – oraz na wprowadzenie tranzystorów je tworzących w obszar silnej inwersji. Napięcie V_{od} sterowania tranzystorów M_1 , M_3 , M_4 , M_6 i M_8 wynosi 260 mV , tranzystory kaskodowe typu p są sterowane napięciem 340 mV . Podobnie spolaryzowano źródła prądowe zbudowane na tranzystorach typu n, których napięcie sterowania wynosi 80 mV . Kondensatory C_{c0} i C_{c1} zbudowano z szeregowego połączenia pojemności typu MIM, aby uzyskać wartości odpowiednio 50 i 40 fF .

Ze względu na ograniczony wejściowy zakres dynamiczny przedwzmacniacza oraz możliwość zdeponowania w objętości sensora ładunku wykraczającego poza ów zakres, istnieje niebezpieczeństwo nasycenia przedwzmacniacza. W takiej sytuacji

wyjście układu osiąga górną wartość napięcia zasilania, zatykając źródło prądowe w gałęzi z tranzystorem kaskodowym, powodując dramatyczny spadek wzmocnienia układu. Sytuacja taka powoduje, że wejście przedwzmacniacza przestaje pełnić rolę masy pozornej dla sygnału, tym samym obniżając swój potencjał do dolnej linii zasilania i odcinając tranzystor wejściowy. Poziomy napięć w węzłach układu ustalają się na wartości zbliżone do górnej linii zasilania, powodując występowanie spadków napięć między elektrodami tranzystorów również zbliżonych do napięcia zasilającego. W przypadku zasilania napięciem dwukrotnie wyższym niż nominalne może to oznaczać przebicie tlenku bramkowego tranzystorów bądź czasową degradację ich kanału pod wpływem działania silnych pól elektrycznych [24, 91].

W celu zapobieżenia sytuacji wystąpienia nasycenia się przedwzmacniacza, dołączono między odpowiednimi węzłami układu diodowo połączone tranzystory, o tak dobranych napięciach progowych, aby w przypadku wystąpienia sytuacji nasycania się układu, nie dopuszczały one do odcinania źródeł prądowych oraz przekraczania napięć bramka–źródło, bramka–dren oraz dren–źródło na tranzystorach, ponad wartość 1.5 V.

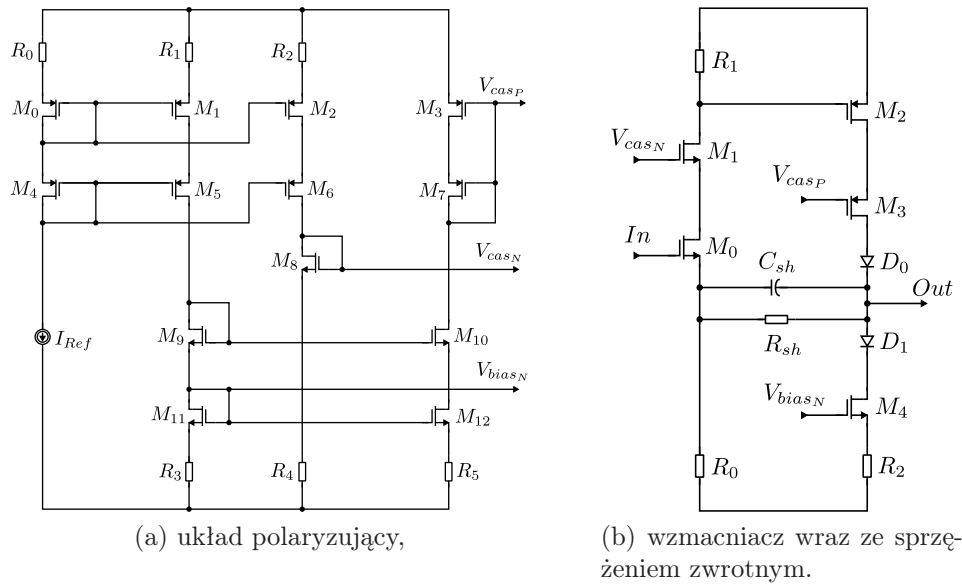
Diody D_1 i D_4 redukują napięcia dren–źródło tranzystorów kaskodowych M_5 oraz M_9 , natomiast D_5 i D_6 napięcie V_{DS} wtórnika M_{10} . Zależnie od położenia w układzie, bramki i źródła tranzystorów kaskodowych stanowią masę pozorną dla sygnału, zatem wahania poziomów napięcia są o ich wewnętrzne wzmocnienie mniejsze niż napięcia na ich drenie. Największe zmiany sygnału występują na wyjściu stopnia wzmacniającego, czyli na drenie tranzystora M_{cas} , zatem stopień sterujący bramką tegoż tranzystora wymaga protekcji w postaci diod D_7 i D_9 , a sam tranzystor kaskodowy protekcji w postaci D_8 ograniczającej jego napięcie V_{DG} . Mniejsze zmiany występują na bramce kaskody w głównej gałęzi obciążenia (M_9), stąd wystarczy jedna dioda D_2 ograniczająca zmiany napięcia na bramce M_9 . Głównym zabezpieczeniem przed nasyceniem się przedwzmacniacza są diody D_0 , D_3 oraz D_{10} . Dioda D_{10} , wykonana w postaci tranzystora LP o napięciu progowym wynoszącym 750 mV (trzykrotnie wyższym niż dla M_{in}), stanowi ujście dla prądu obciążenia, w sytuacji odcinania tranzystora wejściowego, ograniczając maksymalny poziom napięcia na jego drenie. Zaporowo spolaryzowane diody D_0 oraz D_3 nie dopuszczają do zatkania źródeł aktywnego obciążenia zbyt wysokim potencjałem na wyjściu wzmacniacza. Wpływ diod zabezpieczających na poprawę niezawodności układu jest znaczący, jednakże diodowo połączone tranzystory wprowadzają nieliniowość w pracy układu oraz, z powodu ich wewnętrznych pojemności, mogą ograniczyć pasmo przenoszenia układu.

2.4. Układ kształtujący z wydajnym buforem różnicowym

Układ kształtujący zbudowany jest w postaci kaskadowego połączenia dwóch wzmacniaczy, z czego drugi spełnia również rolę przetwornika sygnału niesymetrycznego na różnicowy oraz wydajnego bufora.

2.4.1. Pierwszy stopień kształtujący

Wzmacniacz w pierwszym stopniu kształtującym został oparty o znaną w technice wysokich częstotliwości architekturę typu *Cherry–Hooper*, której nazwa pochodzi od pomysłodawców układu [92]. Schemat ideowy pierwszego wzmacniacza kształtującego przedstawia rysunek 2.11. Układ ten jest kaskadowym połączeniem dwóch stopni wzmacniających, połączonych szeregowo–równoległą pętlą sprzężenia zwrotnego. Napięcie wyjściowe jest zamieniane na prąd, modulujący napięcie odłożone na rezystorze degenerującym źródło tranzystora wzmacniającego w pierwszym stopniu.



Rysunek 2.11: Schemat ideowy pierwszego stopnia kształtującego.

Funkcja przenoszenia układu dana jest wyrażeniem (2.4.1) [84]:

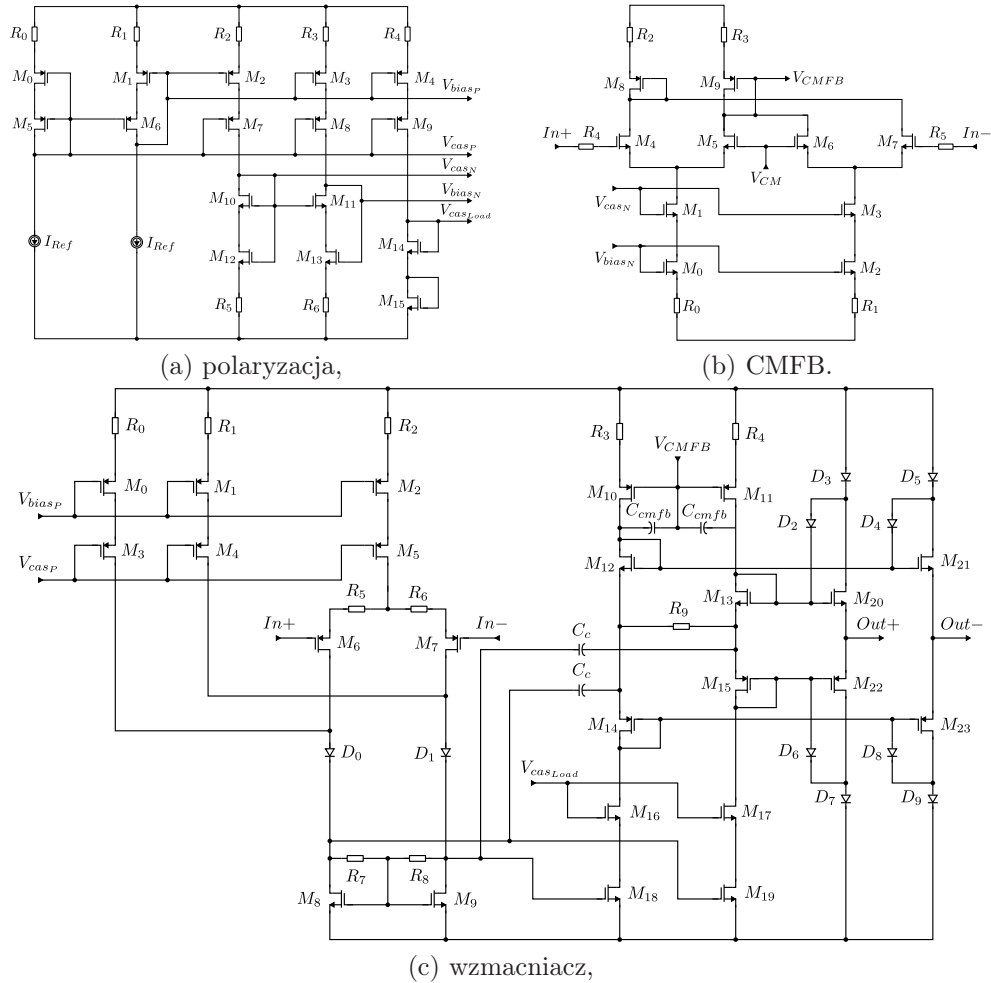
$$K_v \approx \frac{R_{sh} + R_0}{R_0} \frac{1 + sC_{sh}R_{sh} \parallel R_0}{1 + sC_{sh}R_{sh}}. \quad (2.4.1)$$

Układ ów posiada jeden biegun związany ze stałą czasową $R_{sh}C_{sh}$ oraz zero przesunięte w stronę wyższych częstotliwości, o czynnik równy niskoczęstotliwościowemu wzmocnieniu układu.

2.4.2. Drugi stopień kształtujący z wydajnym buforem różnicowym

Układ elektroniki front-end dla detektora BCM1F poprzedza układ sterownika optycznego LLD (ang. *Linear Laser Driver*) [93] wysyłającego światłowodem analogowy impuls do elektroniki back-end. Układ LLD posiada wejście różnicowe zaterminowane rezystorem o wartości $100\ \Omega$, zatem ostatni stopień układu elektroniki front-end musi być w stanie wysterować różnicowo ów rezystor w sposób niezniekształcający parametrów impulsu. W tym celu został zaprojektowany wzmacniacz różnicowy posiadający końcówkę mocy w postaci komplementarnego wtórnik źródłowego pracującego w klasie AB [8]. Schemat układu łącznie z układami polaryzującymi oraz pętli sprzężenia zwrotnego sygnału wspólnego CMFB (ang. *Common-Mode Feedback*), przedstawia rysunek 2.12. Rdzeń układu stanowi operacyjny wzmacniacz transkonduktancyjny OTA (ang. *Operational Transconductance Amplifier*) [25] ze zdegenerowaną rezystorami $R_{5,6}$ parą różnicową (tranzystory $M_{6,7}$). Wejściowa para różnicowa jest obciążona lustrami prądowymi M_8 , M_{19} oraz M_9 , M_{18} , pracującymi w klasie pseudo-AB [94], dzięki lokalnemu sprzężeniu zwrotnemu w postaci rezystorów $R_{7,8}$. Rezystory $R_{7,8}$ zapewniają stały potencjał na bramkach tranzystorów $M_{8,9}$, natomiast spadek napięcia generowany na nich przez sygnał wejściowy, steruje prądem tranzystorów $M_{18,19}$. Zmiany prądów w gałęziach zawierających tranzystory $M_{18,19}$, generują na rezystorze R_9 napięcie będące, po zbuforowaniu na wtórniku M_{12-15} i M_{20-23} , sygnałem wyjściowym układu.

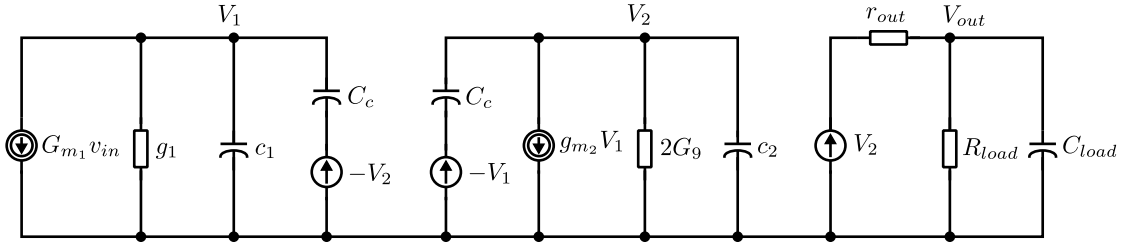
Stopień wyjściowy musi wysterować różnicowo rezystor o wartości $100\ \Omega$ i dołączyć pojemność rzędu $10\ \text{pF}$. Z tego też powodu został on zaprojektowany jako komplementarny wtórnik pracujący w klasie AB. Aby uzyskać niską rezystancję wyjściową tranzystory wtórnik zostały spolaryzowane prądem spoczynkowym o wartości $1.2\ \text{mA}$, natomiast wymiary tranzystorów to odpowiednio $200\ \mu\text{m}/0.3\ \mu\text{m}$ dla tranzystorów typu n oraz $500\ \mu\text{m}/0.3\ \mu\text{m}$ dla typu p. Pozwoliło to uzyskać rezystancję wyjściową w okolicy $25\ \Omega$. Klasyczny stopień wyjściowy posiada tylko dwa tranzystory w swojej gałęzi, zatem aby zapewnić bezawaryjną pracę wtórnik przy podwyższonym napięciu zasilania, do tranzystorów wyjściowych zostały dołączone szeregowo diody $D_{3,5,7,9}$, ograniczające napięcie dren-źródło tych tranzystorów. Dodatkowo, aby ograniczyć napięcia bramka-dren w przypadku wystąpienia dużych sygnałów, zastosowano diody $D_{2,4,6,8}$ o podwyższonym napięciu progowym. Stopień



Rysunek 2.12: Schemat wyjściowego wzmacniacza różnicowego.

wejściowy został również zabezpieczony przed możliwym nasyceniem poprzez dołączenie dwóch źródeł prądowych (gałęzie R_0 , $M_{0,3}$ oraz R_1 i $M_{1,4}$) zapewniających stały prąd tranzystorom obciążenia pierwszego stopnia.

Oprócz roli wzmocnienia sygnału z pierwszego stopnia kształtującego i uformowania go w sygnał różnicowy, wzmacniacz ten jest również odpowiedzialny za kształtowanie sygnału. Aby to pokazać, prześledźmy odpowiedź małosygnałową wzmacniacza, wg schematu z rysunku 2.13. G_{m1} przedstawia efektywną transkonduktancję tranzystorów wejściowych $M_{6,7}$, zdegenerowanych rezystorami $R_{5,6}$, g_1 jest konduktancją wyjściową pierwszego stopnia równą w przybliżeniu konduktancji rezystorów $R_{7,8}$, g_{m2} transkonduktancją tranzystorów $M_{18,19}$, c_1 jest pojemnością bramkową tranzystorów luster prądowych ($M_{9,18}$ i $M_{8,19}$), c_2 pojemnością bramkową tranzystorów wtórnika ($M_{12-15,20-23}$), C_c jest pojemnością redukującą, poprzez dodatnie sprzężenie



Rysunek 2.13: Małosygnałowy schemat układu wzmacniacza wyjściowego.

nie zwrotne, pojemności bramkowe c_1 i c_2 , $2G_9$ przedstawia konduktancję rezystora R_9 , r_{out} jest rezystancją wyjściową wtórnika, R_{load} i C_{load} przedstawiają obciążenie układu.

Wyrażenie na transmitancję wzmacniacza jest następujące (2.4.2):

$$K_{out}(s) \approx \frac{G_{m_1} g_{m_2} R_{load}}{2G_9 g_1 r_{out}} \cdot \frac{1 + \frac{s}{z}}{\left(1 + \frac{s}{p_1}\right) \left(1 + \frac{s}{p_2}\right) \left(1 + \frac{s}{p_3}\right)}, \quad (2.4.2)$$

gdzie bieguny i zera wyrażone są jako (2.4.3):

$$p_1 = \frac{2G_9 g_1}{2G_9 c_1 + c_2 g_1 + C_c (2G_9 + g_1 - g_{m_2})} \quad (2.4.3a)$$

$$p_2 = \frac{2G_9 c_1 + c_2 g_1 + C_c (2G_9 + g_1 - g_{m_2})}{C_c (c_1 + c_2) + c_1 c_2} \quad (2.4.3b)$$

$$p_3 = \frac{1}{R_{load} C_{load}} \quad (2.4.3c)$$

$$z = \frac{g_{m_2}}{C_c} \quad (2.4.3d)$$

Występujące w transmitancji wzmacniacza zero z oraz biegun p_3 są położone w bardzo wysokich częstotliwościach i nie wpływają na pracę układu. Drugi biegun jest rzędu wielkości bieguna niedominującego przedwzmacniacza, natomiast odpowiedni dobór pojemności C_c oraz transkonduktancji g_{m_2} pozwala zredukować stałe czasowe związane z pojemnościami tranzystorów wyjściowych i uzyskać biegun zwiększający rząd filtracji. Dodatkowo wzmocnienie układu zależy liniowo od transkonduktancji g_{m_2} , istnieje zatem możliwość regulacji wzmocnienia układu poprzez zmianę wartości prądu polaryzującego wzmacniacz.

Kanał układu elektroniki front-end składa się z kaskadowego połączenia przedwzmacniacza i obu stopni kształtujących. Zatem funkcja przenoszenia pełnego toru

będzie opisana przez iloczyn transimpedancji przedwzmacniacza (2.3.13) i transmitancji stopni kształtujących (2.4.1) oraz (2.4.3). Pomijając bieguny niedominujące oraz wysokoczęstotliwościowe zera, kompletną transimpedancję układu elektroniki front-end można zapisać jako (2.4.4):

$$K_q(s) = \frac{r_f}{(1 + sr_f c_f) \left(1 + s \frac{c_{in}}{g_{m_1}}\right)} \cdot \frac{k_1}{1 + s\tau_1} \cdot \frac{k_2}{1 + s\tau_2}, \quad (2.4.4)$$

gdzie k_1 i k_2 to wzmocnienia a τ_1 i τ_2 to stałe czasowe (odwrotności biegunów dominujących) odpowiednio pierwszego jak i drugiego stopnia kształtującego.

2.4.3. Odpowiedź pełnego toru układu elektroniki odczytu

Występujące za przedwzmacniaczem układy wzmacniacza kształtującego oraz wyjściowego wzmacniacza w pełni różnicowego, dodają do funkcji przenoszenia toru odczytowego dodatkowe dwa blisko położone bieguny. Można zatem traktować te układy jako filtr dolnoprzepustowy drugiego rzędu, o transmitancji (2.4.5):

$$H(s) = \frac{h_0}{(1 + s\tau_{sh})^2}, \quad (2.4.5)$$

gdzie h_0 oznacza stałoprądowe wzmocnienie a τ_{sh} stałą czasową filtra.

Transimpedancję całego toru, potrzebną w analizie szumowej, można przybliżyć iloczynem transimpedancji przedwzmacniacza (2.3.13) oraz transmitancji filtra (2.4.5) w postaci (2.4.6):

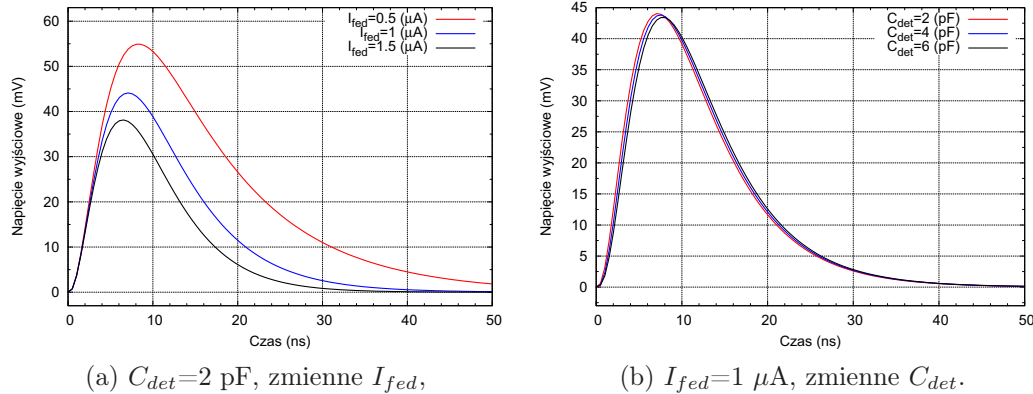
$$K_q(s) = \frac{r_f}{(1 + sr_f c_f) \left(1 + s \frac{c_{in}}{g_{m_1}}\right)} \cdot \frac{h_0}{(1 + s\tau_{sh})^2}, \quad (2.4.6)$$

gdzie $c_f = c_{f_1} + c_{f_2}$.

Odpowiedź czasowa dana jest wówczas wyrażeniem (2.4.7):

$$V_{out}(t) = Q_{in} h_0 r_f \left\{ \frac{g_m c_{in}}{(c_{in} - c_f g_m)(c_{in} - g_m \tau_{sh})^2} e^{-\frac{t g_m}{c_{in}}} - \frac{(r_f c_f)^2}{(c_{in} - c_f r_f g_m)(c_f r_f - \tau_{sh})^2} e^{-\frac{t}{r_f c_f}} - \left[\frac{g_m t}{(r_f c_f - \tau_{sh})(g_m \tau_{sh} - c_{in})} + g_m \tau_{sh} \frac{g_m r_f c_f \tau_{sh} + c_{in} \tau_{sh} - 2 r_f c_f c_{in}}{(r_f c_f - \tau_{sh})^2 (g_m \tau_{sh} - c_{in})^2} \right] e^{-\frac{t}{\tau_{sh}}} \right\}. \quad (2.4.7)$$

Odpowiedzi toru odczytowego na impuls prądowy niosący ładunek 1 fC, dla różnych wartości prądu sprzężenia (różne r_f) oraz pojemności detektora przedstawiono na rysunku 2.14. Analiza pokazuje, że czas kształtowania oraz wzmacnienie układu

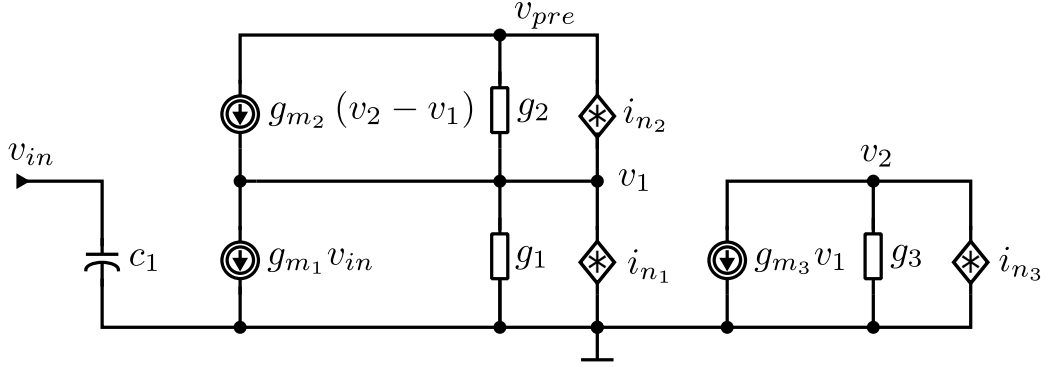


Rysunek 2.14: Odpowiedzi czasowe elektroniki odczytu wg równania (2.4.7).

bardzo słabo zależą od dołączonej pojemności sensora (rysunek 2.14b), natomiast zarówno wzmacnienie jak i szerokość impulsu silnie zależą od rezystancji tranzystora sprzężenia zwrotnego przedwzmacniacza (rysunek 2.14a). Ostatni wniosek jest oczywisty i wprost wynika z transimpedancji układu (liniowa zależność wzmacnienia od r_f) i obecności stałej czasowej $r_f c_f$, wpływającej na szerokość impulsu wyjściowego.

2.5. Analiza szumowa układu

Przedwzmacniacz transimpedancyjny, będący pierwszym stopniem ekstrahującym sygnał elektryczny z sensora, jest głównym źródłem szumów elektroniki odczytu. Kolejne stopnie kształtujące sygnał dają przyczynek szumowy mniejszy o wzmacnienie wszystkich poprzednich stopni, zatem praktycznie nie wpływają na parametry szumowe elektroniki odczytu. Analizę szumową przedwzmacniacza oparto o model małosygnałowy przedstawiony na rysunku 2.15. W modelu tym pominięto efektywną konduktancję obciążającego wzmacniacz źródła prądowego ze względu znikomą jej wartość w stosunku do pozostałych konduktancji. W trakcie wyznaczania widmowej gęstości mocy szumów na wyjściu wzmacniacza, należy zerwać wejście układu do masy. Zabieg ten powoduje usunięcie małosygnałowego generatora prądu tranzystora wejściowego g_{m1} . Analiza szumowa polega na wyznaczeniu gęstości widmowej mocy szumów na wyjściu układu pochodzących od przyczynków uwzględnionych na schemacie, a następnie obliczeniu równoważnych źródeł



Rysunek 2.15: Model szumowy przedwzmacniacza opartego o architekturę teleskopowej kaskody o zwiększonym wzmacnieniu.

szumowych widzianych na wejściu układu przedwzmacniacza. W ten sposób układ w dalszej analizie będzie można traktować jako bezszumowy, natomiast źródła równoważne jako wymuszenia szumowe. Uwzględnione w modelu szumowym elementy to odpowiednio: g_1 suma konduktancji kanału tranzystora wejściowego oraz efektywnej konduktancji źródła prądowego zwiększającego jego transkonduktancję, g_2 i g_3 konduktancja odpowiednio tranzystora kaskodowego i zwiększającego wzmacnienie, g_{m_2} i g_{m_3} transkonduktancje ww. tranzystorów. Źródła szumowe i_{n_1} , i_{n_2} oraz i_{n_3} przedstawiają sobą szумы białe oraz migotania tranzystorów kaskodowego (i_{n_2}), zwiększającego wzmacnienie (i_{n_3}) oraz wejściowego łącznie z szumami źródła rozszerzającego transkonduktancję (i_{n_1}). Stosując metodę napięć międzywęzłowych można zapisać układ równań (2.5.1)

$$\begin{pmatrix} g_{m_2} + g_1 + g_2 & -g_{m_2} & -g_2 \\ g_{m_3} & g_3 & 0 \\ -g_{m_2} - g_2 & g_{m_2} & g_2 \end{pmatrix} \cdot \begin{pmatrix} v_1 \\ v_2 \\ v_{pre} \end{pmatrix} = \begin{pmatrix} i_{n_2} - i_{n_1} \\ -i_{n_3} \\ -i_{n_2} \end{pmatrix}, \quad (2.5.1)$$

którego rozwiązaniem jest wyrażenie na gęstość widmową mocy szumów dane formułą (2.5.2)

$$\overline{v_{n_{pre}}^2} = \left(\frac{g_{m_2} g_1}{g_1 g_2 g_3} \right)^2 \cdot \overline{i_{n_3}^2} + \left(\frac{g_1 g_3}{g_1 g_2 g_3} \right)^2 \cdot \overline{i_{n_2}^2} + \left(\frac{g_{m_2} g_{m_3} + g_{m_2} g_3 + g_2 g_3}{g_1 g_2 g_3} \right)^2 \cdot \overline{i_{n_1}^2} \quad (2.5.2)$$

Dzieląc powyższe przez stałoprądowe wzmacnienie przedwzmacniacza dane wyrażeniem (2.3.9a) otrzymujemy ekwiwalentną wartość szumów napięciowych na wejściu

przedwzmacniacza wyrażonych jako (2.5.3):

$$\overline{e_n^2} \simeq \left(\frac{g_1}{g_{m_1}} \frac{1}{g_{m_3}} \right)^2 \cdot \overline{i_{n_3}^2} + \left(\frac{g_1 g_3}{g_{m_1} g_{m_3}} \frac{1}{g_{m_2}} \right)^2 \cdot \overline{i_{n_2}^2} + \left(\frac{1}{g_{m_1}} \right)^2 \cdot \overline{i_{n_1}^2} \quad (2.5.3)$$

Natomiast ekwiwalentne prądowe źródło szumowe na wejściu przedwzmacniacza wyrażone jest zależnością (2.5.4):

$$\overline{i_{n_{in}}^2} = \omega^2 c_1^2 \left[\left(\frac{g_1}{g_{m_1}} \frac{1}{g_{m_3}} \right)^2 \cdot \overline{i_{n_3}^2} + \left(\frac{g_1 g_3}{g_{m_1} g_{m_3}} \frac{1}{g_{m_2}} \right)^2 \cdot \overline{i_{n_2}^2} + \left(\frac{1}{g_{m_1}} \right)^2 \cdot \overline{i_{n_1}^2} \right], \quad (2.5.4)$$

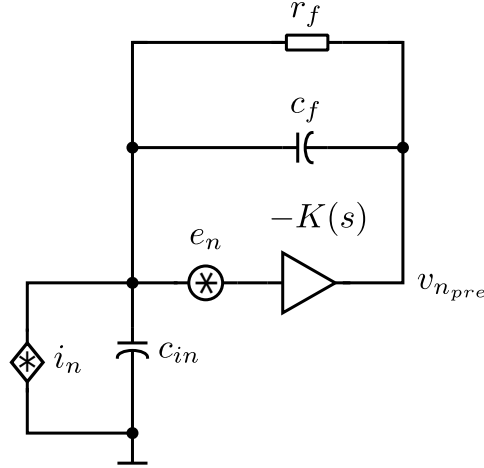
gdzie c_1 jest pojemnością bramkową tranzystora wejściowego.

Zarówno napięciowe jak i prądowe ekwiwalentne źródło szumowe musi dać taką samą wartość widmowej gęstości mocy szumów na wyjściu. Zatem widmowa gęstość mocy szumów na wyjściu jest superpozycją przyczynków pochodzących od obu ekwiwalentnych źródeł szumowych, z których każde wchodzi z wagą zależną od impedancji źródła sygnału. W przypadkach skrajnych, tj. dla zerowej impedancji źródła sygnału, wkład szumowy daje tylko ekwiwalentne źródło napięciowe, zaś dla nieskończonej impedancji źródła sygnału, tylko szumowe źródło prądowe. Pełny opis sposobu wyliczania wejściowych ekwiwalentnych źródeł szumowych wraz analizą ich wpływu na widmową gęstość szumów wyjściowych podany jest w literaturze [14, 8]. W analizie szumowej zostało użyte tylko napięciowe ekwiwalentne źródło szumowe e_n , ze względu na znikomy wpływ skorelowanego z nim źródła prądowego w pasmie przenoszenia układu. Zależność (2.5.3) nasuwa następujące wnioski:

1. szумы tranzystora kaskodowego są praktycznie nieistotne, ze względu na czynnik iloczynu wzmocnień tranzystorów wejściowego oraz zwiększającego wzmocnienie,
2. szum tranzystora zwiększającego wzmocnienie, mimo iż jest dzielony przez wzmocnienie tranzystora wejściowego, może wносить istotny przyczynek ze względu na transkonduktancję nawet kilkunastokrotnie mniejszą niż tranzystora wejściowego. Staje się on istotny zwłaszcza dla głęboko submikronowych technologii CMOS, w których wzmocnienie wewnętrzne tranzystorów jest rzędu 20–30 dB.

Znając postać ekwiwalentnych szumów wejściowych przedwzmacniacza i jego transmitancję, można zbudować model szumowy przedwzmacniacza pracującego w konfiguracji transimpedancyjnej i obliczyć zależność ekwiwalentnego ładunku szumowego na wyjściu przedwzmacniacza w funkcji wielu parametrów układu, takich jak pojemność sensora, wymiary tranzystora wejściowego, prąd w sprzężeniu, etc. Obliczenia ENC zostaną dokonane przy użyciu modelu tożsamego z transimpedancją

przedwzmacniacza opisanego formułą (2.3.13), przedstawionego na rysunku 2.16. Ponownie korzystając z metody węzłowej dla układu przedstawionego na rysunku 2.16



Rysunek 2.16: Schemat do analizy szumowej przedwzmacniacza pracującego w trybie transimpedancyjnym.

można zapisać równanie dla węzła wejściowego wzmacniacza, jako (2.5.5):

$$-\frac{v_{npre}}{K(s)} \left(\frac{1}{r_f} + sc_{in} + sc_f \right) = i_n + e_n \left(\frac{1}{r_f} + sc_{in} + sc_f \right) - v_{npre} \left(\frac{1}{r_f} + sc_f \right). \quad (2.5.5)$$

Wstawiając jednobiegunową postać transmitancji wzmacniacza $K(s) = K_v^{dc}/(1 + s/p_0)$ (2.3.10) i przechodząc z jego stałoprądowym wzmocnieniem K_v^{dc} do nieskończoności, można otrzymać wyrażenie na wartość gęstości widmowej mocy szumów na wyjściu przedwzmacniacza wynoszące:

$$\overline{v_{npre}^2} = \overline{v_{npre_en}^2} + \overline{v_{npre_in}^2}, \quad (2.5.6)$$

przy czym $\overline{v_{npre_en}^2}$ jest przyczynkiem od ekwiwalentnych szumów napięciowych przedwzmacniacza i dany jest wyrażeniem (2.5.7):

$$\overline{v_{npre_en}^2} = \overline{e_n^2} \left| \frac{1 + i\omega(c_{in} + c_f)r_f}{(1 + i\omega c_f r_f) \left(1 + i\omega \frac{c_{in}}{g_{m1}} \right)} \right|^2, \quad (2.5.7)$$

gdzie źródło szumów $\overline{e_n^2}$ opisane jest równaniem (2.5.8), wynikającym z wyrażeń (1.3.9) i (1.3.10a) użytych w przybliżonej wersji wyrażenia (2.5.3):

$$\overline{e_n^2} \simeq 4kT\gamma_n \left(\frac{1}{g_{m1}} + \frac{g_1^2}{g_{m1}^2} \frac{1}{g_{m3}} \right) + \frac{K_f}{C_{ox}^2} \frac{1}{f} \left(\frac{1}{W_1 L_1} + \frac{g_1^2}{g_{m1}^2} \frac{1}{W_3 L_3} \right), \quad (2.5.8)$$

natomiast $\overline{v_{n_{pre_in}}^2}$ jest przyczynkiem od szumów prądowych sensora, tranzystora rozładowującego pojemność sprzężenia oraz polaryzującego go źródła prądowego, i dany jest formułą (2.5.9):

$$\overline{v_{n_{pre_in}}^2} = \overline{i_n^2} \frac{r_f^2}{\left| (1 + i\omega c_f r_f) \left(1 + i\omega \frac{c_{in}}{g_{m1}} \right) \right|^2}, \quad (2.5.9)$$

gdzie na szumy prądowe $\overline{i_n}$ składają się szumy termiczne (1.3.9) tranzystora sprzężenia zwrotnego (r_f) oraz polaryzującego go źródła prądowego ($g_{m_{ifed}}$), wg równania (2.5.10):

$$\overline{i_n^2} \simeq 4kT \left(\gamma_{n_f} r_f + \frac{\gamma_{n_{ifed}}}{g_{m_{ifed}}} \right). \quad (2.5.10)$$

Z postaci przyczynków szumowych można zauważyć, iż o ile szumy prądowe $\overline{i_n}$ są jedynie przemnażane przez transimpedancję układu, o tyle składnik wymuszony przez szumy napięciowe wprowadza w odpowiedź częstotliwościową zero o stałej czasowej $r_f(c_{in} + c_f)$. Aby dokonać optymalizacji szumowej pełnego toru jest zatem niezbędna pełna funkcja przenoszenia toru odczytowego, z uwzględnieniem bloków kształtujących sygnał. Znając funkcję przenoszenia całego toru, daną wyrażeniem (2.4.6), można gęstość widmową mocy szumów na wyjściu toru odczytowego $\overline{v_{n_{out}}^2}$ opisać zależnością (2.5.11):

$$\overline{v_{n_{out}}^2} = \left\{ \overline{i_n^2} + \overline{e_n^2} [r_f^{-2} + \omega^2 (c_{in} + c_f)^2] \right\} \cdot \frac{r_f^2}{(1 + \omega^2 r_f^2 c_f^2) \left(1 + \omega^2 \frac{c_{in}^2}{g_{m_{in}}^2} \right)} \cdot \frac{h_0^2}{(1 + \omega^2 \tau_{sh}^2)^2} \quad (2.5.11)$$

Wartość skuteczna napięcia szumów na wyjściu układu jest dana jako (2.5.12),

$$V_{RMS} = \sqrt{\int_0^\infty \overline{v_{n_{out}}^2} df} \quad (2.5.12)$$

natomiast ze względu na fakt, iż elektronika front-end konwertuje ładunek zgroma-

dzony w sensorze na napięcie, wygodniej jest opisywać szумы jako ekwiwalentny ładunek szumowy ENC (ang. *Equivalent Noise Charge*) zdefiniowany zależnością (2.5.13):

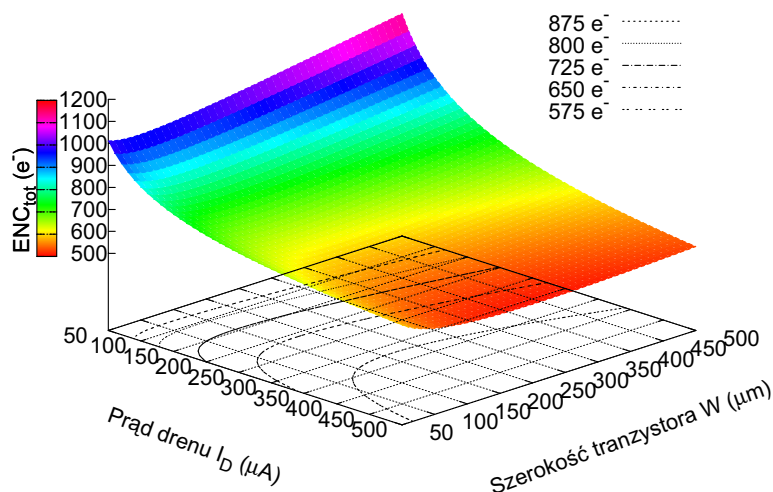
$$ENC = \frac{V_{RMS}}{K_q}, \quad (2.5.13)$$

gdzie k_q jest wzmocnieniem ładunkowym toru odczytowego i wynosi $K_q = V_{out}^{amp}/q_{in}$, gdzie V_{out}^{amp} jest amplitudą impulsu wyjściowego a q_{in} ładunkiem wejściowym.

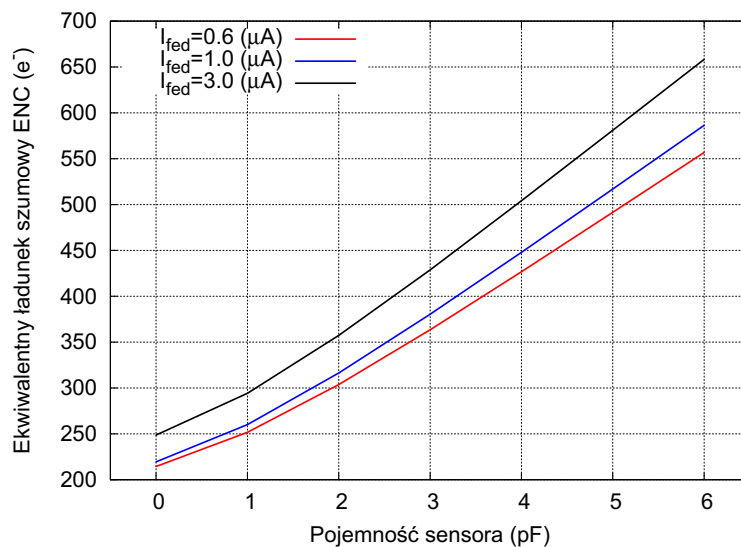
Na podstawie obliczonych wyrażeń opisujących ENC w funkcji parametrów układu oraz przedstawionych w rozdziale 2 modeli tranzystora, przeprowadzono numeryczną optymalizację układu elektroniki odczytu w celu dobrania optymalnych wartości wymiarów tranzystora wejściowego oraz jego prądu polaryzującego. Należy jednak mieć na uwadze, iż oprócz uzyskania niskiej wartości szumów, istotnym parametrem jest czas kształtowania impulsu. Parametrami zmienianymi w trakcie optymalizacji układu były: szerokość oraz prąd drenu tranzystora wejściowego, pojemność sensora, prąd polaryzujący tranzystor w sprzężeniu przedwzmacniacza oraz stała czasowa układu kształtującego. W wyniku obliczeń otrzymano wartości czasu kształtowania impulsu, ekwiwalentnych ładunków szumowych pochodzących od różnych źródeł szumowych oraz całkowitą wartość ENC, w funkcji wspomnianych parametrów.

Wartości całkowitego ENC w funkcji prądu drenu oraz szerokości tranzystora wejściowego (przy ustalonej długości $L=300$ nm) dla pojemności sensora wynoszącej 6 pF, 1 μ A prądu sprzężenia zwrotnego, stałej czasowej układu kształtującego wynoszącej 2.5 ns, przedstawiono na rysunku 2.17. Rysunek 2.18 pokazuje zależności ENC od pojemności sensora, przy różnych prądach sprzężenia zwrotnego. Zależność ENC w funkcji stałej czasowej układu kształtującego przedstawiono na rysunku 2.19. Rysunek 2.19 przedstawia również zależność poszczególnych przyczynków szumowych od stałej czasowej filtru, tzn. szumów białych przedwzmacniacza ENC_{pre} , szumów białych elementów sprzężenia zwrotnego ENC_{fed} oraz szumów migotania przedwzmacniacza $ENC_{flicker}$.

Przed układem elektroniki odczytu dla sensorów diamentowych w systemie BCM1F postawiono dwa silne wymagania dotyczące poziomu szumów oraz szybkości. Wymagania te wspólnie się wykluczają, zatem niezbędny jest kompromis między szybkością układu a poziomem szumów. Impuls odpowiedzi układu powinien osiągać maksimum przed upływem 10 ns, natomiast poziom szumów powinien być niższy niż 1000 elektronów, przy maksymalnej spodziewanej pojemności sensora szacowanej na ok. 5 pF. Z uwagi na ograniczenie szybkościowe zdecydowano się przyjąć stałą czasową filtru na poziomie 2.5 ns (odpowiadającej teoretycznemu

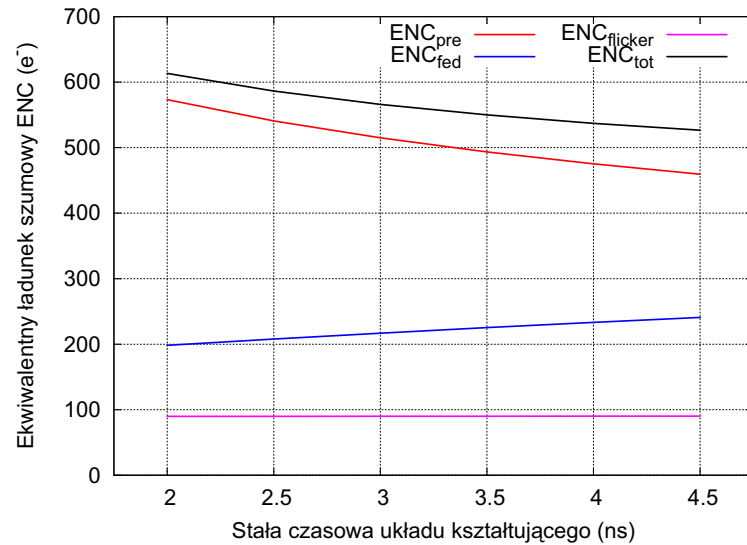


Rysunek 2.17: ENC w funkcji prądu drenu i szerokości tranzystora wejściowego, przy stałej czasowej układu kształtowania wynoszącej 2.5 ns, 6 pF pojemności sensora oraz 1 μA prądu sprzężenia zwrotnego.



Rysunek 2.18: ENC w funkcji pojemności sensora dla prądu drenu 300 μA , szerokości 200 μm , stałej czasowej układu kształtującego wynoszącej 2.5 ns.

kształtowaniu 5 ns przy założeniu nieskończonego pasma przedwzmacniacza [95]), która jest bliska optymalnej dla niskich wartości pojemności sensora i prądu sprzężenia rzędu 1 μA . Dodatkowo, wymaganie to narzuca więzy na minimalne wartości szerokości oraz prądu drenu tranzystora wejściowego co ukazuje rysunek 2.20. Prąd sprzężenia zwrotnego określający rezystancję tranzystora rozładowującego konden-



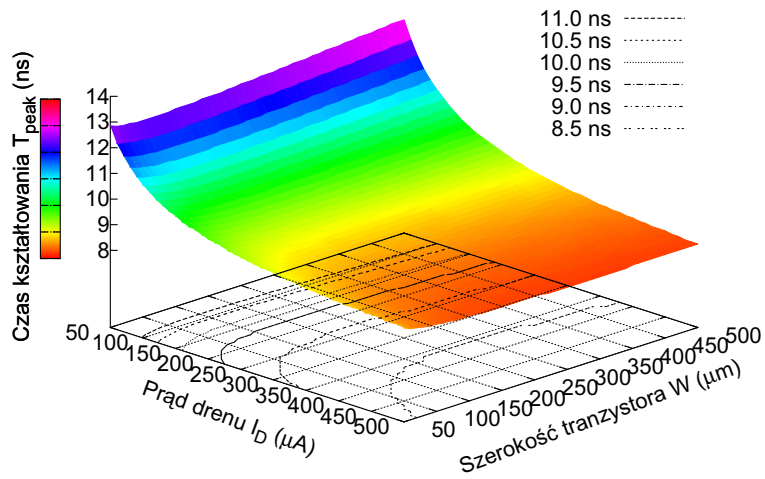
Rysunek 2.19: ENC w funkcji stałej czasowej układu kształtującego, dla 6 pF pojemności sensora, 300 μA prądu drenu, 200 μm szerokości tranzystora i 1 μA prądu sprzężenia.

sator całkujący ładunek, został ustalony na wartość domyślną wynoszącą 1 μA , jako kompromis pomiędzy szybkością (czas kształtowania poniżej 10 ns – rysunek 2.21) a stabilnością przedwzmacniacza. Przy tak ustalonych innych parametrach, dla pojemności sensora wynoszącej 5 pF, wartość ENC jest minimalizowana dla tranzystora o szerokości 200 μm , przy prądzie drenu wynoszącym 300 μA (rysunek 2.17).

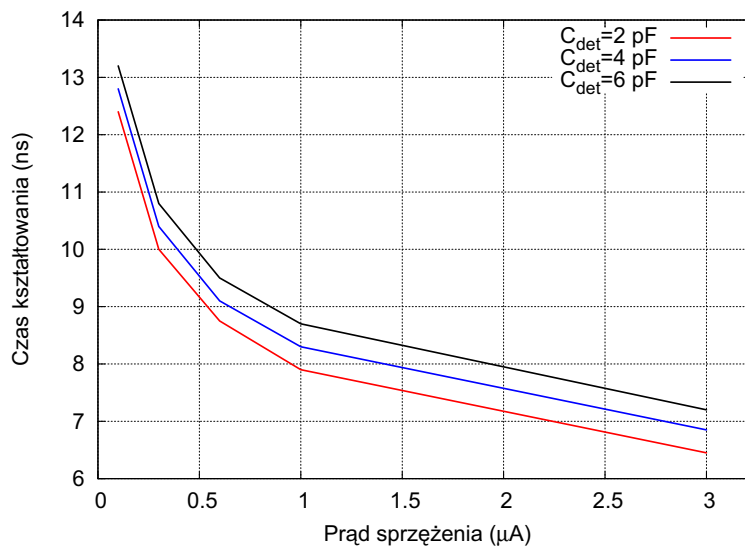
Dla tak dobranych parametrów tranzystora wejściowego, stała czasowa układu kształtującego minimalizująca szумы zależy silnie od pojemności sensora. W przypadku wyższych pojemności, rzędu 5–6 pF, τ_{sh} powinna być rzędu 7 ns, co skutkowałoby czasem kształtowania w okolicy 15 ns, dlatego aby spełnić wymagania szybkościowe, τ_{sh} ustalono na wartość 2.5 ns (rysunek 2.19). Wybór ten pozwala zminimalizować szумы dla pojemności sensora wynoszącej 2 pF, jednak zapewnia spełnienie specyfikacji szybkości układu poniżej 10 ns oraz poziomu szumów poniżej 1000 e^- , przy maksymalnej pojemności sensora szacowanej na 5 pF (rysunek 2.18).

2.6. Symulacje układu

Celem sprawdzenia działania oraz optymalizacji układu elektroniki front-end dokonano symulacji komputerowych poszczególnych bloków, a następnie pełnego toru odczytowego. W trakcie symulacji badano takie parametry jak stabilność wzmac-



Rysunek 2.20: Czas kształtowania w funkcji prądu drenu oraz szerokości tranzystora wejściowego, przy stałej czasowej układu kształtowania 2.5 ns, 6 pF pojemności sensora oraz 1 μA prądu sprzężenia.

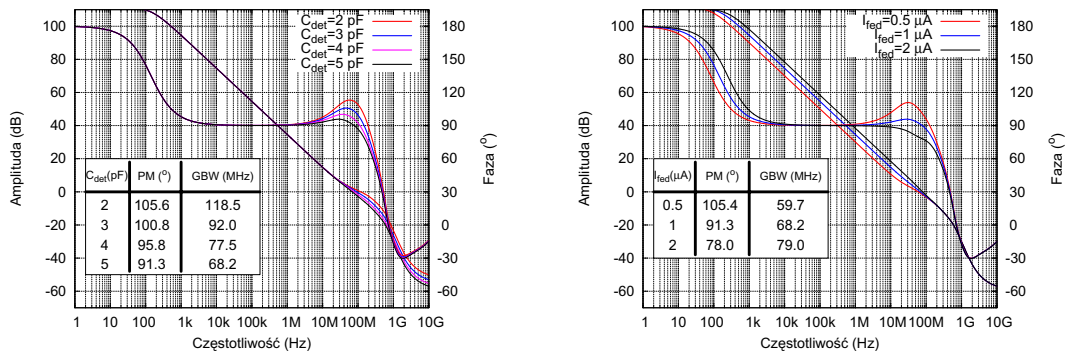


Rysunek 2.21: Czas kształtowania w funkcji prądu sprzężenia zwrotnego.

niaczy czy odpowiedzi czasowe na impulsy prądowe w postaci delty Diraca oraz parametry szumowe układu.

2.6.1. Symulacje przedwzmacniacza transimpedancyjnego

Najważniejszymi parametrami przedwzmacniacza są jego wzmocnienie w otwartej pętli, margines fazy określający stabilność pracy oraz pole wzmocnienia. Wysokie wzmocnienie redukuje wpływ pojemności sensora na amplitudę impulsu wyjściowego natomiast duże pole wzmocnienia poprawia współczynnik PSRR całego toru i ma bezpośredni wpływ na impedancję wejściową układu [36]. Pole wzmocnienia przedwzmacniacza określa się dla układu nie obciążonego i w przypadku układu wykorzystanego w elektronice odczytu detektora BCM1F, wynosi ono 2.23 GHz dla domyślnego prądu polaryzującego ($300 \mu\text{A}$), przy 84 dB wzmocnienia wzmacniacza. Stabilność układu jest określona zmianą fazy sygnału po przejściu przez pętlę sprzężenia zwrotnego. Różnica fazy początkowej i fazy sygnału dla częstotliwości, w której wzmocnienie sygnału zwrotnego spada do poziomu 0 dB jest nazywana marginesem fazy [8]. Przyjęto określać, że układ jest stabilny jeśli jego margines fazy jest większy niż 60° . Ze względu na efekty związane z rezystancją i indukcyjnością połączeń metalowych wewnątrz układu scalonego, elementy pasytywne płytek drukowanych, na których umieszcza się układy scalone łącznie z sensorami i peryferiami (które mogą poważnie zmniejszyć margines fazy oszacowany dla pojedynczego układu przedwzmacniacza), pożądaną praktyką jest optymalizacja układu tak aby osiągał margines fazy nie mniejszy niż 70° , a nawet 80° [36]. Rysunek 2.22 przedstawia charakterystyki częstotliwościowe układu przedwzmacniacza dla różnych warunków polaryzacji aktywnego sprzężenia zwrotnego oraz pojemności sensora. Dla domyślnych wartości prądów polaryzacji przedwzmacniacza i sprzężenia,

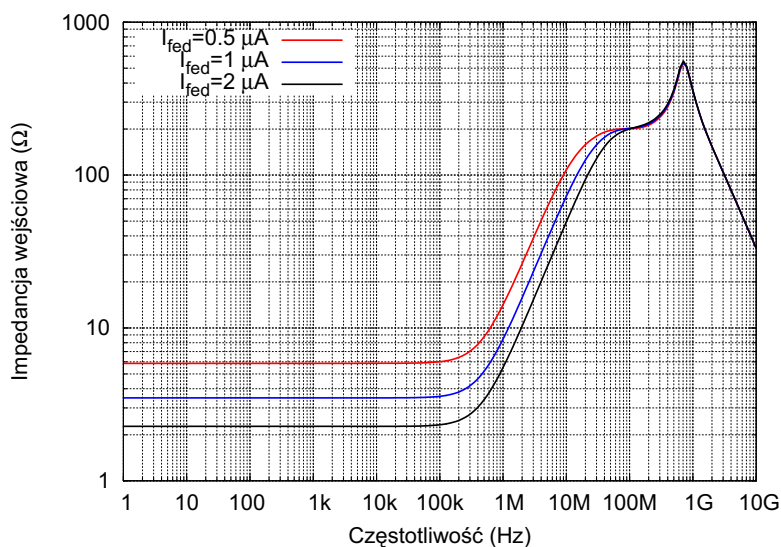


Rysunek 2.22: Charakterystyki częstotliwościowe przedwzmacniacza transimpedancyjnego.

układ wykazuje wzmocnienie sygnału zwrotnego rzędu 111 dB (na które składa

się 84 dB wzmocnienia przedwzmacniacza oraz 27 dB tranzystora sprzężenia zwrotnego) i margines fazy powyżej 90° , dla przewidywanych wartości pojemności sensora między 2 a 5 pF. Wzrost prądu sprzężenia zwrotnego (zmniejszenie rezystancji tranzystora rozładowującego pojemność całkowitą ładunek) powoduje spadek marginesu fazy poniżej 80° dla $I_{fed}=2 \mu\text{A}$ i największej pojemności sensora.

Impedancja wejściowa jest parametrem istotnym, ze względu na jej wpływ na przesłuchy między kanałami oraz szybkość odpowiedzi przedwzmacniacza [36]. Symulowaną zależność częstotliwościową impedancji wejściowej przedwzmacniacza w funkcji prądu sprzężenia przedstawia rysunek 2.23. W obszarze częstotliwości

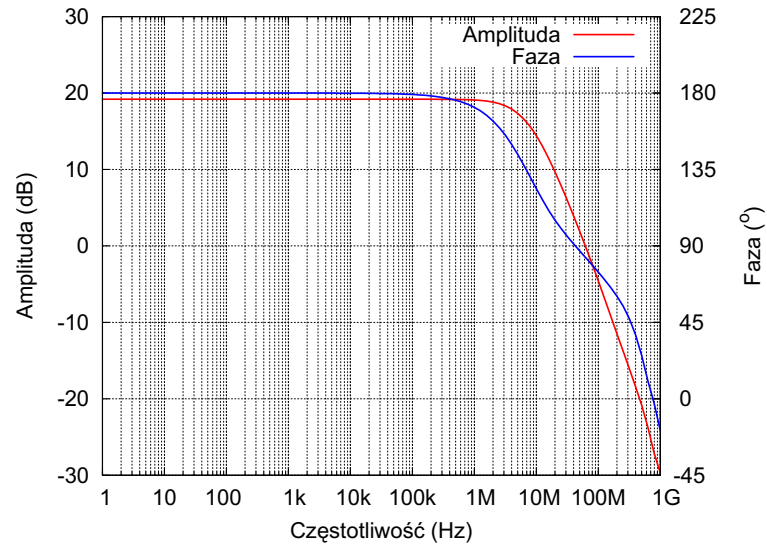


Rysunek 2.23: Impedancja wejściowa przedwzmacniacza układu elektroniki odczytu detektora BCM1F.

pracy układu, tj. ok 15 MHz, impedancja wejściowa waha się od 75 do 150 Ω , w zależności od prądu polaryzującego tranzystor sprzężenia zwrotnego.

2.6.2. Symulacje pierwszego stopnia kształtującego

Pierwszy stopień kształtujący jest oparty na dwustopniowym wzmacniaczu z zaپیęтым sprzężeniem zwrotnym, zatem bardzo istotnym jego parametrem jest stabilność. Wzmocnienie w otwartej pętli samego wzmacniacza wynosi 62 dB, natomiast jego pole wzmocnienia to 880 MHz. W opisywanym układzie sygnał zwrotny nie trafia bezpośrednio na wejście wzmacniacza, lecz na źródło jego tranzystora wejściowego M_0 (poprzez elementy sprzężenia R_{sh} i C_{sh}). Charakterystyki częstotliwościowe sygnału zwrotnego przedstawia rysunek 2.24. Margines fazy pierwszego stopnia



Rysunek 2.24: Charakterystyki częstotliwościowe sygnału zwrotnego w pierwszym stopniu kształtującym.

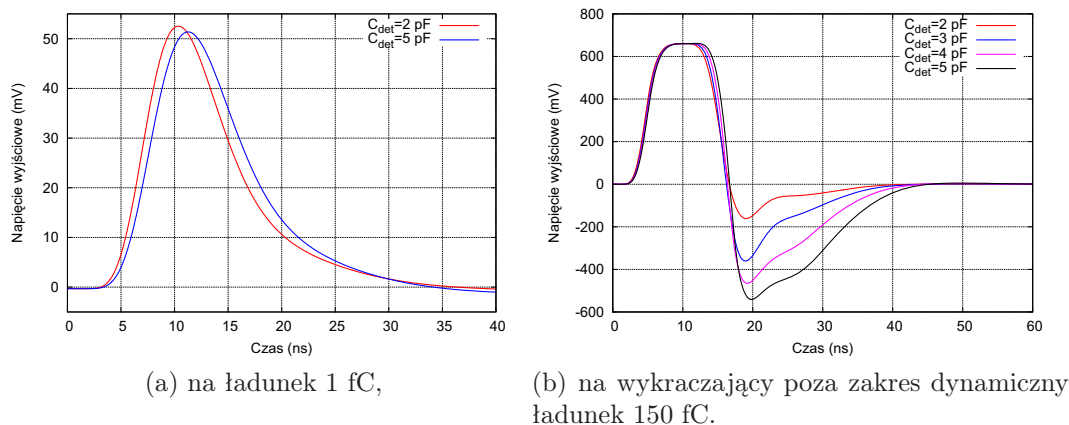
kształtującego plasuje się na wartości 83° przy częstotliwości 62 MHz, podczas gdy pobór mocy układu wynosi zaledwie $200 \mu\text{W}$ przy 2.5 V napięcia zasilania.

2.6.3. Symulacje pełnego toru odczytowego

Przedstawione symulacje pełnego kanału elektroniki odczytu pozwalają w pełni scharakteryzować układ pod względem parametrów czasowych wyjściowego impulsu, optymalizacji szumowej, liniowości i innych. Pobór mocy spoczynkowej całego toru wynosi 10.22 mW, z czego na przedwzmacniacz składa się $900 \mu\text{W}$, $200 \mu\text{W}$ na pierwszy stopień kształtujący i 9.12 mW na stopień wyjściowy.

2.6.3.1. Parametry czasowe impulsu

Spośród parametrów czasowych impulsu najważniejsze, z punktu widzenia specyfikacji układu, to jego czas kształtowania T_p , szerokość w połowie amplitudy dla impulsów zawartych w liniowym zakresie dynamicznym $FWHM$ oraz czas powrotu do linii bazowej, po wykryciu impulsu wykraczającego poza zakres dynamiczny. Odpowiedź układu na impulsy prądowe niosące ładunek 1 fC oraz 150 fC przedstawiono na rysunku 2.25. W zależności od pojemności sensora, zarówno czas kształtowania oraz szerokość połówkowa impulsu mogą się nieznacznie różnić. Czas kształtowania zawiera się w przedziale 8.3–9.2 ns, podczas gdy szerokość połówkowa impulsu w przedziale 8.9–9.4 ns. W przypadku impulsów wykraczających poza zakres dyna-

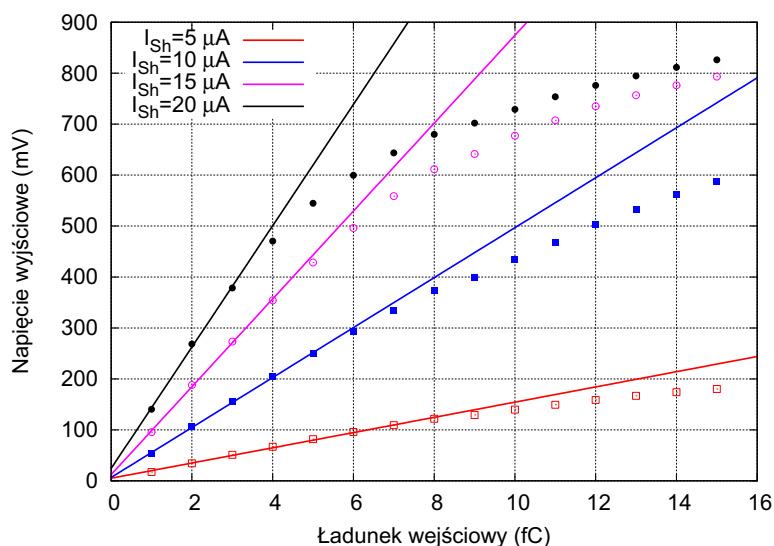


Rysunek 2.25: Symulowana odpowiedź czasowa układu front-end:

miczny układu widoczny jest silny przerzut o amplitudzie zależnej od pojemności sensora, jednakże czas powrotu do linii bazowej nie przekracza 30 ns.

2.6.3.2. Liniowość

Specyfika stopnia wyjściowego pozwala regulować wzmocnienie układu przy pomocy prądu polaryzującego wyjściowy wzmacniacz różnicowy. Rysunek 2.26 przedstawia wynik symulacji liniowości układu. Dla domyślnej wartości prądu polary-



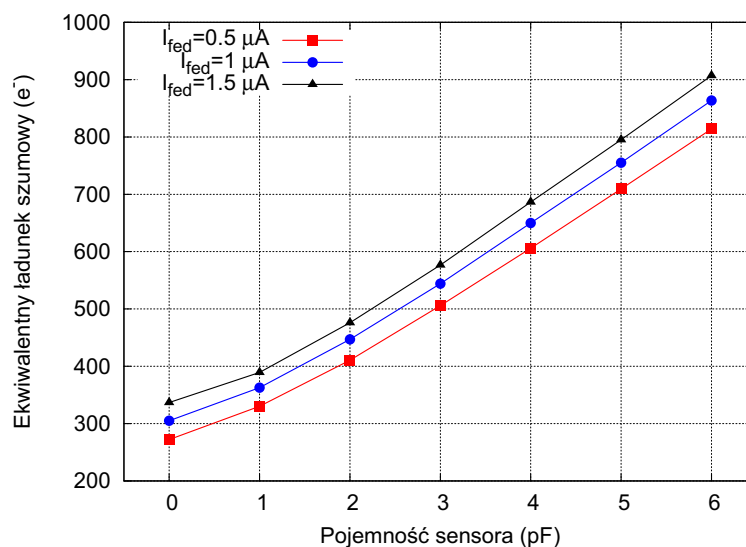
Rysunek 2.26: Zależność amplitudy impulsu wyjściowego w funkcji wstrzykiwanego ładunku, dla różnych prądów polaryzacji stopnia wyjściowego.

zującego stopień wyjściowy, wynoszącej 10 μ A, układ wykazuje dobrą liniowość

w zakresie ładunków do 7 fC, przy wzmacnieniu 49 mV/fC. Wzrost prądu polaryzującego powoduje zwiększenie wzmacnienia (odpowiednio 86 i 119 mV/fC dla prądów 15 i 20 μA) oraz spadek liniowego zakresu dynamicznego do odpowiednio 5 i 3 fC.

2.6.3.3. Symulacje szumowe

Do technologii CMOS RF 130 nm dostarczane są modele tranzystorów BSIM w wersji 4 oraz modele PSP. Dodatkowo modele tranzystorów różnią się między opcjami – standardową a wysokoczęstotliwościową RF (ang. *radiofrequency*). Plany masek tranzystorów RF posiadają pierścień z metalu pierwszego łączący bramkę tranzystora z obu jego stron, dodatkowo dookoła tranzystora wykonany jest pierścień ochronny w postaci stosu kontaktów do podłoża i metali pierwszego oraz drugiego. Model tranzystora RF uwzględnia dodatkowo połączenia kontaktów do drenu/źródła oraz pojemności występujące między połączeniami metalicznymi w opisywanej strukturze. Różnice w strukturze modeli odbijają się echem w symulacjach, głównie szumowych układu. Przeprowadzone parametryzacje wspomnianej technologii pokazują, że symulacje mogą dać wyniki przeszacowane o ok. 20% [96, 81]. Rysunek 2.27 przedstawia zależność ENC od pojemności sensora, dla trzech różnych prądów polaryzujących sprzężenie zwrotne przedwzmacniacza. Symulację wykonano przy użyciu modeli RF. Uzyskane wartości ENC dla pojemności 5 pF mieszczą się w specyfikacji



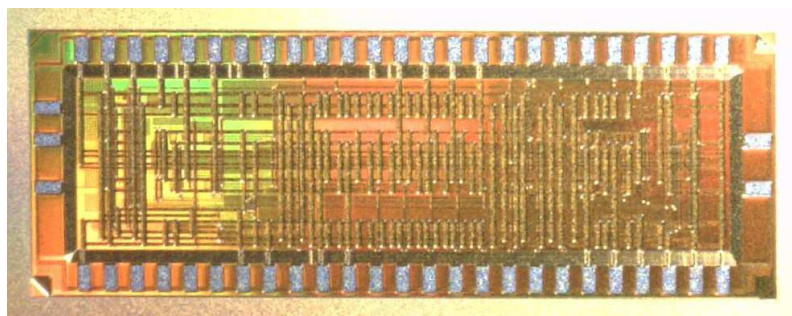
Rysunek 2.27: Symulowana zależność ENC od pojemności sensora dla różnych prądów polaryzujących sprzężenie zwrotne przedwzmacniacza.

układu, tj. poniżej 1000 e^- , natomiast przekraczają o 50% wyniki uzyskane z analizy przedstawionej w rozdziale 2.5. Jak zostanie pokazane w dalszej części pracy

wyniki pomiarów pokazują, iż wyniki przeprowadzonej analizy szumowej dużo lepiej odzwierciedlają zachowanie szumowe układu niż wyniki symulacji.

2.7. Parametryzacja prototypu

Zaprojektowany układ elektroniki odczytu został wyprodukowany w technologii *CMOS RF* 130 nm. Zdjęcie prototypu zawierającego cztery kanały elektroniki front-end przedstawia rysunek 2.28. Wymiary układu to $5.6 \times 2 \text{ mm}^2$, są one wymu-



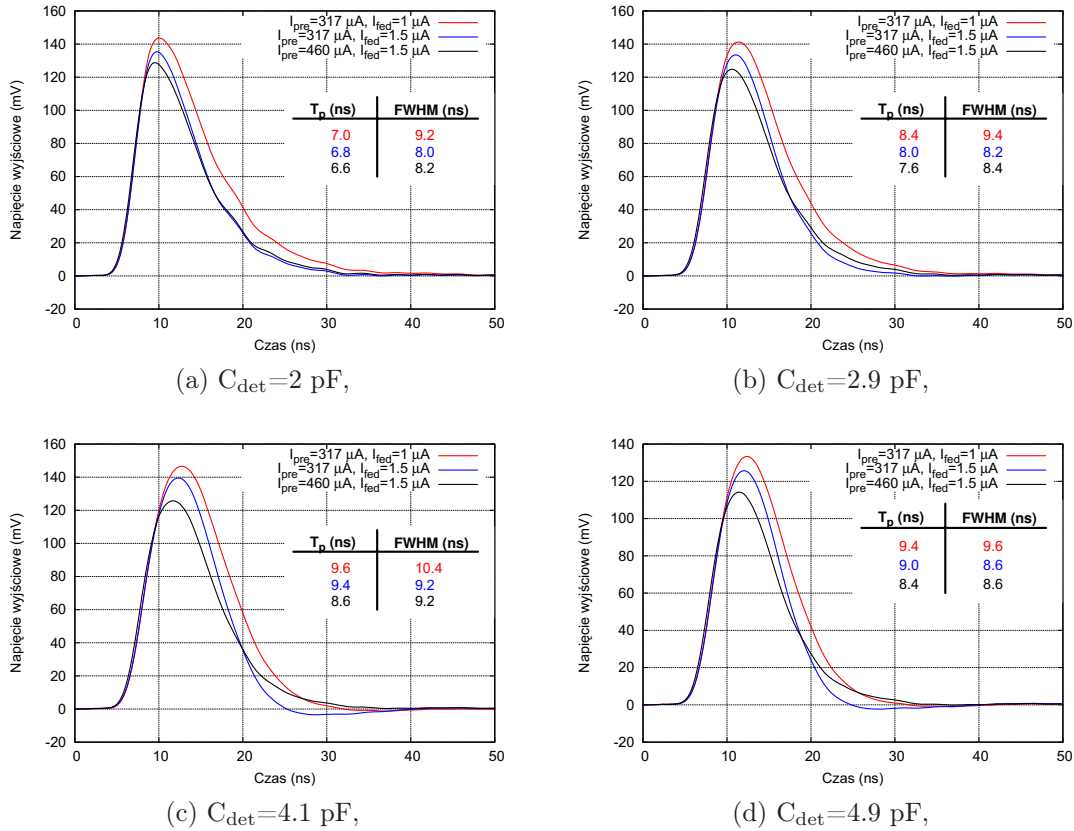
Rysunek 2.28: Zdjęcie wyprodukowanego prototypu układu elektroniki odczytu dla detektora BCM1F (wymiary układu to $5.6 \times 2 \text{ mm}^2$).

szone dopasowaniem prototypu do rozstawu padów na płytce montażowej. Parametryzacji układu dokonano dla czterech różnych pojemności sensora przyłączonych na stałe, po jednej do każdego kanału, zmieniając wartości prądów polaryzujących przedwzmacniacz, tranzystor sprzężenia zwrotnego czy układ kształtujący. Ostatnimi z prezentowanych pomiarów są wyniki dla pełnego toru odczytowego połączonego z elektroniką *back-end*, uzyskane na wiązce elektronów wytworzonej w akceleratorze *DESY II*.

2.7.1. Parametry czasowe impulsu

Przebiegi wyjściowe układu w odpowiedzi na impuls dirakowski niosący ładunek 3 fC, czyli odpowiadający ładunkowi zdeponowanemu przez cząstkę minimalnie jonizującą MIP (ang. *Minimum Ionizing Particle*) w sensorze diamentowym o grubości 0.5 mm, zostały przedstawione na rysunku 2.29, dla różnych wartości pojemności sensora i prądów polaryzujących przedwzmacniacz oraz sprzężenie zwrotne. Wzrost pojemności sensora powoduje przesuwanie się bieguna niedominującego przedwzmacniacza w stronę niższych częstotliwości, powodując dodatkowe podcałkowanie impulsu i tym samym zwiększenie czasu kształtowania T_p oraz

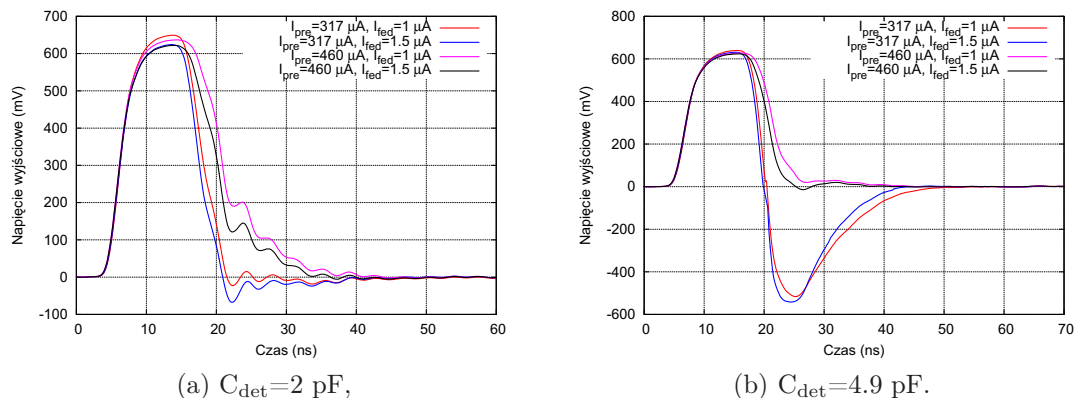
usymetryzowanie impulsu. Wyższy prąd polaryzujący sprzężenie przedwzmacniacza, zmniejsza efektywną transimpedancję, zmniejszając wzmocnienie całego toru. Dodatkowo, powoduje nieznaczne przyspieszenie i skrócenie jego odpowiedzi. Zwięk-



Rysunek 2.29: Odpowiedzi elektroniki front-end systemu BCM1F na ładunek 3 fC, dla różnych pojemności sensora.

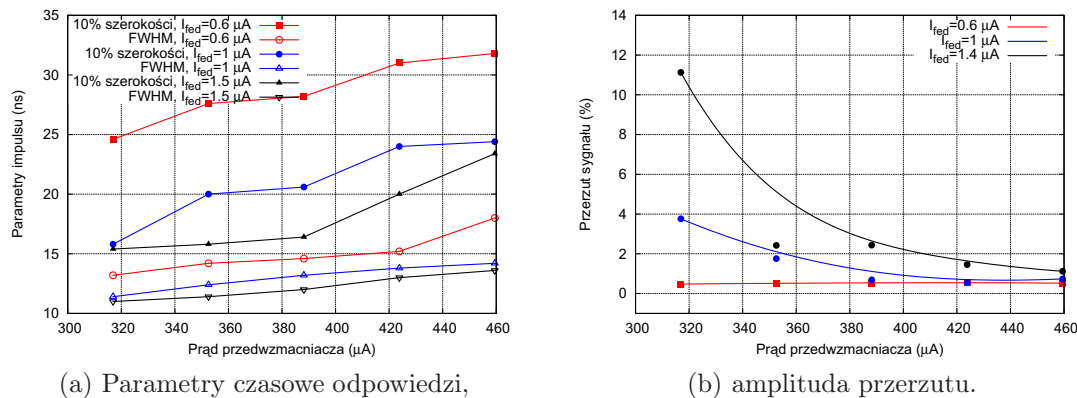
szczenie prądu przedwzmacniacza, zwiększa jego pasmo przenoszenia i zmniejsza czułość kształtu impulsu na pojemność sensora. Zmierzone parametry impulsu pokrywają się z wartościami oczekiwanymi z symulacji komputerowych i spełniają specyfikację, tj. zarówno czas kształtowania jak i szerokość połówkowa impulsu jest mniejsza niż 10 ns.

Kolejnym ważnym parametrem układu jest jego odpowiedź na sygnały wykraczające poza wejściowy zakres dynamiczny. Dla różnych wartości pojemności sensora oraz prądów polaryzujących dokonano sprawdzenia czasu powrotu do linii bazowej oraz wielkości przerezu impulsu, w odpowiedzi na ładunek wejściowy 150 fC. Wyniki pomiarów przedstawiono na rysunkach 2.30 do 2.32. Rysunek 2.30 pokazuje praktyczny brak przerezu odpowiedzi układu dla pojemności sensora wynoszącej 2 pF, niezależnie od wartości prądów polaryzujących zarówno przedwzmacniacz jak



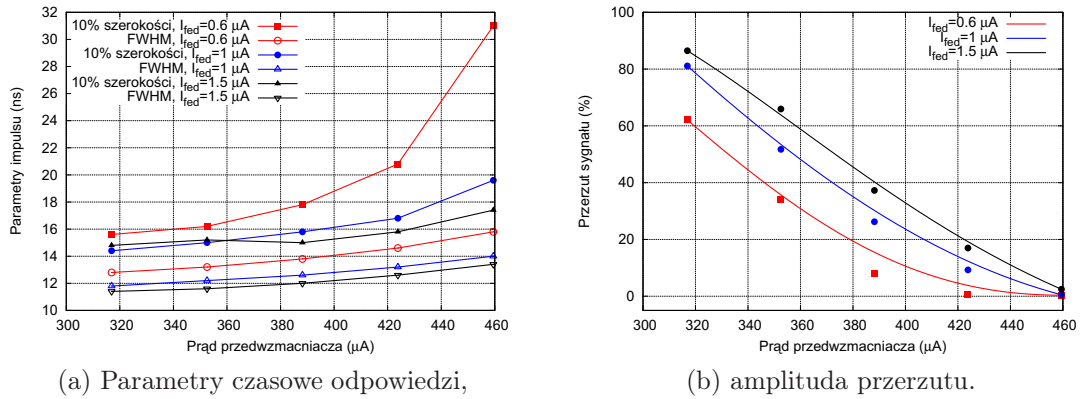
Rysunek 2.30: Odpowiedzi układu elektroniki odczytu systemu BCM1F na ładunek 150 fC, dla różnych pojemności sensora.

i tranzystor sprzężenia zwrotnego. Sytuacja zmienia się wraz ze wzrostem pojemności sensora. Dla 4.9 pF podłączonych do wejścia układu i nominalnego prądu przedwzmacniacza odpowiedź układu wykazuje spory przerzut dochodzący do 90% amplitudy, jednakże czas powrotu do linii bazowej wynosi, zgodnie z symulacjami, poniżej 30 ns. Zwiększenie prądu polaryzującego przedwzmacniacz, umożliwiłoby zredukowanie przerzutu do zera i uzyskanie impulsu nie dłuższego niż 20 ns.



Rysunek 2.31: Zależności parametrów odpowiedzi układu na ładunek 150 fC i pojemności sensora 2 pF.

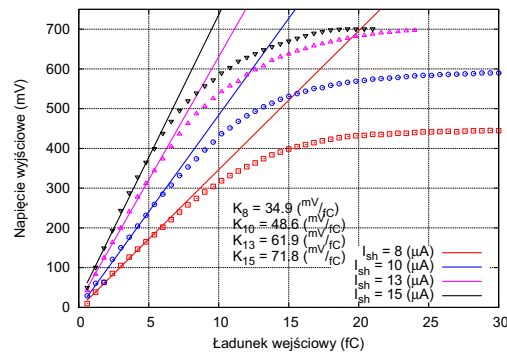
Zależności przedstawione na rysunkach 2.31 i 2.32 pokazują, że przy odpowiedniej polaryzacji, dostosowanej do pojemności sensora, odpowiedź układu może powrócić do linii bazowej przed nadejściem następnego sygnału z detektora, przy interwale zderzeń w akceleratorze wynoszącym 25 ns.



Rysunek 2.32: Zależności parametrów odpowiedzi układu na ładunek 150 fC i pojemności sensora 4.9 pF.

2.7.2. Liniowość układu

Zakres dynamiczny oraz wzmocnienie układu sprawdzono dla różnych wartości prądu polaryzującego układ kształtujący. Wyniki pomiarów przedstawia rysunek 2.33. Dla nominalnej wartości prądu polaryzującego ($10 \mu\text{A}$) wzmocnienie



Rysunek 2.33: Zależność amplitudy sygnału wejściowego od wstrzykiwanego ładunku.

kanału wynosi 48.6 mV/fC , czyli jest bliskie planowanemu 50 mV/fC . Wejściowy zakres dynamiczny wykazuje dobrą liniowość do ładunku ok. 7 fC , natomiast nasycenie się amplitudy impulsów wyjściowych następuje dla ładunków rzędu 20 fC . Wzrost prądu polaryzującego powoduje zwiększenie wzmocnienia i wyjściowego zakresu dynamicznego toru odczytowego, co jest zgodne z symulacjami.

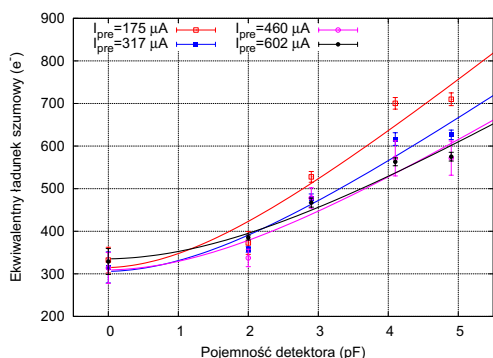
2.7.3. Pomiary szumowe

Pomiarów ekwiwalentnego ładunku szumowego dokonano poprzez histogramowanie wartości linii bazowej oraz wartości maksimum impulsu odpowiedzi na ładunek 3 fC, przy użyciu szybkiego oscyloskopu LeCroy WaveRunner 104MXi. Wartość ENC została następnie obliczona jako (2.7.1):

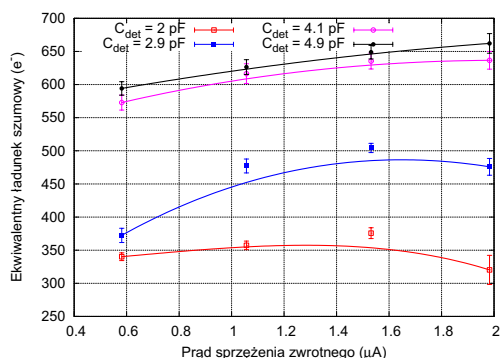
$$ENC = \frac{Q_{in}}{q} \cdot \frac{\sigma_{bl}}{\mu_{max} - \mu_{bl}}, \quad (2.7.1)$$

gdzie σ_{bl} , μ_{bl} są odpowiednio dyspersją oraz wartością oczekiwaną rozkładu normalnego dopasowanego do histogramów wartości linii bazowej, a μ_{max} jest wartością oczekiwaną rozkładu normalnego dopasowanego do maksimum odpowiedzi.

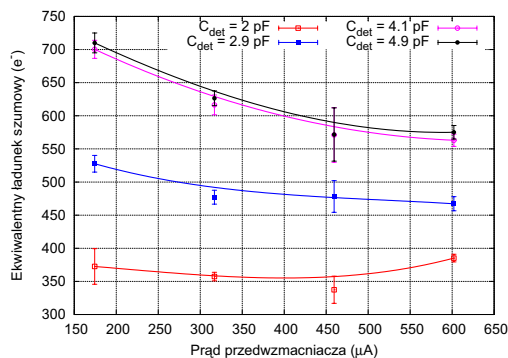
Rysunek 2.34 przedstawia zależności ENC od: (a) pojemności sensora, (b) prądu polaryzującego sprzężenie przedwzmacniacza oraz (c) od prądu przedwzmacniacza. Dla niskich wartości pojemności sensora wartość ENC nieznacznie zależy od prądu



(a) w funkcji pojemności detektora C_{det} dla $I_{fed}=1 \mu$ A,



(b) w funkcji prądu I_{fed} dla $I_{pre}=317 \mu$ A,



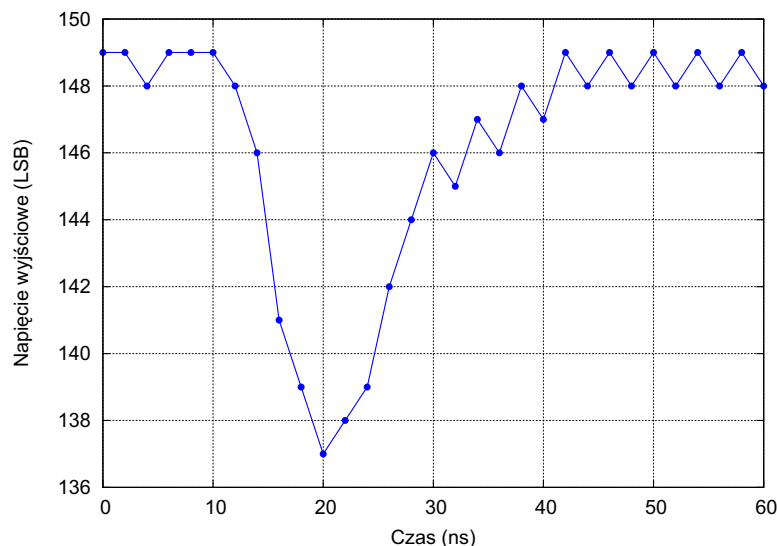
(c) w funkcji prądu I_{pre} dla $I_{fed}=1 \mu$ A.

Rysunek 2.34: Zależności ekwiwalentnego ładunku szumowego ENC układu front-end systemu BCM1F.

polaryzującego przedwzmacniacz, zatem główny wkład szumowy pochodzi od szumów prądowych tranzystora w sprzężeniu i polaryzującego go źródła prądowego. Jednakże zmiana wartości ENC w funkcji prądu I_{fed} nie przekracza $50 e^-$ (ok. 14%), przy niskich wartościach pojemności sensora. Wzrost pojemności sensora powoduje zwiększenie wpływu szumów szeregowych przedwzmacniacza, co objawia się większym nachyleniem zależności $ENC=f(I_{pre})$ i 25% spadkiem wartości ENC przy czterokrotnym wzroście prądu przedwzmacniacza dla pojemności sensora wynoszącej 4.9 pF. W całym zakresie prądów polaryzacji i pojemności sensora, w którym badano układ elektroniki front-end, zmierzone szumy zawierały się w zakresie od ok. 300 do $800 e^-$.

2.7.4. Pełny tor odczytowy

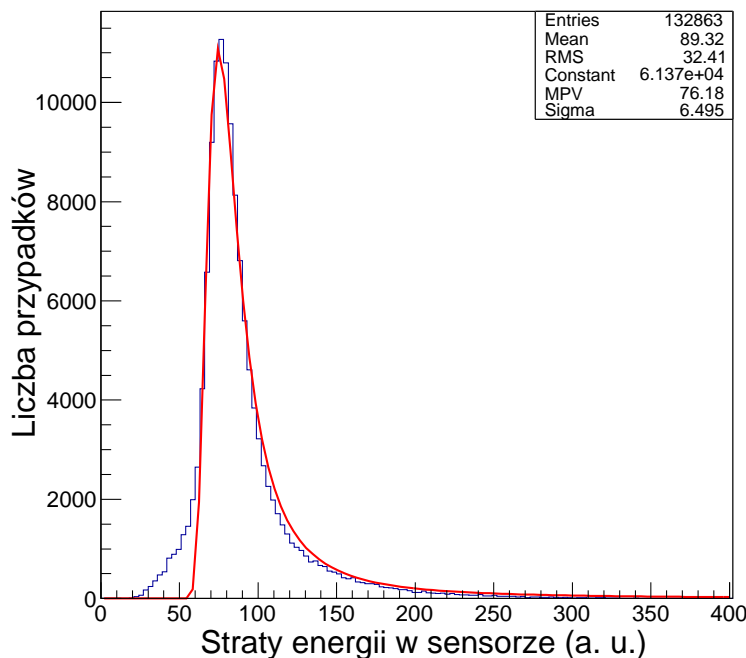
Pełny tor odczytowy systemu BCM1F, zawierający diamentowe sensory przyłączone do opisywanego układu elektroniki front-end wraz ze sterownikiem optycznym LLD, wysyłającym informację do układów elektroniki back-end opartych o wielokanałowy układ 8-bitowego przetwornika analogowo-cyfrowego V1721 firmy CAEN o częstotliwości próbkowania 500 MS/s [86], został przetestowany na wiązce elektronów z akceleratora DESY II w Hamburgu [97]. Kształt przykładowego impulsu zarejestrowanego przez system odczytu przedstawiono na rysunku 2.35. Przetwornik



Rysunek 2.35: Typowy impuls zarejestrowany przez system detekcyjny.

ADC próbkuje impuls z 2 ns interwałem czasowym, czyli na zbocze narastające impulsu przypada około 4–5 próbek. Na rysunku widać dodatkowo fluktuacje linii

bazowej o wartość 1 LSB, wywołane szumem własnym elektroniki oraz kwantyzacji przetwornika. Na podstawie zmierzonej serii impulsów określono, poprzez obliczenie pola powierzchni pod pikiem, straty energii elektronów w objętości czynnej sensora, które przedstawiono na rysunku 2.36. Dystrybucja strat energii elektronów



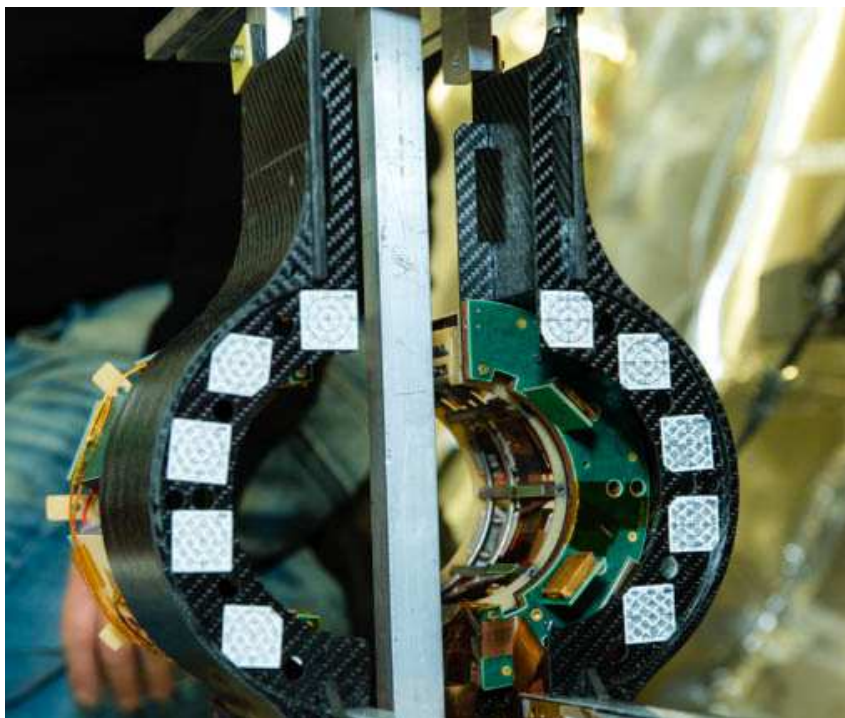
Rysunek 2.36: Dystrybucja strat energii elektronów w sensorze diamentowym systemu BCM1F.

w sensorze dość dobrze pokrywa się z dopasowanym do niej rozkładem Landau'a. Odchylenie dopasowania od histogramu dla niskich wartości strat energii wynika z rozmycia szumowego, zarówno fluktuacji linii bazowej, związanej z błędem kwantyzacji przetwornika jak i szumów własnych elektroniki. Aby uzyskać bardzo dobre dopasowanie należałoby użyć konwolucji rozkładu Landau'a z rozkładem normalnym. Wstępna dyskryminacja danych pomiarowych odcina szumy, stąd brak na histogramie przypadków z nimi związanych.

2.8. Instalacja systemu BCM1F

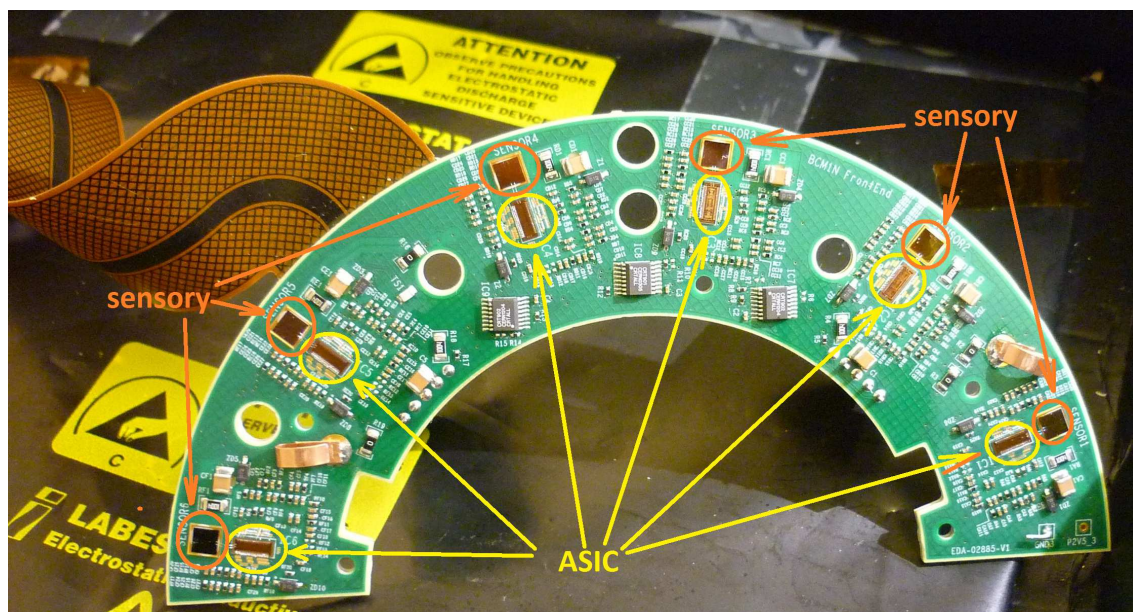
Zaprojektowany układ elektroniki odczytu dla sensorów diamentowych w systemie monitora wiązki BCM w eksperymencie CMS, przeszedł pomyślnie wszystkie testy i został zainstalowany w nowej wersji systemu monitora wiązki na początku roku 2015. Rysunek 2.37 przedstawia konstrukcję mechaniczną połowy systemu

BCM1F przygotowanej do instalacji w eksperymencie CMS. Wewnątrz konstrukcji

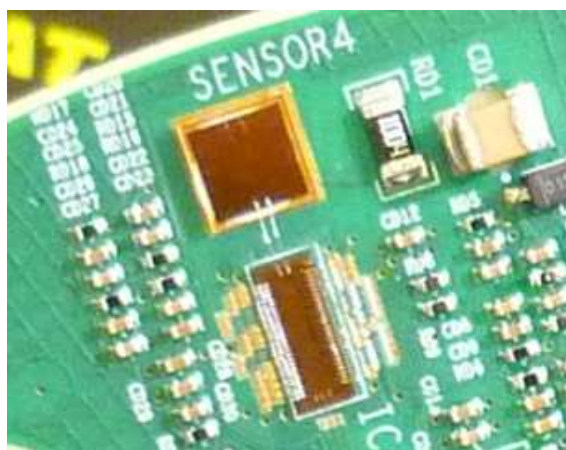


Rysunek 2.37: Złożona połowa systemu BCM1F przygotowana do bezpośredniej instalacji w eksperymencie CMS.

mechanicznej znajduje się płytką PCB w kształcie litery „C”, z zamontowanymi układami scalonymi, która jest pokazana na rysunku 2.38. Elektroda odczytowa każdego sensora diamentowego została podzielony na dwie części, które są następnie przybondowane do dwóch kanałów elektroniki odczytu w umieszczonych obok sensorów, układów scalonych. Zbliżenie na sensor oraz dołączony pojedynczy układ scalony przedstawiono na rysunku 2.39. Udoskonalony system monitora wiązki będzie operował w eksperymencie CMS wraz z rozpoczęciem drugiej tury pracy akceleratora LHC, przewidzianej na lata 2015–2018. Dodatkowe informacje dotyczące udoskonalonej wersji pełnego systemu monitora wiązki można odnaleźć w literaturze [98, 99, 100, 101].



Rysunek 2.38: Fotografia płytki PCB z zamontowanymi układami elektroniki odczytu, gotowej do zainstalowania w eksperymencie.



Rysunek 2.39: Zbliżenie na zainstalowany sensor diamentowy oraz układ scalony elektroniki front-end systemu BCM1F.

Rozdział 3

Rozwój elektroniki odczytu dla detektorów słomkowych w eksperymencie $\overline{\text{PANDA}}$

Eksperyment $\overline{\text{PANDA}}$ budowany jest w celu dokładnego zbadania fizyki hadronów, poprzez zderzanie wysokoenergetycznych antyprotonów z protonową tarczą, co umożliwi lepsze zrozumienie oddziaływań silnych. Wśród badanych tematów najistotniejszymi będą zagadnienia związane z formacją stanów z wszystkimi liczbami kwantowymi dostępnymi dla układów kwark–antykwar (q \bar{q}), czy stany mogące być kandydatami na stany wykraczające poza prosty model kwarków, takie jak glueballe, hybrydy czy molekuły mezonowe. Wspomniane stany są nieosiągalne przy zderzeniach elektron–pozyton, czy proton–proton jak to się odbywa obecnie w LHC, czy planowane jest w CLIC/ILC. Pełny program fizyczny przedstawiony jest szczegółowo w dokumencie [1].

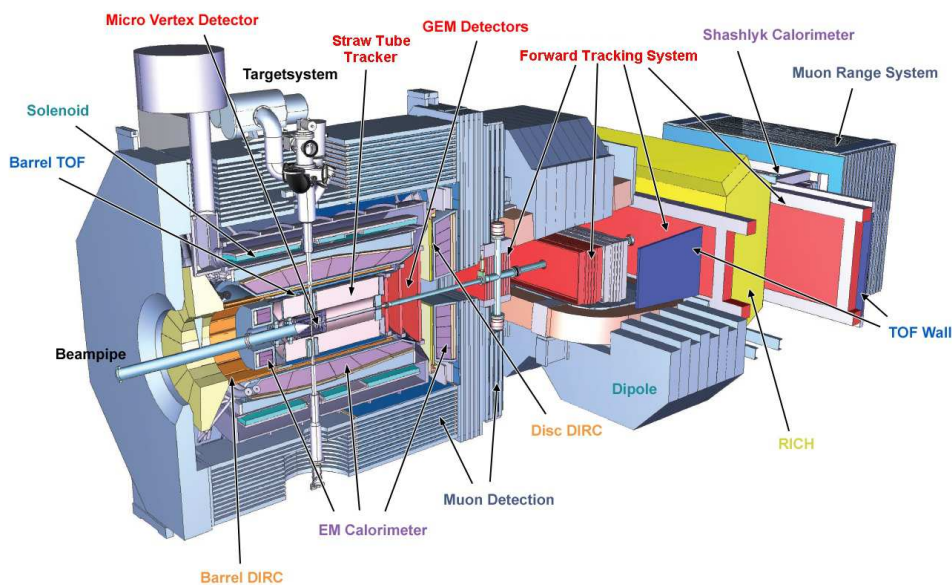
Poglądowy schemat eksperymentu z zaznaczonymi blokami detektorów przedstawiono na rysunku 3.1. Dla niniejszej pracy najważniejsze są detektory śladowe STT (ang. *Straw Tube Tracker*) oraz FT (ang. *Forward Tracker*) opisane poniżej.

3.1. Słomkowe detektory śladowe w eksperymencie $\overline{\text{PANDA}}$

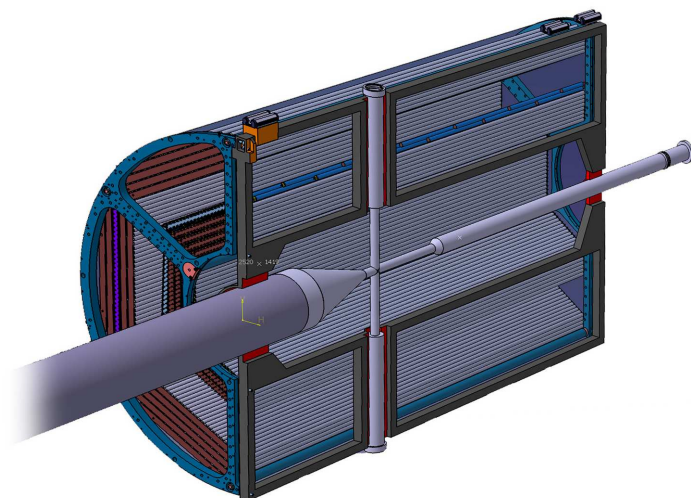
W eksperymencie $\overline{\text{PANDA}}$ słomkowe komory proporcjonalne są wykorzystywane w dwóch detektorach pozycyjnych. Pierwszym z nich jest słomkowy detektor śladu STT, będący ostatnią warstwą detektorów pozycyjnych w tzw. detektorze centralnym obejmującym miejsce zderzenia antyprotonów z wodorową tarczą. Natomiast drugim systemem detekcyjnym wykorzystującym detektory słomkowe jest przedni detektor śladu FT złożony z sześciu sekcji, umieszczonych za detektorem centralnym [103].

3.1.1. Centralny detektor śladu STT

Centralny detektor śladu STT złożony jest z 4636 słomkowych komór proporcjonalnych, zgrupowanych w 27 warstw, z czego pierwszych 8 jest przekrzywionych

Rysunek 3.1: Schemat eksperymentu \bar{P} ANDA [102].

w celu uzyskania w osi równoległej do wiązki, rozdzielczości rzędu 3 mm. Sam detektor jest wydrążonym walcem o promieniu wewnętrznym 15 cm, zewnętrznym 42 cm i długości 165 cm, przesuniętym względem punktu zderzenia o 55 cm w kierunku równoległym do osi wiązki. Przekrój przez detektor przedstawia rysunek 3.2. Pojedyncza słomkowa komora proporcjonalna wykonana jest w postaci walca z alu-



Rysunek 3.2: Przekrój przez detektor centralny STT [102].

miniowanej folii mylarowej o grubości $27 \mu\text{m}$ i średnicy 10 mm, będącej katodą

komory. Anoda wykonana jest w postaci złoconego drutu wolframowo-renowego o średnicy $20\ \mu\text{m}$. W opisywanych komorach słomkowych wykorzystywana jest mieszanka gazowa w postaci argonu z 10% domieszką dwutlenku węgla $\text{Ar}/\text{CO}_2(10\%)$, wtłaczana do słomki pod ciśnieniem dwóch atmosfer. Takie parametry detektora pozwalają na uzyskanie rozdzielczości przestrzennej, określonej z pomiarów czasu dryfu, na poziomie lepszym niż $150\ \mu\text{m}$ [103].

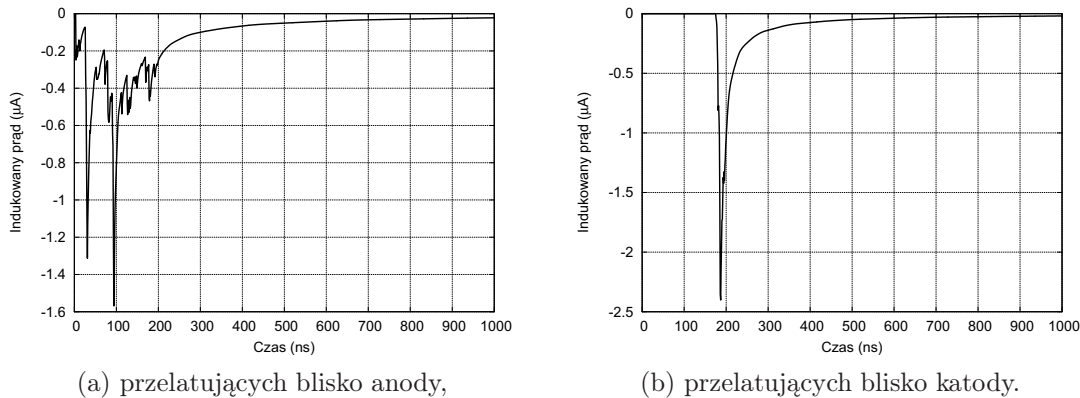
3.1.2. Przedni detektor śladu FT

Przedni detektor śladu wykonany jest w postaci sześciu sekcji, złożonych z liczby od 32 (sekcje 1,2) do 148 (sekcja 6) modułów, zawierających po 32 słomki każdy (rysunek 3.3). Łącznie daje to liczbę 13056 detektorów słomkowych. Zadaniem przedniego detektora śladowego jest pomiar pędów cząstek naładowanych powstałych w momencie zderzenia, a odchylonych przez magnes dipolowy umieszczony za detektorem centralnym. Do budowy przedniego detektora śladowego zostaną użyte takie same słomkowe komory proporcjonalne jak w przypadku centralnego detektora śladowego [103].



Rysunek 3.3: Schemat przedniego detektora śladu w eksperymencie $\bar{P}ANDA$ [102].

Detektory słomkowe wykorzystane zarówno w centralnym jak i przednim detektorze śladowym będą odczytywać przypadki ze spodziewaną częstością około 800 kHz (maksymalna częstość około 3 MHz) [103]. Maksymalny czas dryfu elektronów wewnątrz słomki wynosi około 200 ns. Rysunek 3.4 przedstawia zasymulowane w programie *Garfield* [104] impulsy prądowe wygenerowane w detektorze słomkowym przez piony o energii 420 MeV, przelatujące w pobliżu anody (rysunek 3.4a) oraz katody (rysunek 3.4b). W przypadku sygnału indukowanego blisko anody czas



Rysunek 3.4: Wsymulowane impulsy prądowe detektora wyindukowane pod wpływem pionów o energii 420 MeV.

dryfu pierwszych elektronów jest bardzo krótki, wynoszący kilka ns, natomiast wysoka wartość pola elektrycznego blisko anody powoduje powstanie kilku klastrów jonizacji wtórnej, co objawia się „poszarpaniem” impulsu prądowego. Cząstka jonizująca przelatująca blisko katody, indukuje sygnał opóźniony względem czasu zdarzenia o czas dryfu elektronów wynoszący około 200 ns, jednak o pojedynczym „piku” pochodzącym od elektronów pierwotnych. W obu przypadkach daje się zauważyć trwający prawie mikrosekundę ogon jonowy.

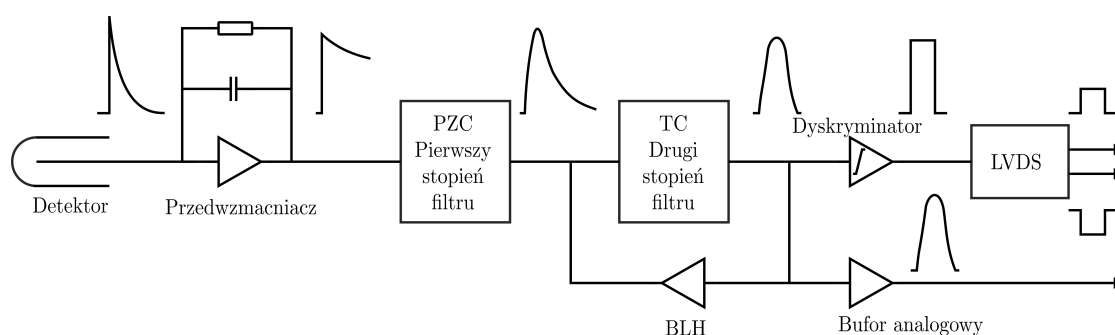
3.2. Projekt układu elektroniki odczytu

Specyfikacja detektorów STT oraz FT nakłada na elektronikę odczytu następujące wymagania:

- praca z pojemnościami detektora dochodzącymi do 25 pF,
- eliminacja „ogona” impulsu prądowego pochodzącego od wolno poruszających się jonów dodatnich,
- stabilizacja linii bazowej wymagana dla precyzyjnych pomiarów czasowych,

- rozdzielczość czasowa poniżej 1 ns,
- quasi-gaussowskie kształtowanie impulsu umożliwiające pracę z maksymalną częstotliwością zliczeń dochodzącą do 3 M/s,
- poziom szumów poniżej $6000 e^-$.

Aby sprostać tym wymaganiom zaproponowano, aby pojedynczy kanał elektroniki front-end zawierał przedwzmacniacz ładunkoczuły, układ kompensacji biegun-zero, układ eliminacji ogona pochodzącego od jonów, kształtowanie drugiego rzędu CR-RC², układ stabilizacji linii bazowej BLH, szybki dyskryminator amplitudy z wyjściem różnicowym w standardzie LVDS (ang. *Low Voltage Differential Signal*) oraz równoległe wyjście analogowe. Dodatkowo umożliwiono zmianę parametrów poszczególnych bloków, takich jak wzmocnienie i stała czasowa przedwzmacniacza, czas kształtowania czy stałe czasowe w układzie eliminacji ogona. Schemat blokowy pojedynczego kanału układu elektroniki odczytu dla detektorów słomkowych przedstawia rysunek 3.5. Przedwzmacniacz ładunkoczuły został wyposażony w klasyczną



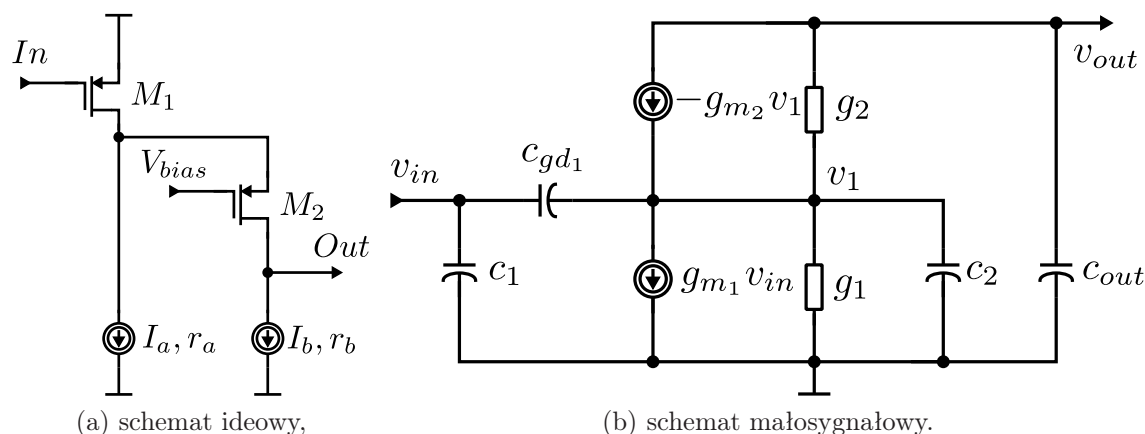
Rysunek 3.5: Schemat blokowy kanału elektroniki front-end dla detektorów słomkowych.

pętlę pojemnościowo-rezystywną i może pracować ze wzmocnieniem ładunkowym wynoszącym odpowiednio 0,5, 1, 2 oraz 4 mV/fC, ustawianym poprzez zmianę pojemności sprzężenia, w granicach od 0,25 do 2 pF. Dodatkowo możliwa jest zmiana wartości rezystancji sprzężenia w granicach od 100 do 400 kΩ, z krokiem co 100 kΩ, dając w efekcie stałą czasową przedwzmacniacza zmieniającą się w szerokich granicach od 25 do 800 ns. Układ kształtujący zbudowany jest z kaskadowego połączenia dwóch integratorów poprzedzonych odpowiednio przez układ wymiany biegun-zero PZC (ang. *Pole-Zero Cancellation*), oraz układ eliminacji ogona jonowego TC (ang. *Tail Cancellation*). Stałe czasowe układu kształtującego mogą wynosić 5, 7,5, 10 oraz 20 ns, dając w efekcie czas kształtowania 10, 15, 20 oraz 40 ns. Aby zapewnić stabilny poziom stały linii bazowej, wymagany w precyzyjnych pomiarach czasu

zdarzenia, do drugiego stopnia integratora został zapięty w ujemną pętlę sprzężenia zwrotnego układ BLH. Wyjście drugiego stopnia kształtującego jest wystawione na zewnątrz poprzez bufor analogowy (będący w istocie wtórnikiem źródłowym pracującym w klasie A) oraz równolegle podawane na szybki dyskryminator amplitudy, odpowiedzialny za pomiar czasu zdarzenia i energii zdeponowanej w detektorze, metodą czasu nad progiem ToT (ang. *Time-over-Threshold*) [105].

3.2.1. Projekt przedwzmacniacza ładunkoczułego

Przedwzmacniacz ładunkoczuły, będący układem całkującym ładunek zdeponowany w detektorze, zbudowany został w oparciu o architekturę teleskopowej kaskody o zwiększonej transkonduktancji. Uproszczony schemat ideowy oraz małosygnalowy układu przedwzmacniacza przedstawiono na rysunku 3.6. Elementy użyte



Rysunek 3.6: Uprozczone schematy wzmacniacza opartego o architekturę teleskopowej kaskody o zwiększonej transkonduktancji.

na schemacie przedstawiają kolejno: c_1 pojemność bramka–źródło, c_{gd1} pojemność bramka–dren, g_{m1} transkonduktancję i g_1 konduktancję tranzystora wejściowego M_1 , c_2 pojemność bramka–źródło, g_{m2} transkonduktancję i g_2 konduktancję tranzystora kaskodowego M_2 , c_{out} pojemność na wyjściu kaskody, w tym wypadku pojemność wejściową układu wtórnika napięciowego, r_a , r_b rezystancje polaryzujących układ źródeł prądowych. Przy czym zachodzi zależność $r_b > r_a \gg r_1$. Rozwiązując układ równań węzłowych (3.2.1):

$$\begin{pmatrix} g_{m2} + g_2 + g_1 + s(c_{gd1} + c_2) & -g_2 \\ -g_{m2} - g_2 & g_2 + s c_{out} \end{pmatrix} \cdot \begin{pmatrix} v_1 \\ v_{out} \end{pmatrix} = \begin{pmatrix} v_{in}(s c_{gd1} - g_{m1}) \\ 0 \end{pmatrix}, \quad (3.2.1)$$

można otrzymać wyrażenie na transmitancję układu wzmacniacza daną postacią (3.2.2):

$$K_v(s) = \frac{v_{out}}{v_{in}} \approx -K_v^{dc} \frac{1 - \frac{s}{z}}{\left(1 + \frac{s}{p_0}\right) \cdot \left(1 + \frac{s}{p_1}\right)}, \quad (3.2.2)$$

gdzie:

$$K_v^{dc} = \frac{g_{m1}g_{m2}}{g_1g_2}, \quad (3.2.3a)$$

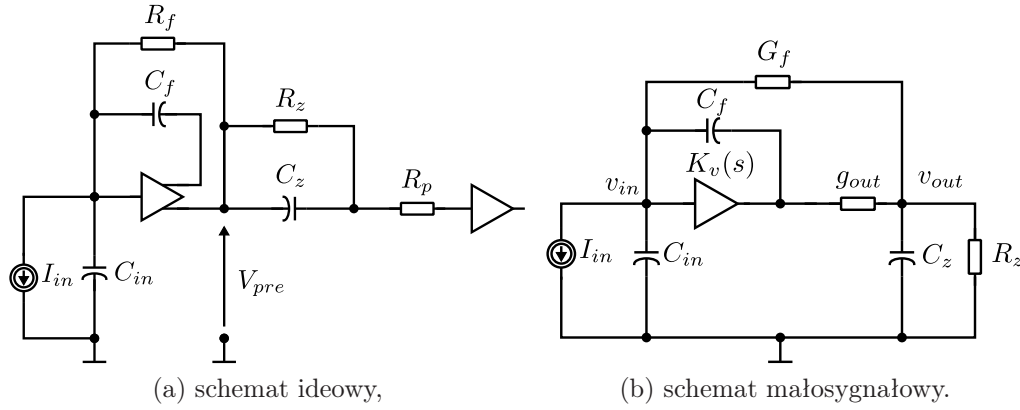
$$z = \frac{g_{m1}}{C_{gd1}}, \quad (3.2.3b)$$

$$p_0 = \frac{g_1g_2}{g_{m2}C_{out}}, \quad (3.2.3c)$$

$$p_1 = \frac{g_{m2}}{C_2 + C_{gd1}}. \quad (3.2.3d)$$

Występujące prawostronne zero jest umiejscowione w bardzo wysokich częstotliwościach i można je pominąć, natomiast biegun niedominujący p_1 występuje w częstotliwościach około trzy rzędy wielkości większych niż dominujący, zatem można w dalszej analizie traktować transmitancję układu teleskopowej kaskody jako funkcję jednobiegunową, zawierającą tylko stałoprądowe wzmocnienie K_v^{dc} oraz biegun dominujący p_0 .

Przedwzmacniacz ładunkoczuły w układzie elektroniki front-end, przeznaczonej do pracy z proporcjonalnymi komorami słomkowymi, wyposażony jest w rezystywną pętlę sprzężenia zwrotnego o stałej czasowej regulowanej w zakresie od 25 do 800 ns, przy domyślnej wartości wynoszącej 100 ns. Wyjście przedwzmacniacza jest obciążone układem PZC o stałej czasowej dopasowanej do stałej czasowej przedwzmacniacza. Uproszczony schemat ideowy oraz małosygnalowy układu przedwzmacniacza ładunkoczułego przedstawia rysunek 3.7. Występujące na schemacie elementy to odpowiednio: $K_v(s)$ transmitancja układu kaskody opisana wyrażeniem (3.2.2), uproszczona do postaci funkcji jednobiegunowej $K_v(s) = -K_v^{dc}/(1 + s/p_0)$, C_{in} pojemność dołączona na wejście przedwzmacniacza, $G_f = R_f^{-1}$ konduktancja rezystora sprzężenia zwrotnego, C_f pojemność sprzężenia zwrotnego, g_{out} konduktancja wyjściowa przedwzmacniacza, C_z , $R_z = G_z^{-1}$ pojemność oraz rezystancja odpowiedzialna za zero układu PZC, R_p rezystancja odpowiedzialna za biegun PZC, która ze względu na wartość o ponad rząd wielkości mniejszą niż R_z została pominięta w analizie małosygnalowej. Wyrażenie na wzmocnienie ładunkowe, przy założeniu dirakowskiego wymuszenia prądowego $I_{in} = Q_{in}\delta(t)$, można otrzymać stosując



Rysunek 3.7: Schematy przedwzmacniacza ładunkoczułego.

metodę potencjałów węzłowych (3.2.4):

$$\begin{pmatrix} s[C_{in} + C_f(1 - K_v(s))] + G_f & -G_f \\ -K_v(s)g_{out} - G_f & G_f + g_{out} + G_z + sC_z \end{pmatrix} \cdot \begin{pmatrix} v_{in} \\ v_{out} \end{pmatrix} = \begin{pmatrix} I_{in} \\ 0 \end{pmatrix} \quad (3.2.4)$$

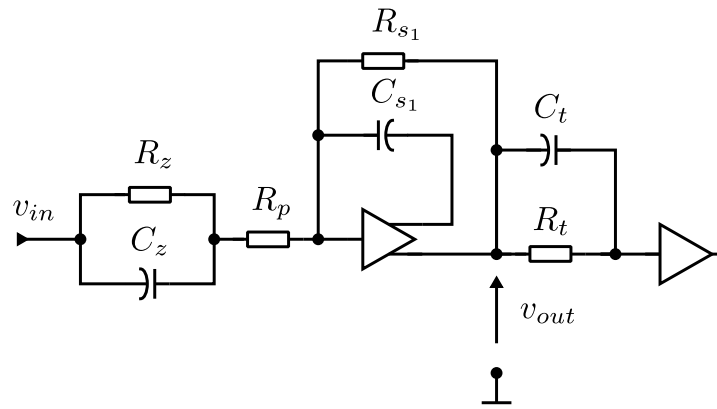
Rozwiązując powyższy układ równań i stosując szereg przybliżeń związanych z większą istotnością czynników mnożonych przez wzmocnienie wzmacniacza $K_v(s)$ bądź dużymi wartościami pojemności wejściowej C_{in} i układu PZC C_z oraz wstawiając explicite wyrażenie na transmitancję wzmacniacza, z uwzględnieniem wyrażen na jego stałoprądowe wzmocnienie (3.2.3a) czy biegun dominujący (3.2.3c), można otrzymać postać wzmocnienia ładunkowego przedwzmacniacza, jako (3.2.5):

$$K_q(s) = \frac{v_{out}}{Q_{in}} = -\frac{1}{C_f} \frac{1}{\left(s + \frac{1}{R_f C_f}\right)} \frac{1}{(1 + s r_{out} C_z) \left(1 + s \frac{C_{in} C_{out}}{g_{m1} C_f}\right)}. \quad (3.2.5)$$

W przypadku użycia idealnego wzmacniacza, tj. o zerowej rezystancji wyjściowej i nieskończonym paśmie przenoszenia, odpowiedzią przedwzmacniacza jest eksponencjalnie opadający impuls, ze stałą czasową $R_f C_f$ i amplitudzie odwrotnie proporcjonalnej do pojemności sprzężenia zwrotnego. Skończone pasmo przenoszenia oraz rezystancja wyjściowa, powodują dodanie dwóch biegunów, odpowiedzialnych za czas narastania impulsu. Należy przy tym nadmienić, że wysoka transkonduktancja tranzystora wejściowego zmniejsza wpływ pojemności wejściowej na czas narastania, który w tym przypadku jest determinowany głównie przez obciążenie dużą pojemnością układu PZC, sterowaną skończoną rezystancją wyjściową wzmacniacza.

3.2.2. Pierwszy stopień układu kształtującego

Przedwzmacniacz ładunkoczuły, w odpowiedzi na impuls prądowy, generuje eksponencjalnie opadający impuls napięciowy o dość długiej stałej czasowej - w przypadku opisywanej elektroniki front-end, mieszczącej się w zakresie od 25 do 800 ns. Odpowiedź tą należy następnie uformować w pseudogaussowski impuls o czasie kształtowania rzędu 10–40 ns. W tym celu za przedwzmacniaczem umieszczony jest pierwszy stopień układu kształtującego wraz z siecią PZC, służącą do eliminacji długiego ogona odpowiedzi przedwzmacniacza. Schemat tej części układu przedstawiono na rysunku 3.8. Transmitancja pierwszego stopnia kształtującego



Rysunek 3.8: Schemat układu PZC i pierwszego stopnia kształtującego.

połączonego z układem PZC wyrażona jest jako (3.2.6):

$$K_v(s) = -\frac{R_{s1}}{R_p + R_z} \frac{1 + sR_z C_z}{1 + sC_z (R_p \parallel R_z)} \frac{1}{1 + sC_{s1} \left[R_{s1} + r_{out} \left(1 + \frac{R_{s1}}{R_t} \right) \right] + s^2 C_t C_{s1} r_{out} R_{s1}}$$

$$\approx -\frac{R_{s1}}{R_p + R_z} \frac{1 + sR_z C_z}{1 + sC_z (R_p \parallel R_z)} \frac{1}{(1 + sC_{s1} R_{s1}) (1 + sC_t r_{out})}, \quad (3.2.6)$$

gdzie r_{out} jest rezystancją wyjściową wzmacniacza, C_t i R_t pojemnością i rezystancją układu TC obciążającego pierwszy stopień układu kształtującego.

Funkcja przenoszenia układu posiada jedno zero i trzy bieguny, przy czym biegun związany z rezystancją wyjściową wzmacniacza jest zwykle położony w dużo wyższych częstotliwościach od pozostałych i można go zaniedbać. Zero układu związane ze stałą czasową $R_z C_z$, ma za zadanie usunięcie bieguna związanego ze stałą czasową rozładowującą pojemność przedwzmacniacza, natomiast ustawienie stałych

czasowych $R_{s_1}C_{s_1}$ oraz $C_z(R_p \parallel R_z)$ równych sobie daje na wyjściu tego stopnia kształtowanie impulsu typu CR–RC w postaci (3.2.7):

$$K_q(s) = \frac{v_{out}}{Q_{in}} = \frac{1}{C_f} \frac{1}{C_{s_1} R_p} \frac{1}{\left(s + \frac{1}{\tau_{sh}}\right)^2}. \quad (3.2.7)$$

3.2.3. Układ eliminacji ogona wraz z drugim stopniem kształtującym

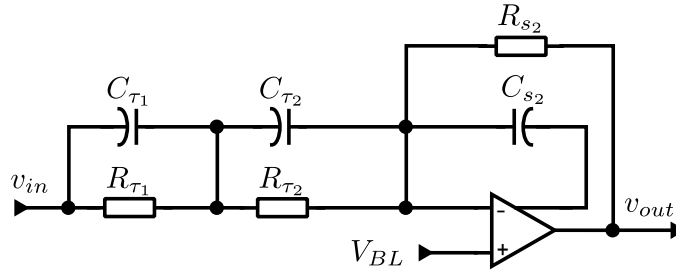
Szybkie kształtowanie wymagane w prezentowanym układzie elektroniki front–end, w połączeniu z długim ogonem impulsu generowanego w detektorze, wymusiło zaprojektowanie układu eliminującego ogon jonowy. Pierwszym układem elektroniki front–end umożliwiającym eliminację ogona jonowego był układ wykonany na elementach dyskretnych, zaprezentowany w roku 1981 przez Boie’a [106, 107]. Z działających układów scalonych posiadających układ eliminacji ogona warto wspomnieć jeszcze o układzie elektroniki front–end ASD8 [108] zaprojektowanym dla detektora TRT (ang. *Transition Radiation Tracker*) w eksperymencie ATLAS oraz o układzie CARIOCA stosowanym do odczytu komór mionowych w eksperymencie LHCb [109]. Niektóre systemy dokonują jeszcze eliminacji ogona jonowego poprzez obróbkę danych cyfrowych, tak jak ma to miejsce w układzie odczytu PASA–ALTRO pracującego z komorami projekcji czasowej TPC (ang. *Time Projection Chamber*) w eksperymencie ALICE [110, 111].

Główna idea eliminacji ogona jonowego została zaprezentowana przez Boie’a [107]. Prąd indukowany w detektorze ma kształt proporcjonalny do funkcji $1/(1 + t/\tau)$, której transformata Laplace’a wyraża się poprzez nieelementarną funkcję całkowo – wykładniczą. Z tego powodu Boie zaproponował aby przybliżyć funkcję opisującą kształt sygnału z detektora skończoną sumą eksponent o odpowiednich amplitudach A_k i biegunach α_k (3.2.8):

$$i_{in}(t) \propto -Q_t \cdot \frac{1}{1 + \frac{t}{\tau}} \approx -Q_t \sum_{k=1}^N A_k \cdot e^{-\alpha_k t}. \quad (3.2.8)$$

Analiza przedstawiona przez Boie’a pokazuje, że do poprawnego przybliżenia kształtu impulsu wystarczą tylko trzy eksponenty. W opisywanym układzie zdecydowano się przybliżyć kształt impulsu detektora sumą tylko dwóch eksponent, co jest podyktowane względami praktycznymi. Otóż stosunki amplitud A_k kolejnych eksponent są wyrażone jako stosunki pojemności użytych w układzie kompensacji ogona jonowego i są rzędu 10, co w przypadku użycia trzeciej eksponenty determinowałoby użycie ekstremalnie dużych kondensatorów w układzie scalonym (rzędu 100 pF).

Rysunek 3.9 przedstawia uproszczony schemat ideowy układu eliminacji ogona TC wraz z drugim stopniem kształtującym, zastosowanym w opisywanym układzie elektroniki front-end. Demonstrację działania układu eliminacji ogona można



Rysunek 3.9: Uproszczony schemat ideowy układu eliminacji ogona TC wraz z drugim stopniem kształtującym.

przedstawić poprzez obliczenie napięcia na wyjściu drugiego stopnia kształtującego. Stosując jako wymuszenie, napięcie wyjściowe z pierwszego stopnia kształtującego dane wyrażeniem (3.2.7), napięcie wyjściowe całego toru określone jest jako (3.2.9):

$$V_{out} = -\frac{I_{in}(s)}{C_f C_{s1} R_p} \frac{1}{\left(s + \frac{1}{\tau_{sh}}\right)^3} \cdot \left(\frac{C_{s2}}{C_{\tau1}} \frac{1}{s + \frac{1}{R_{\tau1} C_{\tau1}}} + \frac{C_{s2}}{C_{\tau2}} \frac{1}{s + \frac{1}{R_{\tau2} C_{\tau2}}} \right)^{-1}, \quad (3.2.9)$$

przy założeniu, że $R_{s2} C_{s2} = \tau_{sh}$.

Wstawiając postać operatorową prądu generowanego w detektorze jako sumę dwóch eksponent postaci (3.2.10):

$$I_{in}(s) = -Q_t \left(\frac{A_1}{s + \alpha_1} + \frac{A_2}{s + \alpha_2} \right), \quad (3.2.10)$$

napięcie wyjściowe wyrażone będzie jako (3.2.11):

$$V_{out} = \frac{Q_t}{C_f C_{s1} R_p} \frac{1}{\left(s + \frac{1}{\tau_{sh}}\right)^3} \cdot \left(\frac{C_{s2}}{C_{\tau1}} \frac{1}{s + \frac{1}{R_{\tau1} C_{\tau1}}} + \frac{C_{s2}}{C_{\tau2}} \frac{1}{s + \frac{1}{R_{\tau2} C_{\tau2}}} \right)^{-1} \left(\frac{A_1}{s + \alpha_1} + \frac{A_2}{s + \alpha_2} \right) \quad (3.2.11)$$

Z powyższego równania wynika, iż odpowiedni wybór stosunku pojemności $C_{\tau1}$ i $C_{\tau2}$, równy stosunkowi amplitud A_1 i A_2 oraz ustawienie stałych czasowych układu kom-

pensacji ogona pozwala go w pełni wyeliminować. W szczególności, gdy:

$$A_{1,2} = \frac{C_{s_2}}{C_{\tau_{1,2}}} \quad (3.2.12a)$$

$$\alpha_{1,2} = (R_{\tau_{1,2}} C_{\tau_{1,2}})^{-1}, \quad (3.2.12b)$$

wyrażenie na napięcie wyjściowe całego toru odczytowego redukuje się do dobrze znanej formuły dla kształtowania rzędu drugiego (3.2.3):

$$V_{out}(s) = \frac{Q_t}{C_f C_{s_1} R_p} \frac{1}{\left(s + \frac{1}{\tau_{sh}}\right)^3}. \quad (3.2.3)$$

Zależnie od użytej w detektorze mieszanki gazowej i jej ciśnienia, wartości parametrów A_k oraz α_k mogą się zmieniać w dość szerokim zakresie. Układ eliminacji ogona został tak zaprojektowany aby można było regulować wartości zarówno kondensatorów jak i rezystorów go tworzących. Każdy z czterech elementów można sterować trzybitowym słowem, co w sumie daje 12 bitów (4096 wartości) i umożliwia ustawienie wartości rezystora R_{τ_1} w zakresie od 3 do 31 k Ω , R_{τ_2} od 5 do 26 k Ω , zaś kondensatorów C_{τ_1} w zakresie 6–16.5 pF a C_{τ_2} od 0.6 do 1.65 pF. Pozwala to ustawić zakres stałych czasowych na 30 do 511.5 ns oraz 1.8 do 43 ns. Dodatkowo układ eliminacji ogona posiada klucze umożliwiające konfigurację układu wykorzystującą zarówno obie sieci RC jak tylko jedną wybraną spośród nich, bądź zastąpienie obu sieci pojedynczym rezystorem R o wartości 10 k Ω , pozwalającą uzyskać klasyczne kształtowanie CR–RC² bez eliminacji ogona jonowego. Takie rozwiązanie pozwala na pracę opisywanego układu elektroniki front–end zarówno z dowolnymi detektorami gazowymi, jak i z posiadającymi eksponencjalny ogon rzędu 100 ns fotodiodami lawinowymi [112, 113] czy z szybkimi sensorami półprzewodnikowymi. W ostatnim przypadku odpowiedź impulsowa układu jest postaci (3.2.4):

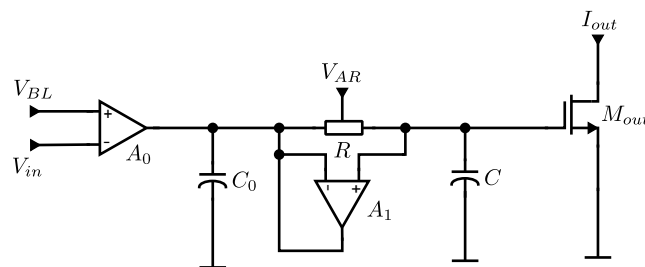
$$V_{out}(s) = \frac{Q_t}{C_f} \frac{1}{C_{s_1} R_p} \frac{1}{C_{s_2} R} \frac{1}{\left(s + \frac{1}{\tau_{sh}}\right)^3} = \frac{Q_{in}}{s C_f} h_0 \frac{s \tau_{sh}}{(1 + s \tau_{sh})^3}, \quad (3.2.4)$$

gdzie $h_0 = (R_{s_2} R_{s_1}) / (R R_p)$ jest wzmocnieniem napięciowym pełnego filtra.

3.2.4. Układ stabilizacji linii bazowej

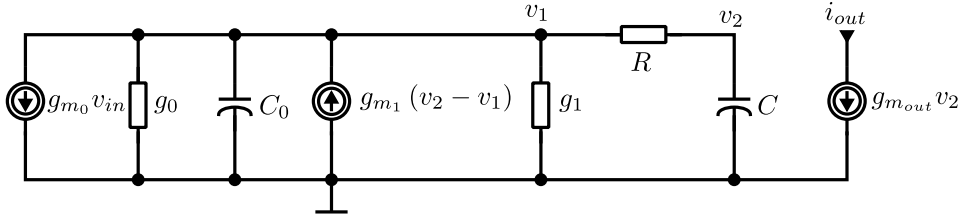
W systemach wymagających wysokiej rozdzielczości czasowej rzędu 1 ns, bardzo ważna, dla układu dyskryminatora amplitudy odpowiedzialnego za pomiar czasu,

jest stabilizacja linii bazowej. Z tego powodu ostatni stopień kształtujący pracuje z dodatkową pętlą sprzężenia zwrotnego, w której znajduje się układ stabilizacji linii bazowej BLH. Pierwszej implementacji układu BLH w układzie scalonym dokonali, pod koniec lat 90'ych, De Geronimo oraz O'Connor [114]. Główną ideą działania układu BLH, w przeciwieństwie do konkurencyjnego układu przywracania linii bazowej BLR (ang. *Baseline Restorer*), jest filtrowanie wolnozmiennych sygnałów, takich jak np. dryf temperaturowy [115]. Schemat zaprojektowanego układu BLH, bazującego na konstrukcji zaproponowanej przez Corsi'ego [116] przedstawia rysunek 3.10. Wzmacniacze A_0 oraz A_1 są typowymi wzmacniaczami transkonduk-



Rysunek 3.10: Schemat ideowy zaprojektowanego układu BLH.

tanyjnymi, zaprojektowanymi w konfiguracji zawiniętej kaskody o prądzie polaryzującym ustalonym na 100 nA. Pierwszy z nich A_0 w połączeniu z kondensatorem C_0 o pojemności 200 fF, tworzy układ ogranicznika amplitudy. Jego zadaniem jest przenoszenie sygnałów o niskiej amplitudzie i eliminowanie sygnałów o wysokiej amplitudzie (fizycznych sygnałów z detektora), wykorzystując w tym celu bardzo niską szybkość zmian swojej odpowiedzi (ang. *slew rate*), wynoszącą w tym wypadku około $0.5 \text{ mV}/\mu\text{s}$. Dla impulsów o czasie kształtowania rzędu 20 ns, ich amplituda zostanie ograniczona do zaledwie $10 \mu\text{V}$. Wówczas część układu zbudowana z aktywnego rezystora R , kondensatora C oraz wzmacniacza A_1 pracuje jako filtr dolnoprzepustowy o stałej czasowej $\tau_{BLH} \approx 0.5RC K_1$, gdzie K_1 jest wzmocnieniem wzmacniacza A_1 . Przefiltrowany sygnał napięciowy jest następnie konwertowany na prąd przez tranzystor M_{out} , polaryzujący ostatni stopień kształtujący tak, aby poziom linii bazowej był stały i równy napięciu V_{BL} . Transkonduktancję układu BLH można obliczyć wykorzystując schemat małosygnałowy, przedstawiony na rysunku 3.11 Elementy g_{m_0} oraz g_{m_1} przedstawiają transkonduktancję wzmacniaczy A_0 i A_1 , g_0 i g_1 ich konduktancje wyjściowe, R jest efektywną rezystancją aktywnego rezystora, $g_{m_{out}}$ jest transkonduktancją tranzystora wyjściowego. Transkonduktan-



Rysunek 3.11: Małosygnałowy schemat układu BLH.

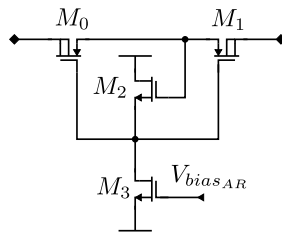
cja $G_m(s)$ układu BLH jest wyrażona jako (3.2.5):

$$G_m(s) = \frac{i_{out}}{v_{in}} = g_{m_{out}} \frac{g_{m_0}}{g_0 + g_1} \frac{1}{\left(1 + sCR \frac{g_{m_1}}{g_0 + g_1}\right) \left(1 + s \frac{C_0}{g_{m_1}}\right)}. \quad (3.2.5)$$

W opisywanym układzie użyto identycznych wzmacniaczy ($g_{m_0} = g_{m_1}$, $g_0 = g_1$ i $K_v = g_m/g \approx 20$ kV/V), zatem stała czasowa filtra, odpowiedzialna za częstotliwość graniczną układu, jest zwiększana o połowę wzmocnienia wzmacniacza, czyli o około 10 tysięcy razy. Zabieg ten umożliwia uzyskanie częstotliwości granicznej rzędu pojedynczych mHz.

3.2.4.1. Implementacja aktywnego rezystora

Do uzyskania bardzo dużej stałej czasowej filtra dolnoprzepustowego układu stabilizacji linii bazowej, oprócz wzmacniacza, użyto układu aktywnego rezystora opartego o koncepcję liniowego pseudorezystora o wysokiej wartości, zaproponowaną przez Tajalliego i Leblebicio w 2008 roku [117, 118]. Schemat aktywnego rezystora przedstawiono na rysunku 3.12. Tranzystory M_0 i M_1 stanowią element rezystan-



Rysunek 3.12: Implementacja układu aktywnego rezystora.

cyjny, natomiast tranzystor M_2 polaryzuje tranzystory M_0 i M_1 . Kontrolowanie wartości rezystancji jest możliwe poprzez zmianę prądu polaryzującego tranzystor M_2 . Istotą uzyskania wysokiej wartości rezystancji jest połączenie podłoża z drenem tranzystorów, co umożliwia modyfikację wartości napięcia progowego tranzystorów

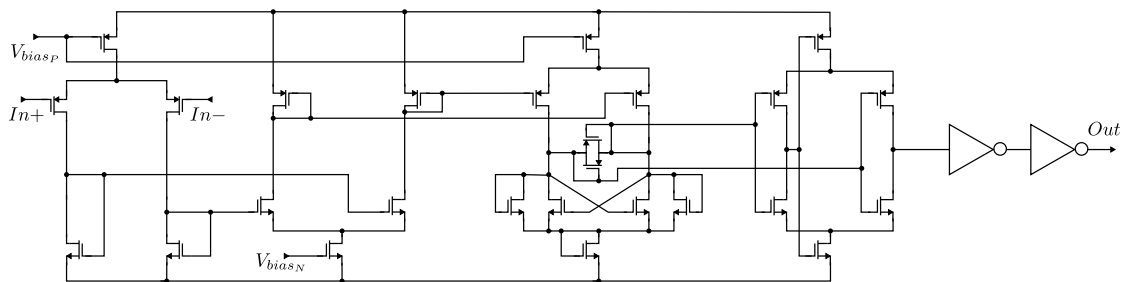
i dodatkową linearyzację charakterystyki wyjściowej tranzystora [118]. Największą wartość rezystancji uzyskuje się dla zerowego napięcia odkładanego na tranzystorach M_0 i M_1 i jest ona wyrażona formułą (3.2.6) [117]:

$$R_0 = \left(2nK \frac{W}{L} V_t e \frac{V_{GS_{0,1}} - V_{Th}}{nV_t} \right)^{-1}. \quad (3.2.6)$$

W opisywanym układzie użyto tranzystorów o wymiarach $2\mu\text{m}/0.35\mu\text{m}$, uzyskując rezystancję około $40\text{ M}\Omega$ przy napięciu $V_{GS_{0,1}}$ wynoszącym 0.5 V , co w połączeniu z pojemnością C o wartości 8 pF i wzmacniaczem o wzmacnieniu 80dB pozwoliło osiągnąć wartość częstotliwości granicznej układu BLH w okolicy 10 MHz .

3.2.5. Dyskryminator amplitudy

Pomiary czasowe w układzie elektroniki odczytu dla słomkowych detektorów gazowych wykorzystują metodę dyskryminacji na czole impulsu. Układ dyskryminatora został oparty o architekturę komparatora napięcia z histerezą. Schemat ideowy pełnego układu dyskryminatora przedstawiono na rysunku 3.13. Układ kom-



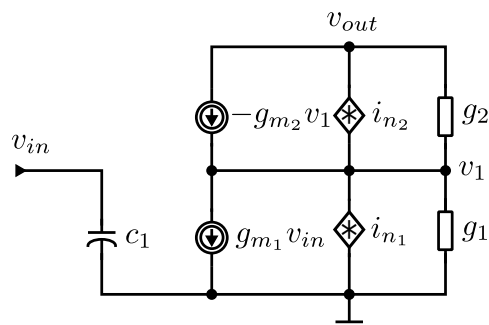
Rysunek 3.13: Schemat dyskryminatora amplitudy.

paratora składa się z kaskadowego połączenia dwóch komplementarnych stopni par różnicowych obciążonych, tranzystorami w konfiguracji diodowej, które po wzmacnieniu sygnału wejściowego sterują układem decyzyjnym, zapewniającym histerezę komparatora [25]. Z układu decyzyjnego sygnał jest kierowany na samopolaryzujący się wzmacniacz różnicowy [119], który formuje sygnał spełniający założenia sygnału logicznego, przetwarzany następnie w szybki sygnał cyfrowy przez dwa stopnie negatorów. Tak uformowany sygnał cyfrowy jest następnie wysyłany na zewnątrz układu scalonego, szybkim buforem różnicowym w standardzie LVDS, zaprojektowanym wcześniej dla ośmiokanałowego, 10-bitowego przetwornika analogowo-cyfrowego [120].

Zaprojektowano dwie wersje komparatora różniące się histerezą, w pierwszej wersji wynosi ona 4 mV, natomiast w drugiej wynosi 8 mV.

3.3. Analiza szumowa toru odczytowego

Wybór rozmiarów tranzystora wejściowego w układzie przedwzmacniacza ładunkowego, uwarunkowany jest minimalizacją szumów układu, przy jednoczesnym ograniczeniu na pobieraną przez niego moc. Analizę szumową należy zacząć od policzenia gęstości widmowej mocy szumów na wyjściu przedwzmacniacza ładunkowego. Schemat wykorzystany do analizy szumowej przedwzmacniacza przedstawiono na rysunku 3.14. Występujące na schemacie z rysunku 3.14 oznaczenia opisują od-



Rysunek 3.14: Schemat małosygnałowy użyty do wyznaczenia gęstości widmowej mocy szumów na wyjściu przedwzmacniacza.

powiednio: i_{n1} szumy tranzystora wejściowego oraz źródła prądu zwiększającego transkonduktancję, i_{n2} szumy tranzystora kaskodowego, g_1 konduktancję tranzystora wejściowego oraz źródła zwiększającego jego transkonduktancję, g_{m1} transkonduktancję tranzystora wejściowego, g_2 i g_{m2} konduktancję i transkonduktancję tranzystora kaskodowego, c_1 całkowitą pojemność bramkową tranzystora wejściowego. Stosując metodę napięć międzywęzłowych można wyjściowy układ równań zapisać jako (3.3.1):

$$\begin{pmatrix} g_{m2} + g_2 + g_1 & -g_2 \\ -g_{m2} - g_2 & g_2 \end{pmatrix} \cdot \begin{pmatrix} v_1 \\ v_{out} \end{pmatrix} = \begin{pmatrix} i_{n2} - i_{n1} \\ -i_{n2} \end{pmatrix} \quad (3.3.1)$$

i otrzymać wyrażenie na gęstość widmową mocy szumów na wyjściu układu wzmacniacza w postaci (3.3.2):

$$\overline{v_{n_{out}}^2} = \overline{i_{n1}^2} \cdot \left(\frac{g_{m2}}{g_1 g_2} \right)^2 + \overline{i_{n2}^2} \cdot \left(\frac{1}{g_2} \right)^2, \quad (3.3.2)$$

które po podzieleniu przez stałoprądowe wzmocnienie wzmacniacza, dane wyrażeniem (3.2.3a), prowadzi do formuły na ekwiwalentną wartość szumów napięciowych na wejściu wzmacniacza (3.3.3)

$$\overline{e_n^2} = \overline{e_{n_1}^2} + \overline{e_{n_2}^2} = \frac{\overline{i_{n_1}^2}}{g_{m_1}^2} + \frac{\overline{i_{n_2}^2}}{g_{m_2}^2} \frac{g_1^2}{g_{m_1}^2} \approx \frac{\overline{i_{n_1}^2}}{g_{m_1}^2}. \quad (3.3.3)$$

Po wstawieniu w miejsce źródła szumowego $\overline{i_{n_1}^2}$ wyrażen na gęstość widmową mocy szumów termicznych, opisanych formułą (1.3.9) i migotania (1.3.10b), otrzymuje się ekwiwalentną wartość szumów napięciowych na wejściu wzmacniacza w postaci (3.3.4):

$$\overline{e_n^2} = \frac{4kT}{g_{m_1}} \left(\gamma_{n_1} + \gamma_{n_a} \frac{g_{m_a}}{g_{m_1}} \right) + \frac{K_f \sqrt{I_d}}{\sqrt{C_{ox}^3 W_1^3 L_1}}, \quad (3.3.4)$$

gdzie g_{m_a} jest transkonduktancją źródła rozszerzającego transkonduktancję tranzystora wejściowego, γ_{n_a} współczynnikiem określającym jego stopień inwersji, γ_{n_1} współczynnikiem określającym stopień inwersji tranzystora wejściowego, W_1 i L_1 wymiarami tranzystora wejściowego, I_d prądem drenu tranzystora wejściowego, a $K_f = qn\alpha_H L / \sqrt{2\mu}$ współczynnikiem szumów migotania w modelu Hooge'a, zgodnie z równaniem (1.3.10b).

Przyczynek związany z szumami tranzystora kaskodowego jest zmniejszany o kwadrat wzmocnienia tranzystora wejściowego, zatem jest praktycznie nieistotny. Z ekwiwalentnym źródłem napięciowym skorelowane jest ekwiwalentne źródło szumów prądowych o gęstości widmowej mocy szumów danych formułą (3.3.5):

$$\overline{i_{n_{in}}^2} = \overline{e_n^2} \omega^2 c_1^2, \quad (3.3.5)$$

które jednakże zostanie w dalszej części analizy pominięte, podobnie jak w przypadku analizy układu dla systemu BCM1F.

Schemat szumowy przedwzmacniacza ładunkoczułego z rezystywną pętlą sprzężenia zwrotnego jest identyczny ze schematem wykorzystanym do obliczenia ENC w przypadku przedwzmacniacza transimpedancyjnego układu elektroniki front-end systemu BCM1F (rysunek 2.16). Jednakże różnice związane ze stałą czasową pętli sprzężenia zwrotnego, która jest dużo większa dla przedwzmacniacza ładunkoczułego i przewyższa przynajmniej o rząd wielkości czas kształtowania impulsu, powodują zmianę wyrażen na gęstość widmową mocy szumów na wyjściu przedwzmacniacza. Dokładną analizę szumową toru odczytowego zawierającego przedwzmacniacz ładunkoczuły oraz filtr quasigaussowski CR-RCⁿ przedstawili W. Sansen oraz

Z. Y. Chang [95]. Wyrażenie opisujące gęstość widmową mocy szumów na wyjściu przedwzmacniacza ładunkoczułego dane jest formułą (3.3.6) [95]:

$$\overline{v_{n_{csa}}^2} = \overline{i_n^2} \frac{1}{\omega^2 C_f^2} + \frac{\overline{e_n^2} (C_f + C_{in})^2}{C_f^2}, \quad (3.3.6)$$

gdzie C_{in} jest całkowitą pojemnością przyłączoną do wejścia przedwzmacniacza (pojemność detektora oraz całkowita pojemność bramkowa tranzystora wejściowego), C_f pojemnością całkującą ładunek zdeponowany w detektorze, $\overline{e_n^2}$ ekwiwalentnymi szumami napięciowymi na wejściu wzmacniacza, $\overline{i_n^2} = 4kT/R_f$ szumami prądowymi rezystora sprzężenia zwrotnego.

Układ kształtujący prezentowanej elektroniki front-end jest typowym filtrem quasi-gaussowskim drugiego rzędu, o module transmitancji danym wyrażeniem (3.3.7) [95]:

$$|H(i\omega)|^2 = h_0^2 \frac{\omega^2 \tau_{sh}^2}{(1 + \omega^2 \tau_{sh}^2)^3}, \quad (3.3.7)$$

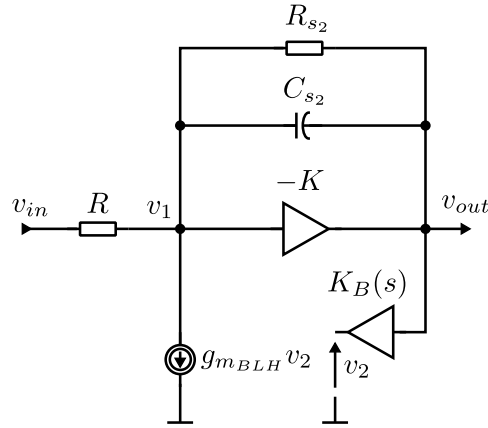
gdzie τ_{sh} jest stałą czasową kolejnych stopni układu kształtującego a h_0 wzmocnieniem napięciowym filtru CR-RC².

Amplituda odpowiedzi impulsowej pełnego toru dana jest formułą (3.3.8) [95]:

$$V_{out}^{max} = 2 \frac{Q_{in}}{C_f} h_0 e^{-2}. \quad (3.3.8)$$

Oprócz szumów generowanych przez elementy dołączone do wejścia układu, silną kontrybucję szumową wykazuje również tranzystor wyjściowy układu stabilizacji linii bazowej BLH. Aby uwzględnić kontrybucję szumów tranzystora wyjściowego układu BLH, należy obliczyć transmitancję ostatniego stopnia kształtującego z uwzględnieniem układu BLH. Schemat do analizy przedstawiono na rysunku 3.15. W trakcie analizy poczyniono następujące założenia: wzmacniacz wykorzystany w układzie filtru posiada nieskończone pasmo i skończone wzmocnienie o wartości K , natomiast układ BLH jest przybliżony źródłem sterowanym $g_{m_{BLH}} v_2$ i wzmacniaczem o transmitancji $K_B(s) = K_B/(1+s/p_B)$, gdzie p_B jest biegunem dominującym układu BLH. Wzmacniacze jako sterowane źródła napięciowe łączą ze sobą potencjały v_1 , v_2 i v_{out} , co w rezultacie prowadzi do prostego równania określającego napięcie wyjściowe v_{out} w funkcji napięcia wejściowego v_{in} (3.3.9):

$$\left[\frac{1}{KR} + \left(\frac{1}{R_{s2}} + sC_{s2} \right) \frac{K+1}{K} + g_{m_{BLH}} \frac{K_B}{1 + \frac{s}{p_B}} \right] v_{out} = \frac{v_{in}}{R}, \quad (3.3.9)$$



Rysunek 3.15: Małosygnałowy schemat użyty do obliczenia transmitancji ostatniego stopnia filtra wraz z układem BLH.

gdzie $g_{m_{BLH}}$ jest transkonduktancją tranzystora wyjściowego w układzie BLH. Rozwiązaniem powyższego równania, po przejściu ze wzmacnieniami wzmacniacza do nieskończoności, w celu uproszczenia wyrażenia, jest funkcja postaci (3.3.10):

$$v_{out} = \frac{R_{s_2}}{R} \frac{s/GBW_{BLH}}{(1 + s\tau_{sh})(1 + s/GBW_{BLH})} v_{in}, \quad (3.3.10)$$

gdzie $GBW_{BLH} = g_{m_{BLH}} R_{s_2} K_{BPB}$ jest polem wzmacnienia układu BLH. Zakładając tranzystor wyjściowy układu BLH jako jedyne źródło szumów, gęstość widmowa ich mocy na wyjściu będzie wynosić (3.3.11):

$$\overline{v_{n_{out}}^2} = \left(4kT\gamma_n g_{m_{BLH}} + \frac{K_{fn}}{f} \frac{g_{m_{BLH}}^2}{C_{ox}^2 W_{BLH} L_{BLH}} \right) \frac{R_{s_2}^4}{R^2} \frac{\omega^2/GBW_{BLH}^2}{(1 + \omega^2\tau_{sh}^2)(1 + \omega^2/GBW_{BLH}^2)}, \quad (3.3.11)$$

gdzie R_{s_2} jest rezystancją sprzężenia zwrotnego w ostatnim stopniu kształtującym, W_{BLH} i L_{BLH} wymiarami tranzystora wyjściowego BLH.

Łącząc ze sobą wyrażenie na widmową gęstość mocy szumów na wyjściu przedwzmacniacza (3.3.6) z kwadratem modułu transmitancji układu kształtującego (3.3.7) i dodając do nich widmową gęstość mocy szumów pochodzących od układu BLH (3.3.11) otrzymuje się, po przecałkowaniu w całej dziedzinie częstotliwości i spierwiastkowaniu, wartość skuteczną napięcia szumów na wyjściu układu elektroniki front-end,

daną wyrażeniem (3.3.12):

$$V_{RMS} = h_0 \left[\frac{3kT}{8R_f C_f^2} \tau_{sh} + \frac{kT}{8g_{m1}} \left(\gamma_{n1} + \gamma_{na} \frac{g_{ma}}{g_{m1}} \right) \frac{(C_{in} + C_f)^2}{C_f^2} \frac{1}{\tau_{sh}} + \frac{1}{4} \frac{K_f \sqrt{I_d}}{\sqrt{C_{ox}^3 W^3 L}} \cdot \frac{(C_{in} + C_f)^2}{C_f^2} + \frac{kT g_{mBLH} R_{s2}^2}{h_0^2 \tau_{sh}} + \frac{K_{fn} g_{mBLH}^2 R_{s2}^2}{h_0^2 C_{ox}^2 W_{BLH} L_{BLH}} \ln \left(\frac{GBW_{BLH}^{-1}}{\tau_{sh}} \right) \right]^{\frac{1}{2}}, \quad (3.3.12)$$

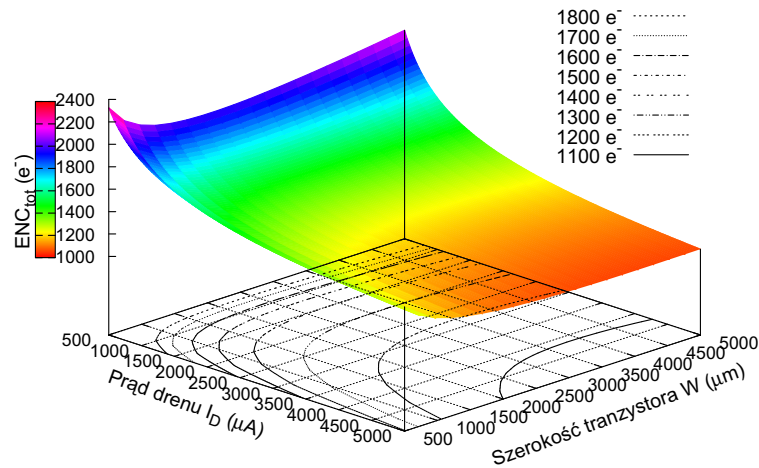
Dzieląc wartość skuteczną szumów na wyjściu układu przez amplitudę odpowiedzi na ładunek elementarny, można otrzymać wyrażenie na ENC w postaci (3.3.13):

$$ENC = \frac{e^2}{4} \left[\frac{3kT}{2R_f} \tau_{sh} + \frac{1}{2} \frac{kT}{g_{m1}} \left(\gamma_{n1} + \gamma_{na} \frac{g_{ma}}{g_{m1}} \right) \frac{(C_{in} + C_f)^2}{\tau_{sh}} + \frac{K_f \sqrt{I_d}}{\sqrt{C_{ox}^3 W^3 L}} \cdot (C_{in} + C_f)^2 + \frac{2kT g_{mBLH} R_{s2}^2 C_f^2}{h_0^2 \tau_{sh}} + \frac{2K_{fn} g_{mBLH}^2 R_{s2}^2 C_f^2}{h_0^2 C_{ox}^2 W_{BLH} L_{BLH}} \ln \left(\frac{GBW_{BLH}^{-1}}{\tau_{sh}} \right) \right]^{\frac{1}{2}}. \quad (3.3.13)$$

Pierwszy składnik wyrażenia pod pierwiastkiem przedstawia szumy rezystora rozładowującego pojemność sprzężenia zwrotnego przedwzmacniacza i jest proporcjonalny do stałej czasowej układu kształtującego. Aby zniwelować ów przyczynek w przypadku długich czasów kształtowania, należy wybrać największą możliwą, z punktu widzenia szybkości rozładowania pojemności całkowitej, wartość rezystancji R_f . Drugi składnik związany jest z szumami termicznymi tranzystora wejściowego, natomiast trzeci z szumem migotania tegoż tranzystora. Tranzystory wejściowe przedwzmacniaczy ładunkoczułych, pracujących z dość wysokimi wartościami pojemności detektora, są zazwyczaj tranzystorami o dużej powierzchni (ich szerokość może osiągnąć kilka mm). Dodatkowo tranzystory z kanałem typu p mają bardzo niski współczynnik K_f szumów migotania, zatem składnik związany z szumami kolorowymi odgrywa bardzo małą rolę. Przedostatni składnik, związany z szumem prądowym stopnia wyjściowego układu BLH jest, podobnie jak szumy termiczne tranzystora wejściowego, odwrotnie proporcjonalny do stałej czasowej układu kształtującego. Wynika to z faktu, iż widmo szumu tranzystora BLH jest ograniczane od góry przez filtr dolnoprzepustowy jakim jest ostatni stopień kształtujący. Ostatni składnik związany jest z szumami migotania tranzystora wyjściowego BLH. Jest on istotny, zwłaszcza dla niskich pojemności detektora, z powodu małej powierzchni oraz wysokiego współczynnika szumów kolorowych w tranzystorach typu n. Należy

zaznaczyć, iż zarówno rezystor R_{s_2} ustalający wzmocnienie ostatniego stopnia oraz prąd płynący w stopniu wyjściowym BLH, a zatem transkonduktancja $g_{m_{BLH}}$ mogą wносить istotną kontrybucję do ENC układu, mimo iż są owe szумы dzielone przez wzmocnienie całego toru h_0/C_f .

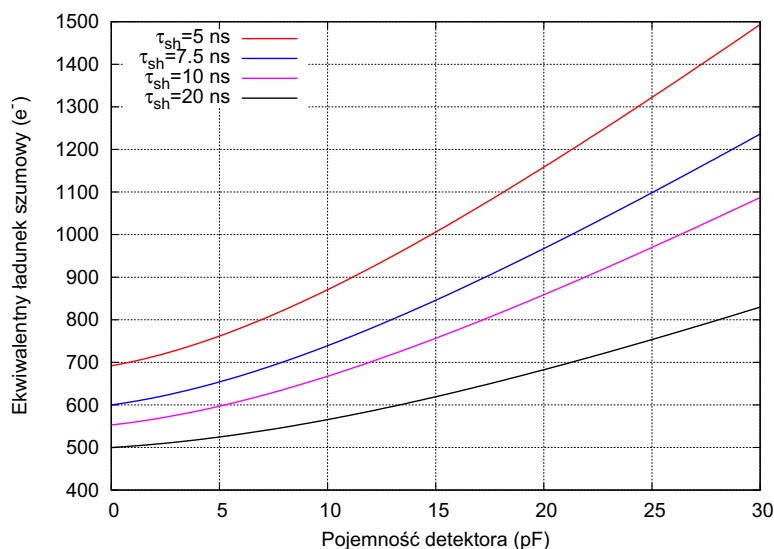
Korzystając z wyrażenia (3.3.13) oraz wyprowadzonych w rozdziale 1.2.2 formuł na transkonduktancję, dokonano optymalizacji szumowej tranzystora wejściowego. Rysunek 3.16 przedstawia zależność ENC od prądu drenu oraz szerokości tranzystora wejściowego dla 25 pF pojemności detektora, 10 ns czasu kształtowania oraz wzmocnienia przedwzmacniacza wynoszącego 2 mV/fC (8 mV/fC dla całego toru). Wartość



Rysunek 3.16: ENC w funkcji prądu drenu i szerokości tranzystora wejściowego dla 25 pF pojemności detektora i 10 ns czasu kształtowania.

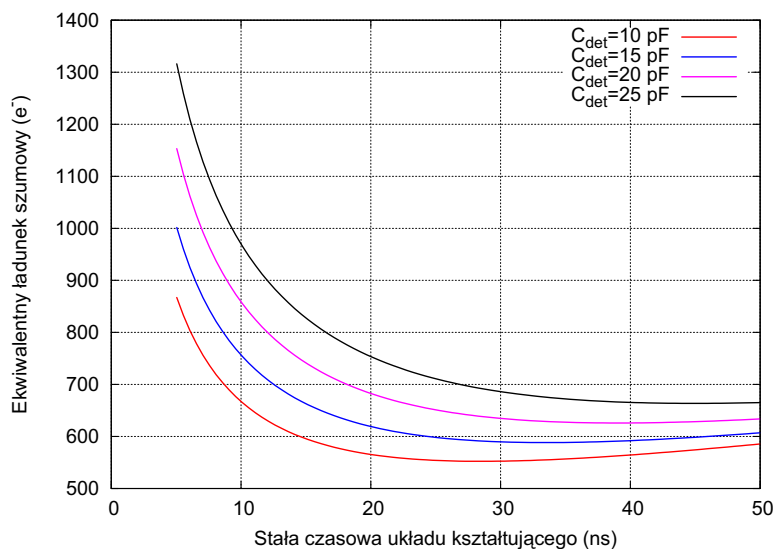
ENC systematycznie spada wraz ze wzrostem prądu drenu, natomiast dla ustalonego prądu, minimum ENC przesunę się w stronę mniejszych szerokości wraz z obniżeniem prądu. Ze względu na ograniczenie na pobór mocy przez układ, ustalono prąd drenu tranzystora wejściowego na 2 mA. Dla tej wartości prądu drenu, minimalizacja ENC występuje dla tranzystora o szerokości 3.175 mm i wynosi 1298 e⁻. Z drugiej strony zależność ENC w funkcji szerokości, dla wartości W większych niż 1.5 mm, jest funkcją wolnozmienną. Dlatego przyjęto szerokość wynoszącą 2 mm, dla której ENC wynosi tylko o 24 e⁻ więcej, ale dla której tranzystor wejściowy posiada niższą pojemność i wyższy współczynnik inwersji zapewniający wyższą częstotliwość pracy. Jak przedstawiono na rysunku 3.17, dla małych wartości pojemności detektora poniżej 10 pF, zaczynają dominować szумы prądowe od tranzystora wyjściowego układu

BLH, a dla większych stałych czasowych układu kształtującego również kontrybucja szumów od rezystora sprzężenia zwrotnego przedwzmacniacza. Dla czterech



Rysunek 3.17: Zależność ENC od pojemności detektora dla różnych stałych czasowych układu kształtowania.

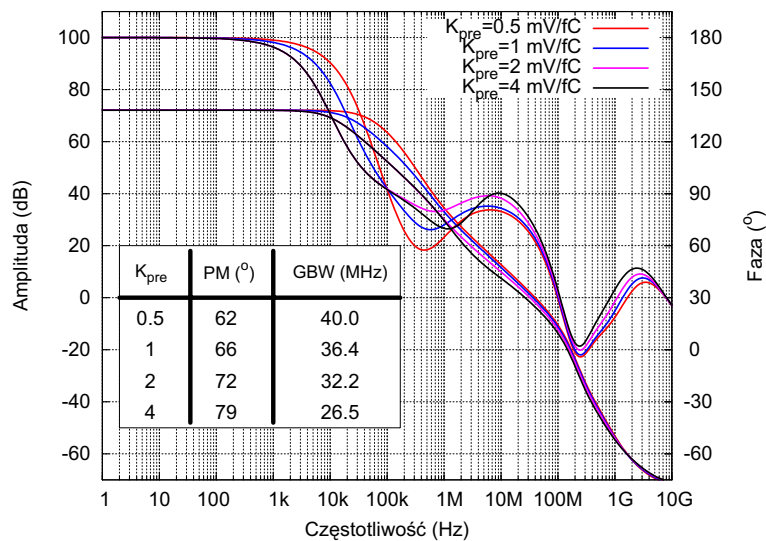
wybranych wartości pojemności detektora w zakresie od 10 do 25 pF, wykreślono na rysunku 3.18 zależność ENC od stałej czasowej układu kształtującego. Optymalna



Rysunek 3.18: ENC w funkcji stałej czasowej układu kształtującego

wartość stałej czasowej układu kształtującego rośnie wraz ze wzrostem pojemności

M_5) do prądu gałęzi wzmacniającej (M_4 , M_6) ustalono na 19:1. Wymiary wyjściowego wtórnika (M_8) ustalono na $200\mu\text{m}/0.35\mu\text{m}$, przy prądzie polaryzującym 0.5 mA, uzyskując około $200\ \Omega$ rezystancji wyjściowej. Pole wzmocnienia nieobciążonego wzmacniacza (brak pętli sprzężenia zwrotnego oraz pojemności dołączonych na wejściu i wyjściu układu) wynosi ok. 1.04 GHz. Symulacje stabilności przeprowadzono dla różnych ustawień wzmocnienia ładunkoczułego przedwzmacniacza. Rysunek 3.20 przedstawia charakterystyki częstotliwościowe przedwzmacniacza dla czterech trybów wzmocnienia. Dla domyślnej wartości wzmocnienia przedwzmac-

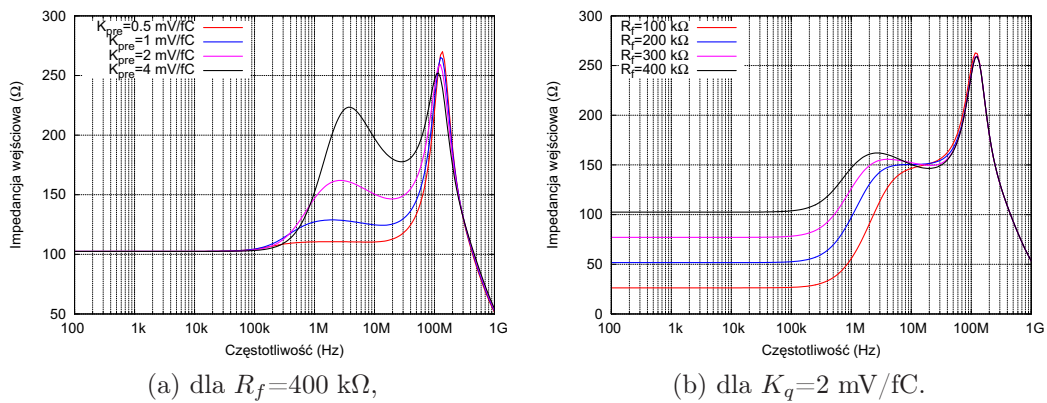


Rysunek 3.20: Charakterystyki częstotliwościowe przedwzmacniacza ładunkoczułego.

niacza wynoszącej 2 mV/fC symulowany margines fazy wynosi 72° co jest wartością bezpieczną. Zmiana trybu na pracę z mniejszym wzmocnieniem ładunkowym obniża margines fazy sygnału zwrotnego, który jednak nie spada poniżej akceptowalnego poziomu 60° .

Kolejnym ważnym parametrem jest impedancja wejściowa przedwzmacniacza wpływająca na wartość przesłuchów między kanałami. Ze względu na możliwość zmiany wartości elementów tworzących sprzężenie zwrotne przedwzmacniacza oraz cztery możliwe stałe czasowe układu kształtowania, jest ona zależna od ustawień układu. Rysunek 3.21 przedstawia zależność częstotliwościową impedancji wejściowej w funkcji wzmocnienia oraz rezystancji sprzężenia przedwzmacniacza.

W obszarze niskich częstotliwości impedancja wejściowa zależy od wartości rezystora sprzężenia zwrotnego i wynosi od 26 do $102\ \Omega$, by w obszarze częstotliwości

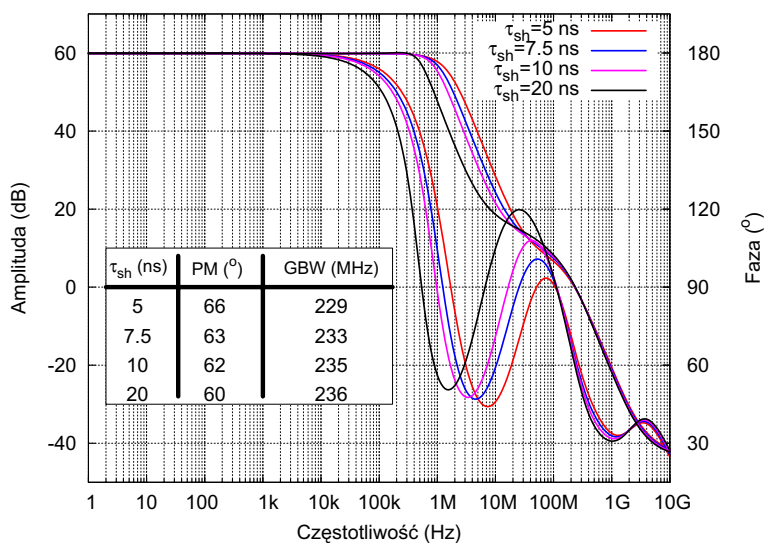


Rysunek 3.21: Impedancja wejściowa przedwzmacniacza układu elektroniki front-end dla detektorów słomkowych.

sygnału uzależnić się jedynie od pojemności sprzężenia zwrotnego, czyli wzmocnienia przedwzmacniacza. Dla najdłuższego czasu kształtowania $T_p = 40\text{ ns}$ (co odpowiada częstotliwości $f \approx 4\text{ MHz}$) impedancja wejściowa zmienia się od $110\ \Omega$ dla najniższej wartości wzmocnienia do $220\ \Omega$ dla najwyższej. W przypadku najszybszego kształtowania wynoszącego 10 ns (odpowiadająca częstotliwość to $f \approx 15\text{ MHz}$) rozrzut impedancji w zależności od wzmocnienia zmniejsza się do zakresu $110\text{--}185\ \Omega$.

3.4.2. Pierwszy stopień kształtujący

Wzmacniacz użyty w pierwszym stopniu kształtującym jest przeskalowaną kopią przedwzmacniacza. Różni się on poborem mocy i stosunkiem prądów w gałęziach kaskodowej i rozszerzającej transkonduktancję tranzystora wejściowego. Tranzystor wejściowy o wymiarach $500\ \mu\text{m}/0.35\ \mu\text{m}$ jest polaryzowany prądem 0.5 mA , stosunek prądów w gałęziach ustalono na $5/3$ na korzyść gałęzi zwiększającej transkonduktancję. Wtórnik wyjściowy o wymiarach $600\ \mu\text{m}/0.35\ \mu\text{m}$ polaryzowany jest prądem 0.4 mA . Dodatkowo aby poprawić stabilność układu, między wyjście kaskody a masę dołączono kondensator o pojemności 200 fF . Charakterystyki częstotliwościowe pierwszego stopnia kształtującego dla czterech możliwych stałych czasowych filtru, tj. $5, 7.5, 10$ i 20 ns przedstawia rysunek 3.22. Wzmacniacz wykazuje wzmocnienie w otwartej pętli na poziomie 60 dB i marginesie fazy spadającym wraz ze zwiększeniem stałej czasowej pętli sprzężenia zwrotnego, jednak pozostającym na bezpiecznym poziomie powyżej 60° .



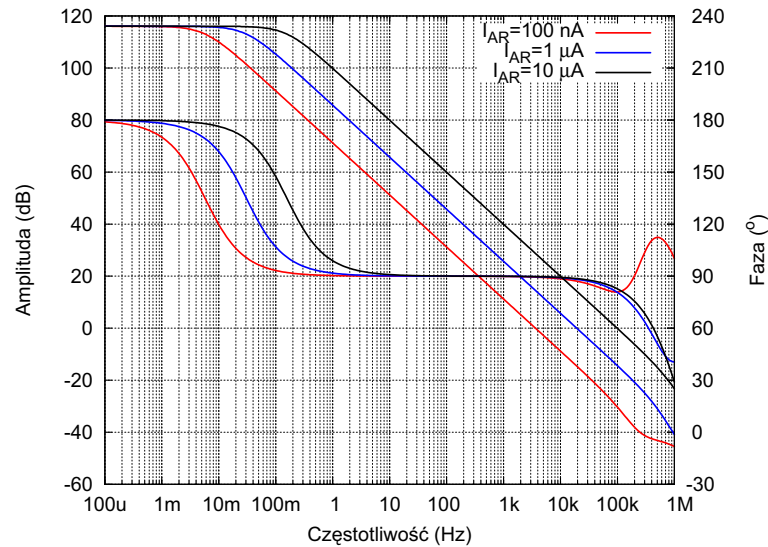
Rysunek 3.22: Charakterystyki częstotliwościowe pierwszego stopnia kształtującego.

3.4.3. Układ stabilizacji linii bazowej BLH

Układ stabilizacji linii bazowej pracuje jako dodatkowy element ujemnego sprzężenia zwrotnego ostatniego stopnia kształtującego. Jego głównym zadaniem jest utrzymać stały poziom linii bazowej, bez względu na zmiany temperatury jak i napięcia zasilania. W przeprowadzonych symulacjach zbadano stałoprądowe zachowanie układu oraz stabilność i położenie jego bieguna dominującego w funkcji polaryzacji aktywnego rezystora. Zmiana napięcia zasilania w przedziale od 2.2 do 3.6 V powoduje zmianę poziomu linii bazowej o zaledwie 0.7 mV. Natomiast zmiana temperatury otoczenia od -50 do 100 stopni Celsjusza zmienia poziom napięcia odniesienia o ok. 0.15 mV. Rysunek 3.23 przedstawia charakterystyki częstotliwościowe układu BLH dla trzech wartości prądu polaryzującego układ aktywnego rezystora, odpowiednio 0.1, 1 oraz 10 μA . Układ BLH wykazuje się wysokim wzmocnieniem w otwartej pętli wynoszącym 116 dB, natomiast położeniem jego bieguna dominującego można łatwo sterować w szerokim zakresie częstotliwości. Zmiana prądu polaryzującego aktywny rezystor w zakresie od 0.1 do 10 μA , powoduje zmianę położenia bieguna układu BLH w zakresie od 5 do 150 mHz.

3.4.4. Symulacje pełnego toru odczytowego

W tej sekcji przedstawiono symulacje pełnego toru odczytowego, które miały za zadanie sprawdzić parametry czasowe układu, liniowość, zakres dynamiczny oraz odpowiedź układu na impuls generowany przez słomkowy detektor proporcjonalny.

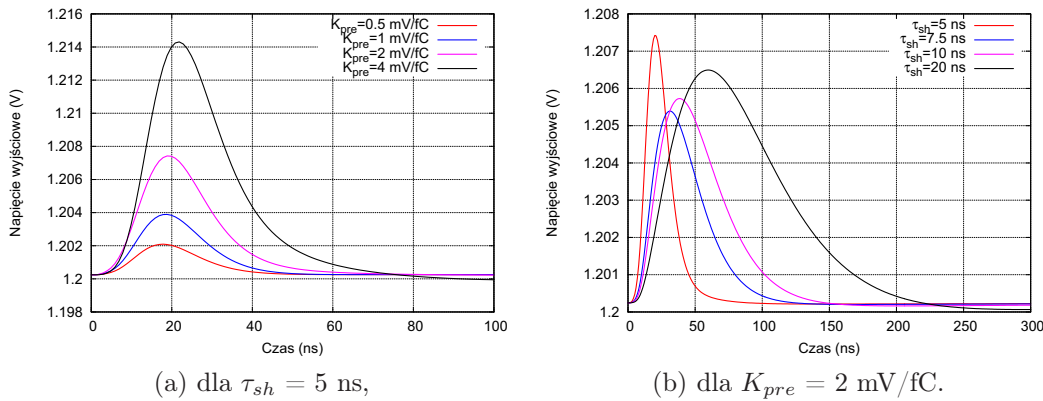


Rysunek 3.23: Charakterystyki częstotliwościowe układu BLH.

Pobór mocy układu to 14.9 mW na kanał, dodatkowo nadajniki LVDS pobierają 11.9 mW każdy oraz 1.2 mW pobiera układ polaryzujący wspólny dla wszystkich kanałów.

3.4.4.1. Odpowiedzi czasowe układu

Pełny tor odczytowy układu elektroniki front-end może zostać skonfigurowany do pracy z układem eliminacji ogona lub z czystym kształtowaniem typu CR-RC². Dodatkowo umożliwia on zmianę wzmocnienia oraz stałej czasowej sprzężenia zwrotnego przedwzmacniacza i dopasowanie do niej stałej czasowej układu PZC. Symulowane odpowiedzi impulsowe układu, w konfiguracji bez eliminacji ogona, na ładunek 1 fC i dla różnych ustawień wzmocnienia oraz czasu kształtowania, przedstawia rysunek 3.24. Odpowiedzi dla stałej czasowej układu kształtowania wynoszącej 5 ns wykazują brak przerzutów dla niskich wzmocnień przedwzmacniacza, natomiast czas kształtowania jest większy niż teoretyczne 10 ns i wynosi 17 ns dla $K_{pre} = 0.5 \text{ mV/fC}$ i rośnie do 21 ns dla trybu o najwyższym wzmocnieniu. Dodatkowo tryb z najwyższym wzmocnieniem wykazuje kilkuprocentowy przerzut sygnału. Czynnikiem odpowiedzialnym za zwiększenie czasu kształtowania są, z jednej strony skończony czas narastania impulsu wyjściowego przedwzmacniacza, porównywalny ze stałą czasową układu kształtowania, z drugiej strony rezystancje i pojemności kluczy używanych do konfiguracji trybów pracy układu front-end. Natomiast przerzuty sygnału dla ustawień wysokiego wzmocnienia przedwzmacniacza są spowodowane przez parasytniczną pojemność rezystora w sprzężeniu przedwzmacniacza, która w trybie



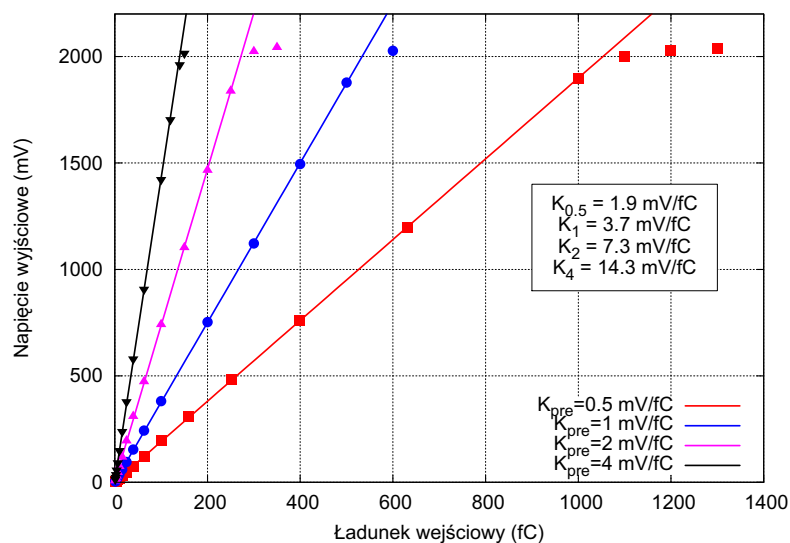
Rysunek 3.24: Odpowiedzi czasowe układu na wymuszenie impulsowe o ładunku 1 fC.

o najwyższym wzmocnieniu stanowi aż 80% pojemności całkującej. Powoduje to przesunięcie stałej czasowej przedwzmacniacza w stronę niższych wartości, wprowadzenie dodatkowego bieguna i brak pełnej kompensacji tej pierwszej przez zero układu PZC. Analizę wpływu pojemności pasożytniczej rezystora na odpowiedź czasową przedwzmacniacza można znaleźć w pracy [121].

W przypadku zmiany ustawień stałej czasowej układu kształtującego uzyskiwane są czasy kształtowania odpowiednio 19, 30, 37 oraz 59 ns. Tak drastyczne wydłużenie czasu kształtowania spowodowane jest wpływem rezystancji kluczy dołączających pojemności w układzie PZC. Otóż rezystancje kluczy na poziomie 800 Ω w połączeniu z pojemnościami zmieniającymi się w zakresie od 7.5 do 20 pF dodają dodatkowy biegun w okolicach stałej czasowej układu kształtującego, zwiększając w praktyce rząd filtru i tym samym czas kształtowania sygnału.

3.4.4.2. Liniowość

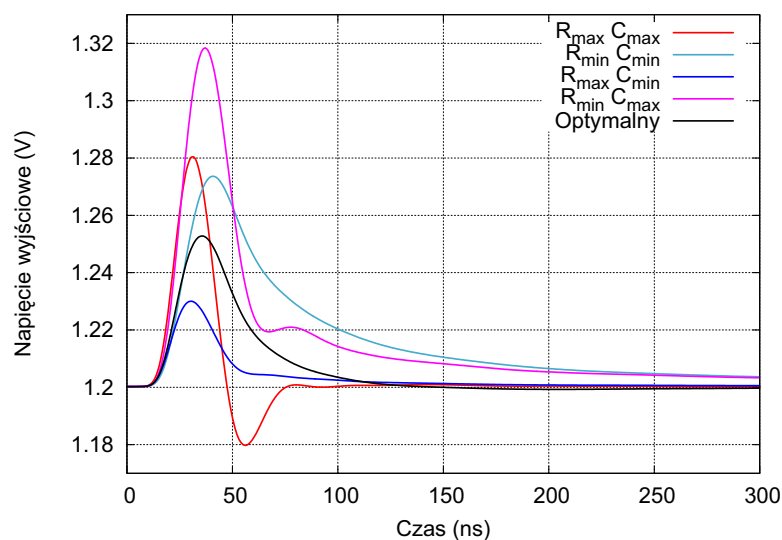
Przedwzmacniacz ładunkoczuły może być ustawiany do pracy z czterema możliwymi wzmocnieniami 0.5, 1, 2 i 4 mV/fC. W przypadku konfiguracji układu eliminacji ogona TC do pracy z czystym kształtowaniem typu CR-RC² wzmocnienie pełnego toru jest około cztery razy większe niż wzmocnienie przedwzmacniacza. Rysunek 3.25 przedstawia zależność amplitudy napięcia wyjściowego w funkcji wstrzykiwanego ładunku, dla różnych trybów wzmocnienia przedwzmacniacza. Wyjściowy zakres dynamiczny układu wynosi 2 V, natomiast zależnie od wzmocnienia plasującego się między 1.9 a 14.3 mV/fC, wejściowy zakres dynamiczny zmienia się w zakresie od 140 fC do 1.1 pC.



Rysunek 3.25: Zależność amplitudy napięcia wyjściowego od wstrzykiwanego ładunku, dla różnych trybów wzmocnienia przedwzmacniacza.

3.4.4.3. Eliminacja ogona jonowego

Sprawność układu eliminacji ogona jonowego sprawdzono, wstrzykując na wejście układu impuls prądowy wygenerowany w programie Garfield [104], dla słomkowego detektora proporcjonalnego. Rysunek 3.26 przedstawia odpowiedź układu na symulowany impuls detektora dla różnych ustawień układu eliminacji ogona. Ustawienie

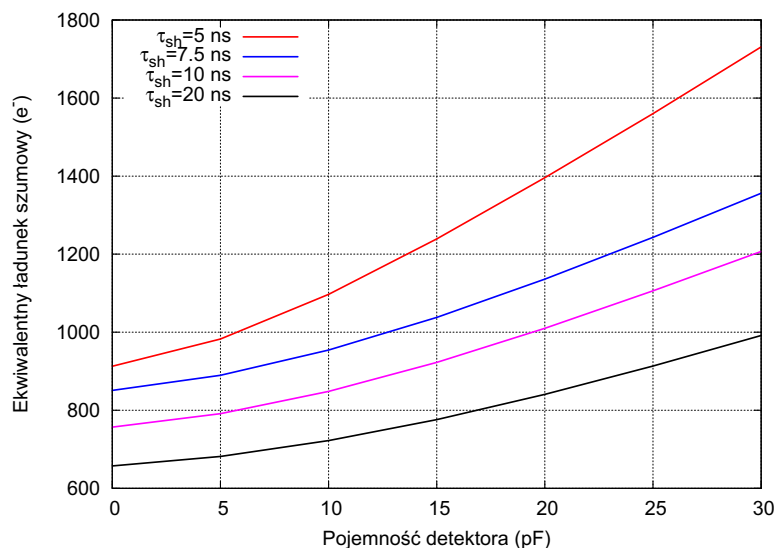


Rysunek 3.26: Odpowiedź układu front-end na impuls generowany w detektorze gazowym dla różnych ustawień układu eliminacji ogona jonowego.

dwóch najdłuższych stałych czasowych powoduje przekompensowanie ogona objawiające się przerzutem impulsu, natomiast drugi skrajny przypadek nie eliminuje ogona jonowego, w wyniku czego impuls opada z długą stałą czasową. Spośród wszystkich 4096 ustawień układu eliminacji ogona, jest dużo możliwości pozwalających wyeliminować ogon jonowy bez przerzutu lub z przerzutem mieszczącym się w 1% amplitudy. Wadą zastosowanego układu eliminacji ogona jonowego jest zmiana wzmocnienia toru odczytowego związana ze zmianą ustawień układu TC, która jednakże może być korygowana ustawieniem wzmocnienia przedwzmacniacza.

3.4.4.4. Szumy

Poprawność przeprowadzonej analizy szumowej została sprawdzona w symulacjach. Zależność ENC od pojemności detektora dla czterech dostępnych stałych czasowych układu kształtującego przedstawia rysunek 3.27. W porównaniu do wyni-

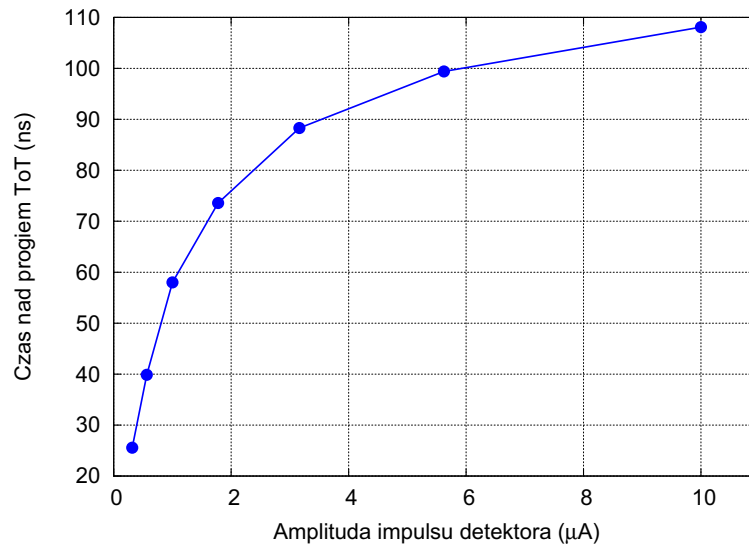


Rysunek 3.27: Zależność ENC od pojemności detektora dla różnych stałych czasowych układu kształtującego.

ków analitycznych (rysunek 3.17), wyniki symulacji pokazują wartości ENC o około 200 e⁻ większe, co jest spowodowane niższym wzmocnieniem ładunkowym i tym samym większym wpływem szumów tranzystora wyjściowego BLH. Dodatkowo należy mieć na uwadze, iż w modelu analitycznym uwzględniono jedynie siedem elementów układu zawierającego kilkaset tranzystorów i elementów biernych, które mimo iż kontrybuują w minimalnym stopniu do ENC, sumarycznie mogą wprowadzać pewną wartość dodaną.

3.4.4.5. Pomiar czasu

Zastosowanie układu dyskryminatora amplitudy pozwala na pomiar zarówno czasu zdarzenia jak i amplitudy impulsu poprzez pomiar czasu nad progiem. Dyskryminacja na czole impulsu odznacza się zależnością czasu odpowiedzi dyskryminatora od amplitudy impulsu – jest to tzw. efekt wędrowania (ang. *Time Walk*) [115] – oraz efektem drżenia (ang. *jitter*) wynikającym z rozmycia szumowego impulsu. W opisywanym układzie efekt wędrowania, dla impulsów o ładunku z zakresu od 4 do 64 fC, wynosi ok. 6 ns, natomiast *jitter* na poziomie jednego odchylenia standardowego plasuje się w okolicy 0.3 ns, dla najkrótszej stałej czasowej układu kształtującego. Rysunek 3.28 przedstawia zależność czasu nad progiem ToT od amplitudy impulsu generowanego w detektorze. Nieliniowa zależność między ToT a amplitudą impulsu



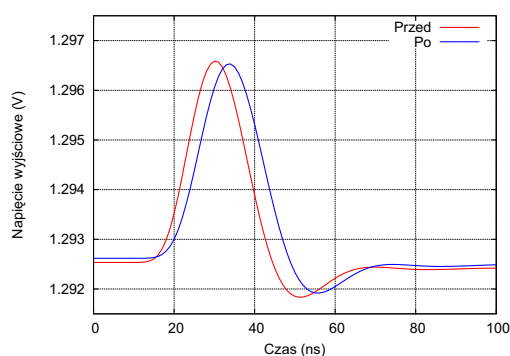
Rysunek 3.28: Zależność ToT od amplitudy impulsu prądowego.

generowanego w detektorze wynika z pseudogaussowskiego kształtowania CR-RC² i jest opisana funkcją *W* Lamberta, do momentu nasycenia się przedwzmacniacza.

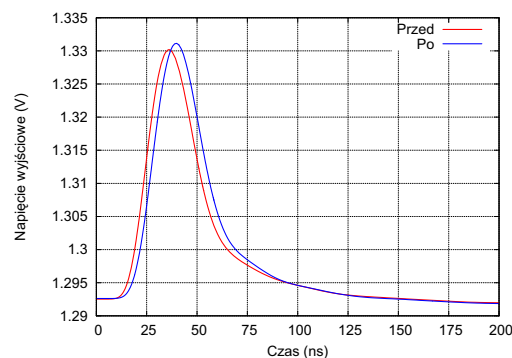
3.4.5. Symulacje po ekstrakcji elementów pasożytniczych

Ostatnim punktem w procesie weryfikacji układu scalonego, przed wysłaniem go do produkcji, są symulacje układu z elementami pasożytniczymi wyekstrahowanymi z planu masek technologicznych układu. Ze względu na specyfikę części cyfrowej układu, odpowiedzialnej za konfigurację wzmacnień i stałych czasowych różnych bloków elektroniki front-end, przeprowadzenie kompleksowych symulacji całego układu jest zbyt czasochłonne, gdyż należy za każdym razem wprowadzić odpowiednie 25–o

bitowe słowo konfigurujące. Wobec tego dokonano porównania symulacji czasowych odpowiedzi układu przed i po wyekstrahowaniu elementów pasożytniczych planu masek, dla domyślnych ustawień układu front-end, tj. dla ustawień wzmocnienia przedwzmacniacza 2 mV/fC, najkrótszego czasu kształtowania i włączonego układu TC. Rysunek 3.29 przedstawia odpowiedzi układu na wyjściu analogowym, odpowiednio na impuls w postaci delty Diraca (rysunek 3.29a) jak i impuls detektora słomkowego (rysunek 3.29b), zarówno przed jak i po dokonaniu ekstrakcji planu masek układu. Dla domyślnych ustawień układ wykazuje wzmocnienie ładunkowe w oko-



(a) odpowiedzi na deltę Diraca,



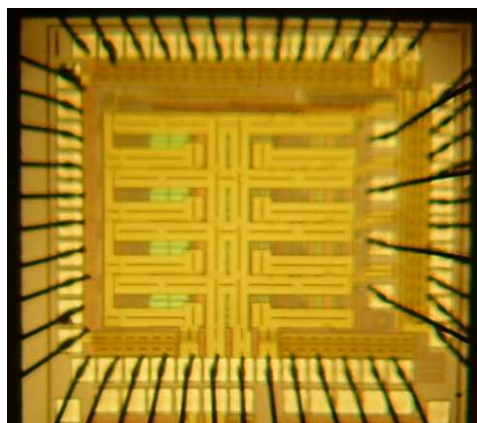
(b) odpowiedzi na impuls detektora.

Rysunek 3.29: Wyniki symulacji czasowych dla układu przed i po ekstrakcji pasożytniczych elementów planu masek układu.

licy 4.1 mV/fC, przy poziomie szumów ENC wynoszących $1971 e^-$ i czasie kształtowania wynoszącym 19 ns. Pasożytnicze elementy pojemnościowo-rezystancyjne wynikające z planu masek układu, powodują nieznaczne zmniejszenie wzmocnienia do 3.9 mV/fC, zwiększając szумы do poziomu $2236 e^-$ i co najważniejsze zwalniając układ o ponad 10%, wydłużając czas kształtowania do 22 ns. W przeciwieństwie do odpowiedzi na deltę Diraca, w przypadku sygnału z detektora można zauważyć wzrost amplitudy odpowiedzi związany ze wzrostem stałej czasowej przedwzmacniacza ładunkowego i tym samym większym stopniu całkowania ładunku zgromadzonego w detektorze.

3.5. Parametryzacja prototypu

Zaprojektowany układ elektroniki odczytu dla detektorów słomkowych został wykonany w technologii CMOS AMS 350 nm. Zdjęcie prototypu zawierającego cztery kanały elektroniki front-end przedstawia rysunek 3.30. Powierzchnia układu



Rysunek 3.30: Fotografia prototypu przybondowanego do płytki testowej.

to $1.5 \times 1.2 \text{ mm}^2$, przy czym pojedynczy kanał ma wymiary $1130 \times 200 \mu\text{m}^2$. Szerokość pojedynczego kanału jest zdeterminowana szerokością nadajnika LVDS zawierającego dwa cyfrowe pady wyjściowe. Wyjście analogowe każdego z kanałów doprowadzone jest do padu wyjściowego umieszczonego w połowie szerokości kanału, przed układem nadajnika LVDS. Parametryzację prototypu przeprowadzono dla różnych trybów pracy, przy różnych pojemnościach wejściowych. Parametry szumowe oraz liniowość zbadano wykorzystując odczyt binarny, mierząc krzywe całkowe i odczytując z ich punktu przegięcia amplitudę impulsu, natomiast z ich rozmycia, wartość szumów napięciowych na wyjściu. Wykorzystując wyjście analogowe zaobserwowano kształt impulsów wyjściowych oraz zbadano stabilność linii bazowej w zależności od zmian temperatury czy napięcia zasilania. Podłączając słomkowy detektor proporcjonalny oraz używając źródła promieniowania rentgenowskiego ^{55}Fe przeprowadzono optymalizację ustawień układu eliminacji ogona jonowego oraz zmierzono widmo energetyczne tegoż źródła, korzystając z metody pomiaru czasu nad progiem oraz amplitudy impulsu analogowego. Ostatnim etapem była parametryzacja wielokanałowego systemu odczytu podczas pomiarów na wiązce akceleratora cząstek i wyznaczenie przestrzennej zdolności rozdzielczej systemu detekcyjnego.

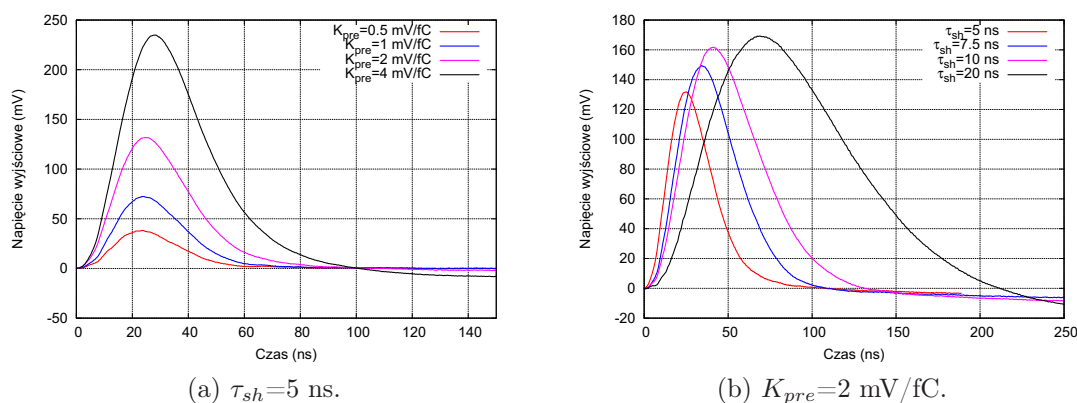
Pierwsze pomiary układu przeprowadzono na płytce testowej obciążonej kilkoma wadami projektowymi. Otóż brak stabilizatorów napięcia oraz sposób poprowadzenia ścieżek metalowych do wejść testowych, zwiększało przesłuchy międzykanałowe oraz ilość wstrzykiwanego na wejście ładunku. Dlatego wyniki pomiarów uzyskane na pierwszej płytce testowej należy traktować bardziej jako wyniki jakościowe, szczególnie jeśli chodzi o wartości wzmocnień i szumów układu. Wyniki te zostaną zbior-

czo przedstawione w pierwszej podsekcji, natomiast uzyskane na 32-u kanałowej płycie odczytowej nie cierpiącej na wspomniane problemy, używanej w dalszych etapach eksperymentu, pokazane zostaną w dalszej części niniejszej sekcji.

3.5.1. Jakościowe wyniki pomiarów uzyskane na pierwszej płycie testowej

3.5.1.1. Odpowiedzi czasowe układu

Odpowiedzi układu elektroniki front-end na wymuszenie dirakowskie o ładunku 10 fC, dla konfiguracji z wyłączonym układem eliminacji ogona jonowego, zostały przedstawione na rysunku 3.31. Zmierzone odpowiedzi dla stałej czasowej układu

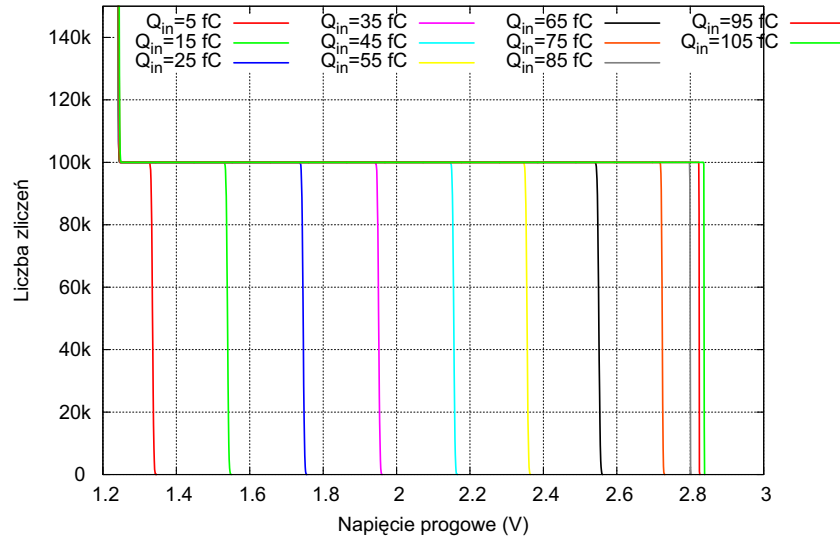


Rysunek 3.31: Odpowiedzi układu elektroniki front-end na impulsy niosące 10 fC ładunku w trybie czystego kształtowania CR-RC².

kształtującego wynoszącej 5 ns dobrze odzwierciedlają kształt impulsu z symulacji przedstawionych na rysunku 3.24a. Natomiast zmierzony czas kształtowania impulsu jest odpowiednio dłuższy w wyniku pasożytniczych stałych czasowych wynikających z planu masek układu. Zmierzone wartości czasu kształtowania dla $\tau_{sh}=5$ ns plasują się, w zależności od wzmocnienia, w zakresie od 23 do 28 ns i rosną wraz ze wzrostem wzmocnienia przedwzmacniacza. Natomiast dla trybu o wzmocnieniu przedwzmacniacza wynoszącym 2 mV/fC i kolejnych stałych czasowych układu kształtującego, uzyskano czasy kształtowania odpowiednio 25, 34, 41 i 67 ns. Znacząco dłuższy czas kształtowania dla trybów wolniejszych jest spowodowany zwiększeniem rzędu filtra związanym z pasożytniczymi biegunami pochodzącymi od kluczy przyłączających pojemności układu PZC.

3.5.1.2. Liniowość układu

Dla różnych ustawień wzmocnienia przedwzmacniacza w trybie z wyłączonym układem eliminacji ogona dokonano pomiaru liniowości układu, korzystając z metody pomiaru krzywych całkowych na wyjściu dyskryminatora amplitudy. Rysunek 3.32 przedstawia przykładowe krzywe całkowe uzyskane z pomiarów. Krzywa



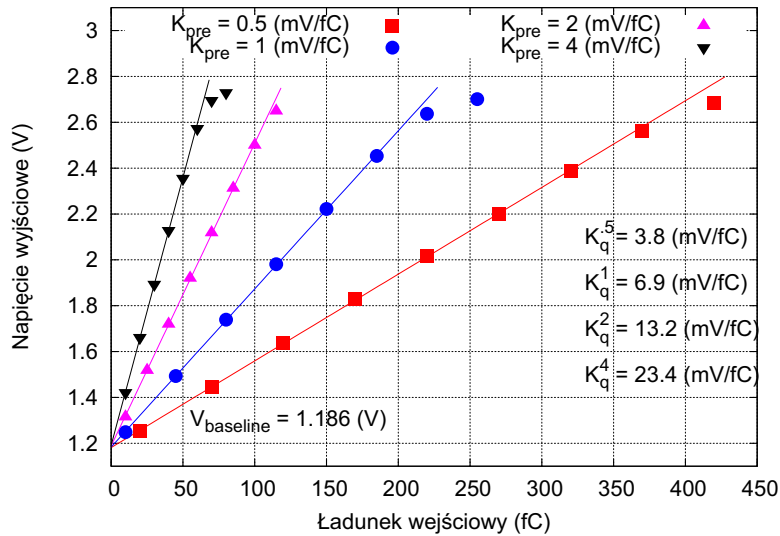
Rysunek 3.32: Przykładowe krzywe całkowe zmierzone na wyjściu dyskryminatora impulsów.

całkowa jest komplementarną funkcją błędu daną formułą (3.5.1) [122]:

$$N = \frac{N_p}{2} \left[1 - \operatorname{erf} \left(\frac{V_{Th} - V_{out}}{\sqrt{2}\sigma} \right) \right], \quad (3.5.1)$$

gdzie: N jest liczbą impulsów na wyjściu dyskryminatora, N_p liczbą impulsów na wejściu dyskryminatora, V_{Th} napięciem progowym dyskryminatora, V_{out} średnią amplitudą impulsów wyjściowych a σ poziomem rozmycia szumowego impulsów.

Aby uzyskać informację dotyczące amplitudy impulsu oraz rozmycia szumowego dokonano dopasowania funkcji danej formułą (3.5.1) do każdej zmierzonej krzywej całkowej i z parametrów dopasowania oszacowano obydwie wielkości. Rysunek 3.33 przedstawia zależność amplitudy impulsów podawanych na dyskryminator w funkcji wstrzykiwanego ładunku, dla różnych ustawień wzmocnienia przedwzmacniacza i trybu pracy z wyłączonym układem eliminacji ogona jonowego. Wyznaczone wzmocnienia układu są większe od przewidywanych w symulacjach, co spowodowane jest wadami zaprojektowanej płytki PCB i wynikają głównie z większej wartości

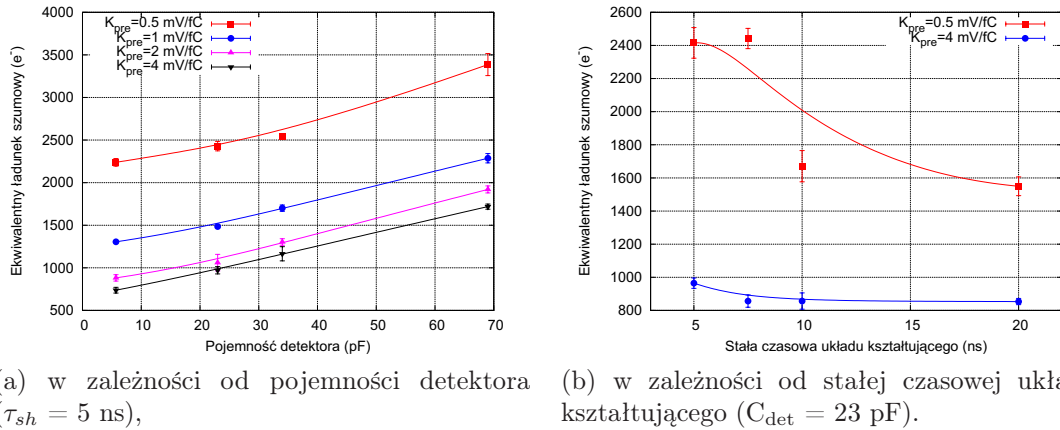


Rysunek 3.33: Zmierzona zależność amplitudy impulsu wyjściowego w funkcji wstrzykiwanego ładunku.

wstrzykiwanego ładunku na wejścia kanałów niż wynikający z wartości pojemności testowej oraz amplitudy sygnału testowego. Odnosząc się natomiast do samych wyników pomiarów liniowości można stwierdzić, iż wzmocnienie całego toru skaluje się tak samo jak ustawienia wzmocnienia przedwzmacniacza, co przewidują symulacje układu.

3.5.1.3. Szumy

Wartości rozmycia szumowego otrzymano podobnie jak wartości amplitudy impulsów wyjściowych, poprzez dopasowanie komplementarnej funkcji błędu do zmierzonych krzywych całkowych, przy niskich wartościach wstrzykiwanego na wejście układu ładunku. Rysunek 3.34 przedstawia wyznaczoną zależność ENC od pojemności detektora dla różnych trybów wzmocnienia układu i najkrótszej stałej czasowej układu kształtującego (rysunek 3.34a) oraz od stałej czasowej układu kształtującego, dla skrajnych trybów wzmocnienia i pojemności wejściowej wynoszącej 23 pF (rysunek 3.34b). Otrzymane wartości ENC dla przewidywanej pojemności detektora wynoszącej 25 pF, zawierają się w przedziale od 800 do 2500 elektronów w zależności od trybu wzmocnienia przedwzmacniacza. Konfrontując wyniki pomiarów z symulacjami należy mieć na uwadze zawyżone wyniki pomiarów wzmocnienia, które wpływają na pomiary szumowe, zaniżając wartość zmierzonego ENC. Należy jednak zaznaczyć, iż szumy elektroniki nadal spełniają specyfikację układu (poniżej 6000 e^- dla 25 pF pojemności detektora).



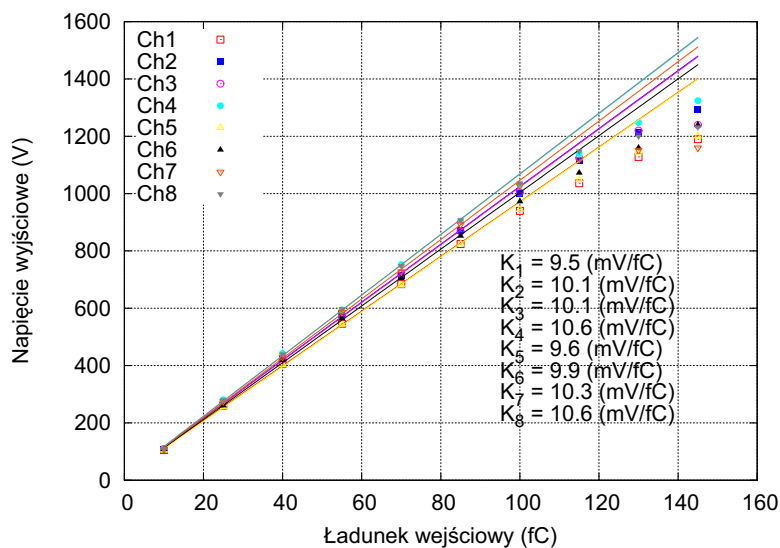
Rysunek 3.34: Zmierzone wartości ENC układu elektroniki front-end w trybie z wyłączonym układem eliminacji ogona jonowego.

Tryb pracy układu z największym wzmocnieniem przedwzmacniacza wykazuje niewielki spadek ENC przy wzroście stałej czasowej układu kształtującego, wysycając się dla ustawień τ_{sh} powyżej 7.5 ns co stoi w kontraście do trybu z najmniejszym wzmocnieniem przedwzmacniacza, przy którym obserwujemy wysoki spadek mierzonych wartości ENC wraz ze wzrostem stałej czasowej układu kształtującego. Różnica w zachowaniu szumowym w zależności od wzmocnienia przedwzmacniacza, wynika z ośmiokrotnej różnicy wartości pojemności sprzężenia przedwzmacniacza w trybach ze skrajnym wzmocnieniem i tym samym większego wpływu stałej czasowej układu kształtującego na poziom szumów, w trybie z najniższym wzmocnieniem.

3.5.2. Pomiary wykonane na poprawionej 32-u kanałowej płytce testowej

3.5.2.1. Liniowość

Wykorzystując nową 32-u kanałową płytkę testową dokonano pomiaru liniowości układu, pracującego w trybie z włączonym układem eliminacji ogona, 2 mV/fC wzmocnienia przedwzmacniacza i 5 ns stałej czasowej filtru. Pomiaru dokonano odczytując amplitudę na wyjściu analogowym każdego z kanałów. Rysunek 3.35 przedstawia wyniki pomiaru liniowości dla 8 kanałów (dwa prototypy). Uzyskane wyniki pomiarów wzmocnień zgadzają się z symulacjami dla tego trybu pracy (ok. 10 mV/fC), z przewidywanym rozrzutem wzmocnień na poziomie ok. 10%. Skończona wydajność prądowa wyjściowego bufora analogowego, będącego w istocie prostym wtórnikiem źródłowym, limituje szybkość narastania odpowiedzi wielkosygna-

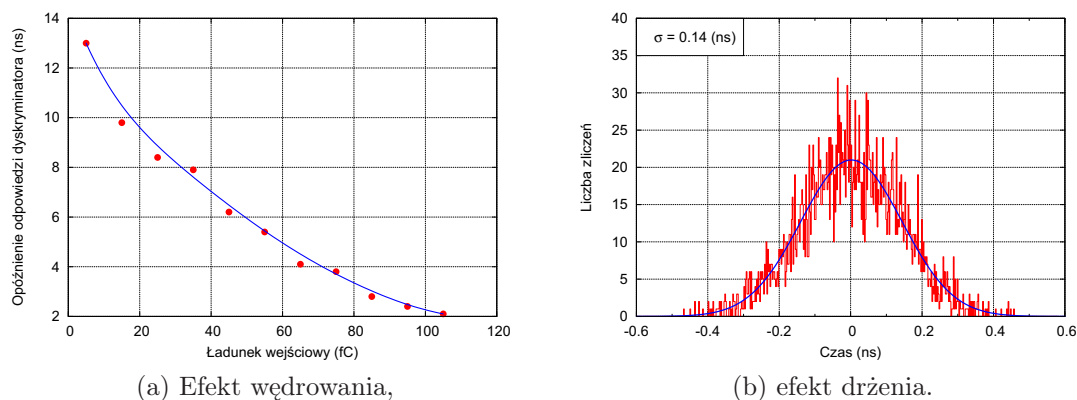


Rysunek 3.35: Pomiar amplitudy impulsów na wyjściu analogowym układu dla domyślnych ustawień układu z włączonym układem eliminacji ogona jonowego dla 32-kanalowej płytki ewaluacyjnej.

łowej i nie pozwala przenieść poza układ scalony impulsu o amplitudzie większej niż 1.2 V.

3.5.2.2. Pomiar czasu

Specyfikacja układu pozwala na pomiar czasu zdarzenia detekcji cząstki oraz pomiar zdeponowanej energii metodą ToT. Dodatkowo, znając różnicę czasu detekcji i czasu referencyjnego eksperymentu, możliwe jest wyznaczenie czasu dryfu nośników ładunku wewnątrz każdej komory słomkowej i wyznaczenie na jego podstawie toru cząstki wyprodukowanej podczas zderzenia [103]. W trakcie parametryzacji prototypu sprawdzono rozdzielczość czasową układu determinowaną przez efekt wędrowania oraz rozmycie szumowe (drżenie) odpowiedzi impulsu dyskryminatora, a także obserwowano zależność czasu nad progiem ToT dla różnych konfiguracji pracy układu. Rysunek 3.36 przedstawia przykładowy pomiar efektu wędrowania (rysunek 3.36a) oraz efektu drżenia (rysunek 3.36b) otrzymane dla domyślnej konfiguracji układu i 23 pF pojemności wejściowej. Efekt wędrowania, który jest zależny od amplitudy impulsu wyjściowego i tym samym od wstrzykiwanego na wejście układu ładunku, wynosi około 11 ns i zależnie od ustawienia wzmocnienia oraz czasu kształtowania może przybierać wartości nieznacznie różniące się od przedstawionych na rysunku 3.36a. Jednakże, ze względu na deterministyczną naturę efektu wędrowania, możliwa jest minimalizacja jego wpływu na rozdzielczość czasową układu,



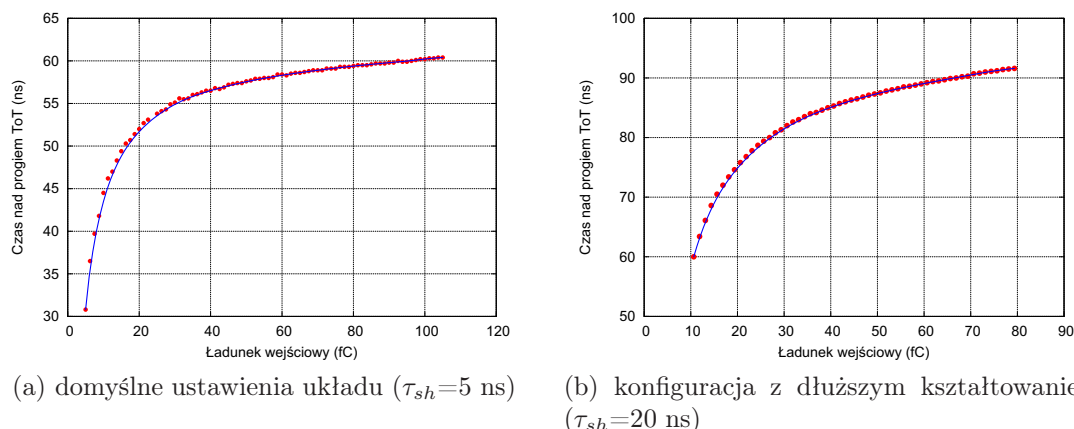
Rysunek 3.36: Nieokreśloność pomiaru czasu zdarzenia w układzie elektroniki odczytu detektorów słomkowych.

na podstawie znajomości amplitudy impulsu. Istotnym efektem wpływającym na rozdzielczość czasową układu jest efekt drżenia, stanowiący górny limit dokładności pomiaru czasu zdarzenia. W przypadku układu ustawionego w trybie pracy ze wzmocnieniem przedwzmacniacza wynoszącym 2 mV/fC , rozmycie czasowe odpowiedzi dyskryminatora wynosi 0.14 ns , natomiast dla trybu z najniższym wzmocnieniem nie przekracza 0.6 ns .

Wyjście czasowe z układu dyskryminatora można również wykorzystać do pomiaru energii zdeponowanej przez cząstkę w objętości detektora, korzystając z metody pomiaru czasu nad progiem dyskryminacji ToT [105]. Należy jednak zaznaczyć, że zależność ta jest determinowana kształtowaniem impulsu. Rysunek 3.37 przedstawia zależność ToT od wstrzykiwanego na wejście układu ładunku, dla dwóch różnych ustawień czasu kształtowania. Zgodnie z przewidywaniami zależność ToT od wejściowego ładunku jest nieliniowa, dla niskich wartości ładunku stromo rośnie by zmniejszyć swoją stromość po przekroczeniu progu $20 - 30 \text{ fC}$. Zakres wyjściowy wynosi kilkadziesiąt fC, przy czym, co nie jest pokazane rysunku 3.37, nasycenie się impulsu analogowego nie powoduje nasycenia się charakterystyki ToT, a wręcz przeciwnie powoduje jej linearyzację [123].

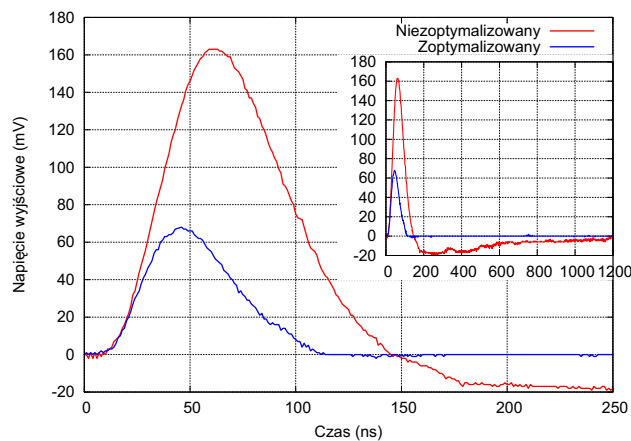
3.5.2.3. Układ eliminacji ogona jonowego

Działanie układu eliminacji ogona zostało przetestowane przy użyciu sygnału generowanego w detektorze fotonami promieniowania X emitowanymi przez źródło ^{55}Fe . Procedura testowa była następująca: źródłem promieniowania ^{55}Fe oświetlano detektor słomkowy podłączony do płytki ewaluacyjnej, której wyjście analogowe odczytywane było oscyloskopem *Picoscope 3000* [124], wysyłającym mierzone przebiegi



Rysunek 3.37: Zmierzone zależności czasu nad progiem ToT od wstrzykiwanego ładunku.

do komputera PC. Dla każdego z 4096 możliwych ustawień układu eliminacji ogona dokonano odczytu przebiegu wyjściowego, a następnie, na podstawie kryterium o amplitudzie przerzutu nie większej niż 1% amplitudy impulsu, zidentyfikowano ustawienia zapewniające eliminację ogona jonowego. Rysunek 3.38 przedstawia dwa arbitralnie wybrane impulsy wyjściowe układu, z których jeden jest przekompensowany i wyróżnia się przerzutem o dużej amplitudzie i długim czasie powrotu, drugi natomiast przedstawia impuls w jednej z możliwych konfiguracji eliminującej ogon jonowy. Dla użytej w detektorze mieszanki gazowej znaleziono ponad 100 ustawień



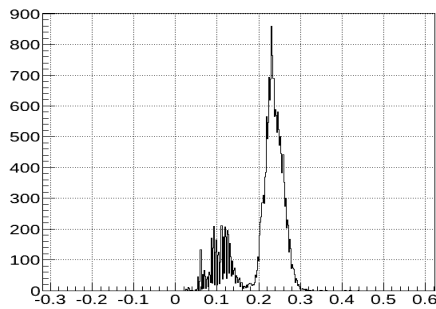
Rysunek 3.38: Przykładowe impulsy wyjściowe układu na sygnał wygenerowany w detektorze przez źródło ^{55}Fe dla dwóch różnych konfiguracji układu TC.

eliminujących ogon jonowy, różniących się jednak wzmocnieniem pełnego toru oraz szerokością impulsu. Pokazuje to jednak uniwersalność zastosowanego rozwiąza-

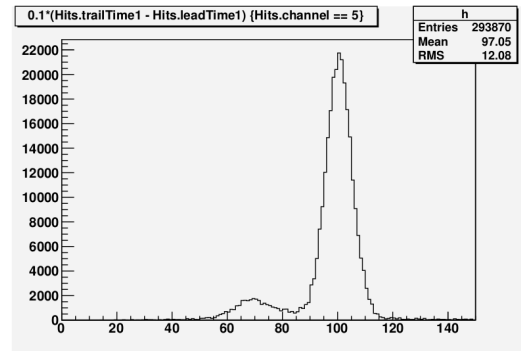
nia pozwalającą na adaptację układu do różnych mieszanek gazowych używanych w proporcjonalnych komorach jonizacyjnych.

3.5.2.4. Widma energetyczne

Korzystając zarówno z pomiaru amplitudy sygnału analogowego jak i czasu nad progiem ToT, zbadano rozdzielczość energetyczną uzyskaną po podłączeniu układu elektroniki front-end do słomkowych komór proporcjonalnych. W pomiarach ponownie wykorzystano źródło promieniowania X ^{55}Fe . Rysunek 3.39 przedstawia uzyskane obiema metodami widma. Na widmach można zaobserwować dwa piki



(a) pomiar amplitudy (amplituda impulsu w V)



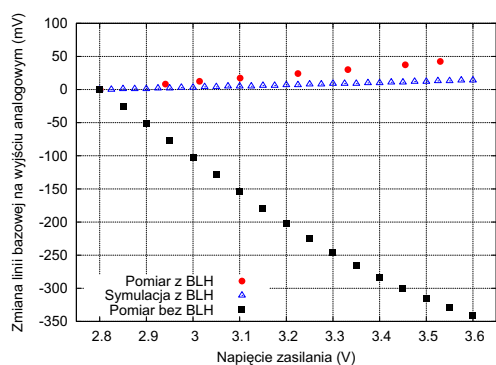
(b) pomiar czasu nad progiem (ToT w ns)

Rysunek 3.39: Widma promieniowania X emitowanego przez źródło ^{55}Fe , uzyskane metodami ToT i pomiaru amplitudy.

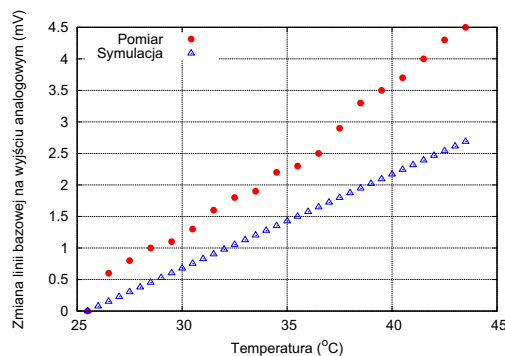
– główny pochodzący od linii K_{α} żelaza 5.9 keV oraz pik ucieczki umiejscowiony w energii 3 keV. W obu przypadkach zaobserwowano dobrą separację obydwu pików z uzyskaną zdolnością rozdzielczą dla pików wynoszącą ok. 17%.

3.5.2.5. Linia bazowa

Układ stabilizacji linii bazowej BLH działa w pętli sprzężenia zwrotnego obejmującej drugi stopień kształtujący, niestety bez wyjścia bufora analogowego. Fakt ten uniemożliwia bezpośrednio zbadanie działania układu BLH, jednakże można oszacować stabilność linii bazowej porównując symulacje z pomiarami wyjścia analogowego. Rysunek 3.40 przedstawia zarówno symulacje jak i pomiary zmiany poziomu stałego na wyjściu bufora analogowego w zależności od zmian napięcia zasilania (rysunek 3.40a) jak i temperatury (rysunek 3.40b). Nie objęcie bufora analogowego pętlą sprzężenia układu BLH skutkuje podatnością tego pierwszego na zmianę jego parametrów w zależności od warunków polaryzacji oraz temperatury. Jednakże po-



(a) w funkcji napięcia zasilania,



(b) w funkcji temperatury.

Rysunek 3.40: Zmiany poziomu stałego na wyjściu bufora analogowego w układzie elektroniki odczytu detektorów słomkowych.

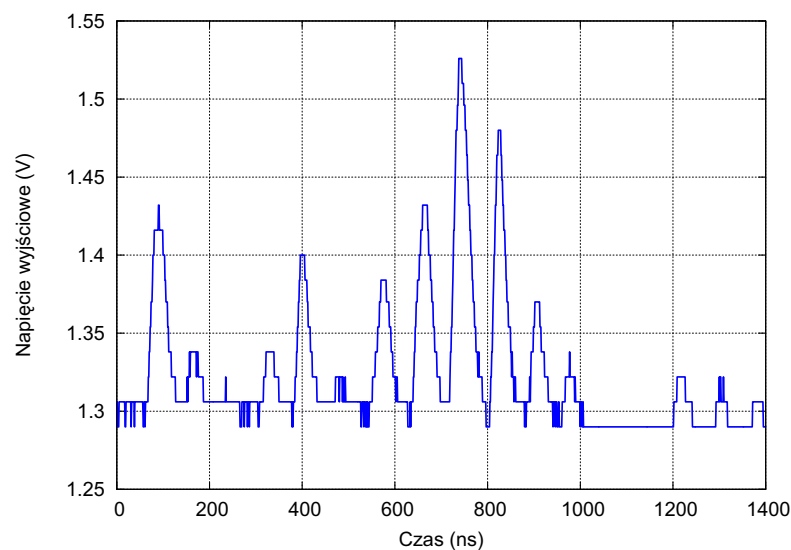
równując symulacje oraz pomiary zmian piedestału na wyjściu bufora analogowego, w sytuacji włączonego i wyłączzonego układu BLH można zaobserwować, iż zmiany te są marginalne w porównaniu do sytuacji braku układu stabilizacji linii bazowej.

3.6. Pomiary systemu przy wykorzystaniu wiązki protonów z akceleratora

Weryfikacji systemu złożonego z detektorów słomkowych, opisywanego układu elektroniki front-end oraz elektroniki back-end, opartej o płytę TRBv3 [125], dokonano w pomiarach na wiązce protonów wytworzonych w akceleratorze Big Karl w Forschungszentrum Jülich.

3.6.1. Pierwsze pomiary jakościowe

Pierwsze pomiary zostały wykonane pod koniec roku 2011 i w ich trakcie przetestowano stabilność linii bazowej układu elektroniki front-end przy wysokiej intensywności wiązki oraz sprawdzono korelację między czasami dryfu a mierzonymi czasami nad progiem. Analiza zdolności rozdzielczej nie była możliwa ze względu na podłączenie jedynie czterech kanałów odczytowych. Uzyskane dane dotyczące czasu dryfu oraz czasu nad progiem pokazały antykorelację tychże, co pokazuje poprawne działanie systemu, tj. cząstka przelatująca blisko katody wykazuje długi czas dryfu przy jednoczesnym krótkim ToT, wynikającym z mniejszego ładunku zdeponowanego w detektorze. Natomiast przykładowe zachowanie systemu przy dużej intensywności wiązki przedstawia rysunek 3.41. Pomiar napięcia na wyjściu analogowym

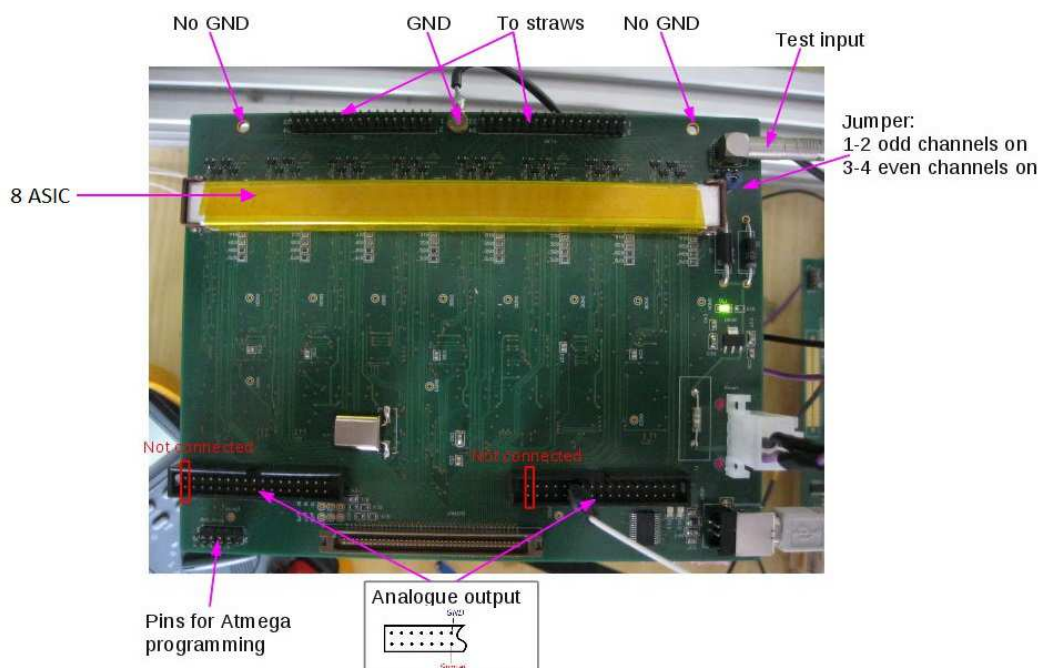


Rysunek 3.41: Odpowiedź układu elektroniki front-end na wysoką intensywność wiązki z akceleratora.

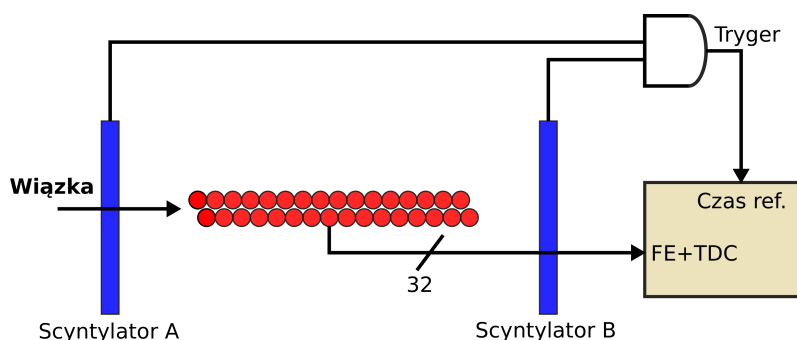
układu elektroniki front-end został dokonany przy pomocy przenośnego oscyloskopu *Picoscope 3000* o ośmio-bitowej rozdzielczości i paśmie 200 MHz [124]. Pomiary pokazały dobrą stabilność linii bazowej układu dla wysokiej częstotliwości rejestrowanych przypadków, niewielkie fluktuacje widoczne na rysunku 3.41 są wynikiem błędu kwantyzacji oscyloskopu. Kształtowanie układu pozwalające na eliminację ogona jonowego eliminuje problem spiętrzeń impulsów co również można zaobserwować na opisywanym rysunku.

3.6.2. Pomiary z 32 kanałowym modułem

Następnym krokiem badania systemu odczytowego przy użyciu wiązki pomiarowej z akceleratora były pomiary wykorzystujące 32 kanały odczytowe, przeprowadzone we wrześniu 2012 roku. Rysunek 3.42 przedstawia zdjęcie 32-u kanałowej płyty odczytowej zawierającej 8 cztero-kanałowych prototypów układu elektroniki front-end. Zestaw pomiarowy złożony z dwóch scyntylatorów, układu 32 słomkowych komór proporcjonalnych, podłączonych do karty zawierającej osiem cztero-kanałowych układów front-end odczytywanych płytą TRBv3, przedstawiono na rysunku 3.43. Detektory scyntylacyjne pracujące w koincydencji dają sygnał czasu referencyjnego dla układu przetwornika czas-cyfra zaimplementowanego w płycie TRBv3, która jednocześnie mierzy zarówno czas zdarzenia jak i czas nad progiem sygnału ukształtowanego w układach elektroniki front-end. Na podstawie serii po-

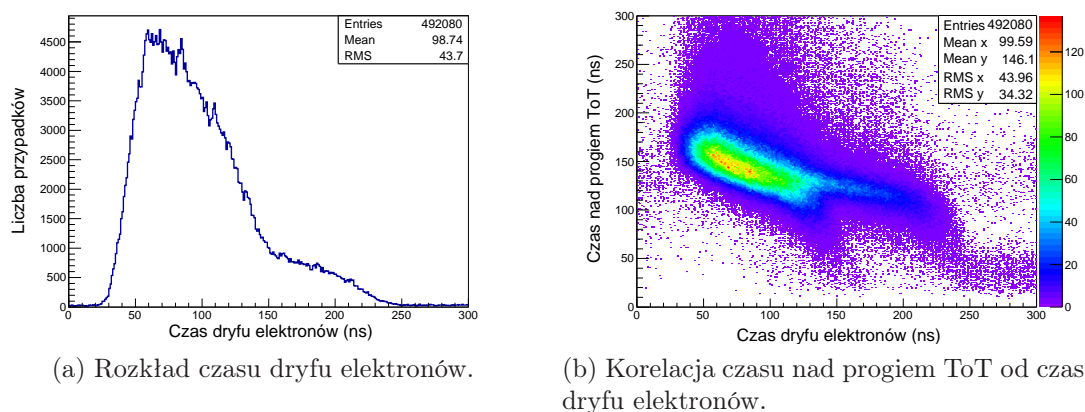


Rysunek 3.42: Zdjęcie 32-u kanałowej płyty odczytowej wykorzystanej w pomiarach na wiązce w roku 2012.



Rysunek 3.43: Schemat 32-u kanałowego układu pomiarowego podczas testów na wiązce.

miarów uzyskano widma czasu dryfu elektronów (rysunek 3.44a) oraz korelację czasu dryfu z czasem nad progiem (rysunek 3.44b), a następnie wyznaczono energetyczną i przestrzenną zdolność rozdzielczą systemu detekcyjnego. Pełną analizę pomiarów dokonał mgr inż. Jacek Biernat z instytutu Fizyki Uniwersytetu Jagiellońskiego i są one dostępne w publikacjach [126, 127] oraz szeregu prezentacji wygłaszanych na spotkaniach kolaboracji \overline{P} ANDA. Rozkład czasu dryfu elektronów wykazuje dodatkowy „ogon” dla czasów powyżej 150 ns związany ze strukturą wiązki akceleratora, która wykazuje szerokość paczki rzędu 250 ns, podczas gdy czas dryfu elektronów nie



(a) Rozkład czasu dryfu elektronów.

(b) Korelacja czasu nad progiem ToT od czasu dryfu elektronów.

Rysunek 3.44: Rozkład czasu dryfu elektronów oraz jego korelacja z czasem nad progiem dla typowego kanału odczytowego.

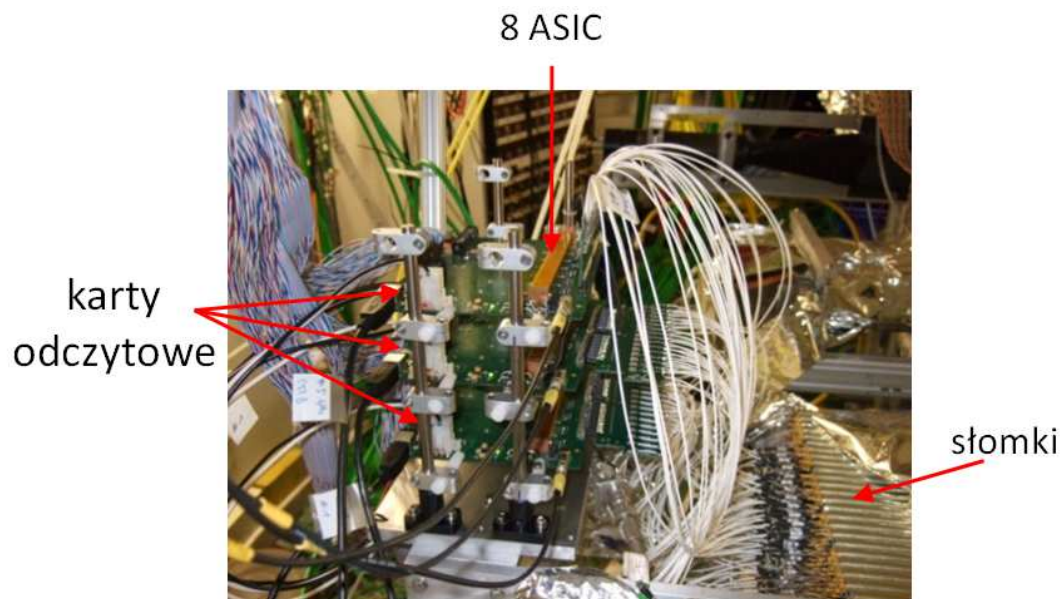
przekracza 140 ns. Drugą ważną obserwacją jest występująca na diagramie korelacji czasu nad progiem i czasu dryfu elektronów, tzw. „druga noga” ciągnąca się dla czasów dryfu od około 150 do 230 ns, przy ToT rzędu 100 – 130 ns. Obecnie trwają badania nad naturą otrzymanych danych eksperymentalnych jednak, co jest istotne z punktu widzenia eksperymentu, wstępne wyniki analiz pokazują, że możliwe jest uzyskanie przestrzennej zdolności rozdzielczej rzędu 150 μm [126, 127].

3.6.3. Pomiary z 96 kanałowym modułem

Obiecujące wyniki testów z 32-u kanałowym modułem odczytowym dały impuls do zbudowania systemu złożonego z 96 kanałów odczytowych (3 moduły 32-u kanałowe). System taki został zbudowany i zainstalowany na stanowisku pomiarowym akceleratora Big Karl w FZJ. Zdjęcie systemu pomiarowego przedstawiono na rysunku 3.45 Uzyskane dane pomiarowe są w trakcie analizy, jednakże przeprowadzone pomiary pokazały użyteczność systemu odczytowego wykorzystującego koncepcję opisanego układu elektroniki odczytu.

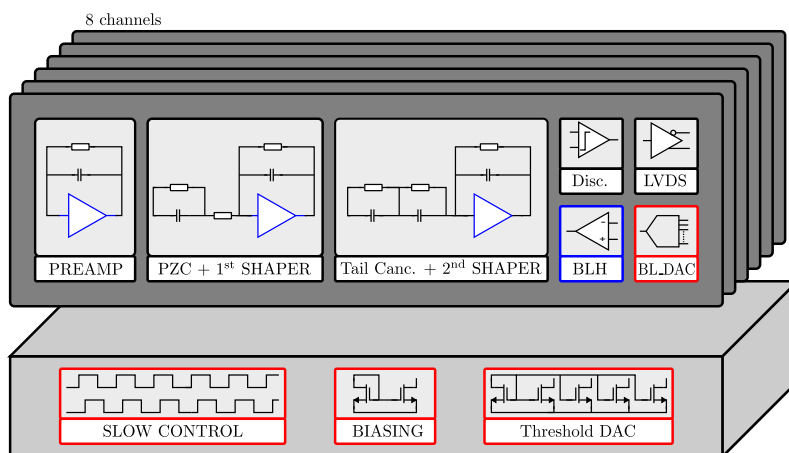
3.7. Modyfikacje układu elektroniki odczytu

Dzięki pomiarom przeprowadzonym na wiązce z akceleratora zdobyto doświadczenie, na podstawie którego sformułowano wymagania dotyczące finalnej wersji układu elektroniki odczytu dla słomkowych komór proporcjonalnych użytych w detektorach STT i FT w eksperymencie PANDA. Od początku planowano wprowadzenie kilku modyfikacji jak i usprawnień wydajności układu. Rysunek 3.46 przedstawia



Rysunek 3.45: Zdjęcie 96–kanałowego stanowiska do pomiarów na wiązce protonów z akceleratora Big Karl w Jülich.

schemat blokowy drugiej wersji układu. Kolorem czerwonym wyróżniono bloki,



Rysunek 3.46: Schemat blokowy drugiej wersji układu elektroniki odczytu dla detektorów słomkowych.

które zostały dodane do drugiej wersji prototypu, natomiast niebieskim, elementy poddane modyfikacjom. Wśród układów zaimplementowanych w drugiej wersji prototypu znajdują się: układ polaryzujący bazujący na referencyjnym źródle napięcia typu *Band-Gap* [128], przetworniki cyfrowo–analogowe służące do ustawienia progu dyskryminacji i korekcji rozrzutu linii bazowej, jak również cyfrowy układ odpowie-

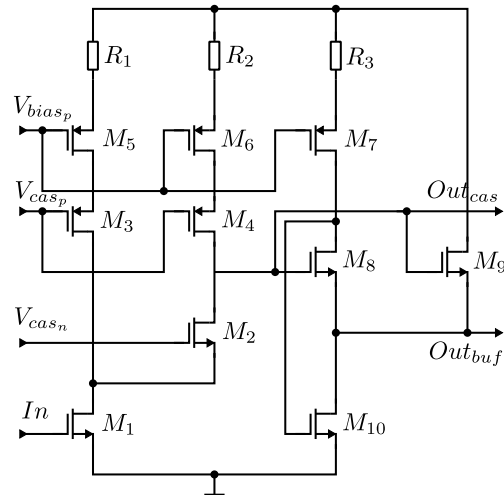
działny za sterowanie ustawieniami układu. Z istniejących w pierwszym prototypie bloków układu, dokonano modyfikacji wzmacniaczy użytych w torze odczytowym oraz układzie BLH. Celem planowanych modyfikacji było przyspieszenie układu oraz wyeliminowanie międzykanałowych rozrzutów linii bazowej wywołanych statystycznymi efektami niedopasowania tranzystorów w układzie BLH jak i rozbalansowaniem wzmacniaczy użytych w tej części układu. W tym podrozdziale zostaną jedynie zasygnalizowane dokonane modyfikacje, których pełną listę wraz z wynikami symulacji można odnaleźć w pracy mgr inż. Joanny Tokarz odpowiedzialnej za przeprowadzenie kompleksowych symulacji drugiego prototypu układu elektroniki odczytu detektorów słomkowych [129]. Poprawiona wersja układu zostanie użyta do zbudowania 1000 kanałowego systemu detekcyjnego, którego testy będą próbą generalną przed zaimplementowaniem systemu STT i FT w eksperymencie PANDA.

3.7.1. Przyspieszenie układu

3.7.1.1. Przedwzmacniacz ładunkowy

Pierwszym elementem w łańcuchu elektroniki front-end i jednocześnie najistotniejszym z punktu widzenia szybkości układu jest przedwzmacniacz ładunkowy. Równanie (3.2.5) opisujące wzmocnienie ładunkowe przedwzmacniacza wskazuje na dwa jego elementy zmniejszające pasmo. Są nimi transkonduktancja tranzystora wejściowego oraz rezystancja wyjściowa, które w połączeniu z dużą pojemnością wejściową oraz dużą pojemnością układu PZC, tworzą bieguny niedominujące ograniczające pasmo przenoszenia przedwzmacniacza. Toteż zaprojektowano zupełnie nowy układ przedwzmacniacza, oparty ponownie o układ teleskopowej kaskody z rozszerzoną transkonduktancją, zmieniając jednakże typ tranzystora wejściowego na tranzystor z kanałem typu n oraz zastępując klasyczny wtórnik napięciowy na, pracujący w klasie *pseudo-AB*, tzw. „odwrócony” wtórnik napięciowy FVF (ang. *Flipped Voltage Follower*) [130]. Schemat nowej wersji przedwzmacniacza przedstawiono na rysunku 3.47. Układ ten, poprzez zastosowanie tranzystora M_{10} w obciążeniu wtórnika M_8 obejmującego go jednocześnie ujemną pętlą sprzężenia zwrotnego, zmniejsza rezystancję wyjściową układu o swoje wewnętrzne wzmocnienie, natomiast tranzystor M_9 zapewnia pracę w klasie AB, wstrzykując dodatkowy prąd na wyjście układu. Dodatkowo, aby zmniejszyć pojemności źródeł prądowych, zachowując jednocześnie ich parametry, użyto do ich projektu tranzystorów o krótkim kanale z degeneracją w źródle.

Prąd polaryzujący tranzystor wejściowy pozostawiono bez zmian, natomiast wy-

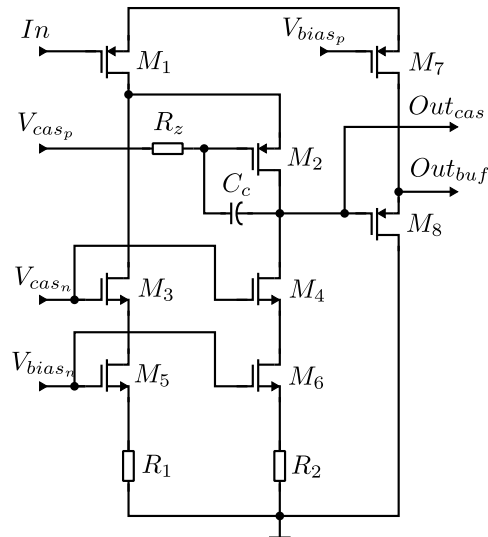


Rysunek 3.47: Schemat ideowy nowej wersji przedwzmacniacza.

miary tranzystora wejściowego ustalono na $4400\mu\text{m}/0.35\mu\text{m}$. Dodatkowo zmniejszono stosunek prądów płynących w gałęziach rozszerzającej transkonduktancję a kaskodowej z 19:1 do 3:1. Transkonduktancja tranzystora wejściowego wzrosła do 46 mS, natomiast zastosowanie FVF jako stopnia wyjściowego zmniejszyło rezystancję wyjściową przedwzmacniacza do $12\ \Omega$, czyli prawie 20-o krotnie. Dodatkowo pole wzmocnienia układu wzrosło prawie trzykrotnie do 2.88 GHz. W zależności od ustawień wzmocnienia przedwzmacniacza margines fazy waha się w zakresie 68° do 78° . Impedancja wejściowa w zależności od ustawień czasu kształtowania plasuje się w okolicy od 35 do $65\ \Omega$.

3.7.1.2. Pierwszy stopień kształtujący

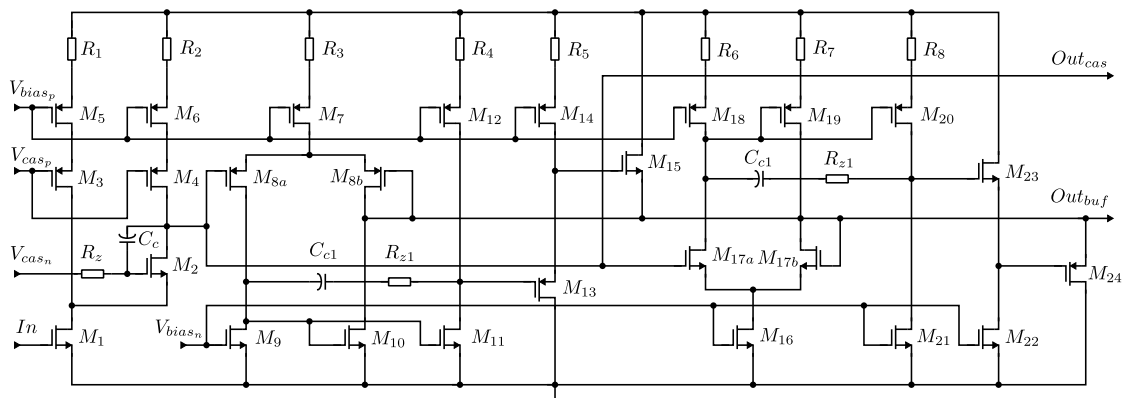
Optymalizacji szybkościowej zostały również poddane wzmacniacze w stopniu kształtującym. We wzmacniaczu pierwszego stopnia kształtującego dodano degenerację źródeł prądowych oraz kompensację częstotliwościową typu „feed-forward” [89]. Schemat układu wzmacniacza pierwszego stopnia kształtującego przedstawia rysunek 3.48. W porównaniu do pierwszej wersji wzmacniacza, zmniejszono pobór prądu przy jednoczesnym zachowaniu pasma i poprawie stabilności układu. Prąd płynący przez tranzystor wejściowy zmniejszono z 0.5 do 0.3 mA. Ze względu na silniejsze obciążenie stopnia wyjściowego, zwiększono prąd wtórnika z 0.4 do 0.5 mA. Użycie kompensacji częstotliwościowej typu „feed-forward” pozwoliło na uzyskanie 90° marginesu fazy dla najkrótszej stałej czasowej układu kształtującego i około 70° dla pozostałych trybów pracy.



Rysunek 3.48: Schemat ideowy nowej wersji wzmacniacza użytego w pierwszym stopniu kształtującym.

3.7.1.3. Drugi stopień kształtujący

Zupełnej zmianie uległ drugi stopień kształtujący wraz z wyjściowym stopniem analogowym. Wzmacniacz operacyjny z pierwszej wersji układu został zastąpiony teleskopową kaskadą podobną do przedwzmacniacza, stosującą kompensację częstotliwościową typu „feed-forward”, wyposażoną w nowy stopień wyjściowy wykonany w postaci komplementarnego, różnicowego odwróconego wtórnika źródłowego DFVF (ang. *Differential FVF*) pracującego w klasie AB [131]. Schemat układu przedstawia rysunek 3.49. O ile sam układ wzmacniacza (tranzystory M_1 – M_6 i rezystory R_1 i R_2)



Rysunek 3.49: Schemat ideowy nowej wersji wzmacniacza użytego w drugim stopniu kształtującym wraz z buforem wyjściowym.

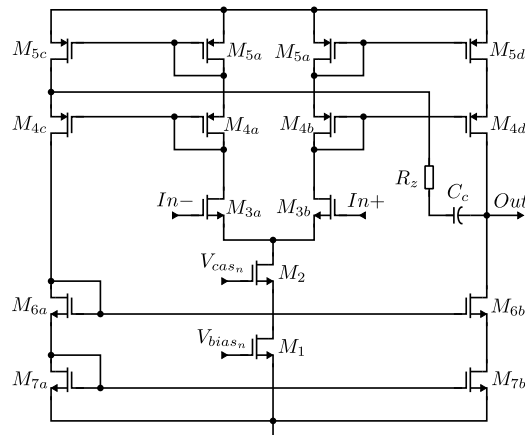
jest komplementarny do poprzednio opisanych wzmacniaczy użytych w poprzednich

stopniach, o tyle na szerszą uwagę zasługuje układ bufora wyjściowego.

Bufer wyjściowy składa się z dwóch komplementarnych układów DFVF opisanych w [131]. Konfiguracja różnicowa pozwala na wyrównanie poziomów napięć pomiędzy wejściem a wyjściem bufora, co jest nieosiągalne w przypadku standardowych konfiguracji wtórników źródłowych (napięcia są przesunięte o V_{GS}). Większa komplikacja układu DFVF w porównaniu do klasycznego układu FVF wymaga stosowania kompensacji częstotliwościowej (sieć R_{z1} oraz C_{c1}). Prąd spoczynkowy pobierany przez układ bufora wyjściowego wynosi 0.85 mA i jest podyktowany potrzebą wysterowania szybkiego impulsu napięciowego na zewnątrz układu scalonego, bez utraty jego parametrów czasowych nawet dla dużych jego amplitud, jak to ma miejsce w przypadku pierwszego prototypu. Symulacje układu z wyekstrahowanymi pojemnościami i rezystancjami pasożytniczymi połączeń metalicznych pokazują przyśpieszenie układu do około 14 ns dla trybu z najkrótszym czasem kształtowania.

3.7.2. Układ stabilizacji linii bazowej BLH

Użyty w pierwszym prototypie układu elektroniki front-end układ stabilizacji linii bazowej wykazał się bardzo dobrymi parametrami, jednakże posiadał duże rozrzuty wartości poziomu stałego w zależności od kanału elektroniki odczytu. Z tego też powodu zaprojektowano nowy wzmacniacz błędny oparty o architekturę kaskodowego wzmacniacza symetrycznego przedstawionego na rysunku 3.50 [25]. Statystyczny



Rysunek 3.50: Schemat ideowy wzmacniacza błędny układu BLH zastosowanego w drugim prototypie układu elektroniki front-end.

rozrzut napięcia niezrównoważenia wzmacniacza nie przekracza 4 mV, przy prądzie wyjściowym wynoszącym 100 nA. Wzmocnienie wzmacniacza wynosi ok. 110 dB

przy marginesach fazy i wzmocnienia wynoszących odpowiednio 90° i 56 dB, osiągniętych dzięki zastosowaniu kompensacji częstotliwościowej (sieć R_z, C_c) eliminującej biegun niedominujący wzmacniacza.

3.7.3. Układy polaryzujące

W drugim prototypie opisywanego układu elektroniki front-end zaimplementowano układ polaryzujący oparty na niezależnym od zmian napięcia zasilania i temperatury, referencyjnym źródle napięciowym typu *Band-Gap* [128]. Układy polaryzujące wzmacniacze zostały wykonane w postaci kaskodowych luster prądowych o wysokim zakresie dynamicznym [132] i są wspólne dla wszystkich kanałów z wyjątkiem luster prądowych polaryzujących przedwzmacniacz, umieszczonych w każdym z kanałów układu elektroniki front-end. Dodatkowo zaprojektowano dwa rodzaje przetworników cyfrowo-analogowych, jeden o wyjściu napięciowym odpowiedzialny za ustawienie progu dyskryminacji, wspólnego dla wszystkich kanałów oraz drugi o dwukierunkowym wyjściu prądowym służącym do korekcji linii bazowych w każdym z kanałów niezależnie.

3.7.3.1. Przetwornik DAC ustawiający próg dyskryminacji

Przetwornik DAC ustawiający próg dyskryminacji został oparty o architekturę sterowanych źródeł prądowych o rozdzielczości siedmiu bitów i segmentacji 5+2 (pięć młodszych bitów skalowanych binarnie i dwa najstarsze bity skalowane termometrycznie) [133]. Prąd generowany w przetworniku o zakresie do $12.8 \mu\text{A}$ i kroku 100 nA jest konwertowany na napięcie przez wzmacniacz operacyjny pracujący w trybie transimpedancyjnym. Dedykowany do układu przetwornika wzmacniacz operacyjny wykazuje się niską wartością napięcia niezrównoważenia, na poziomie 1.5 mV i wystawia napięcie w zakresie do 256 mV ponad linię bazową układu elektroniki front-end, z krokiem wynoszącym 2 mV .

3.7.3.2. Przetwornik DAC korygujący linię bazową

Rozrzut poziomu linii bazowej związany z napięciem niezrównoważenia wzmacniacza błędu układu BLH może wynosić około 4 mV na poziomie jednego odchylenia standardowego, dodatkowo napięcie niezrównoważenia dyskryminatora impulsów wynoszące około 5 mV może powodować niejednorodność progów dyskryminacji na poziomie do 30 mV różnicy. W celu ujednoczenia odpowiedzi każdego z kanałów, został dodany dwukierunkowy 5-bitowy przetwornik DAC. Architektura przetwornika oparta jest na 4-bitowej macyzy źródeł prądowych, których prąd może być

przełączany bezpośrednio na wyjście lub odbijany na dodatkowym lustrze prądowym zmieniającym kierunek przepływu prądu, wg pomysłu zaprezentowanego w [66, 74]. Zakres korekcji linii bazowej wynosi ± 32 mV z krokiem co 2 mV.

Podsumowanie

Celem niniejszej pracy był projekt dwóch układów elektroniki odczytu, z których pierwszy był dedykowany do współpracy z sensorami diamentowymi wykorzystanymi w systemie monitora wiązki BCM1F eksperymentu CMS przy LHC, natomiast drugi do odczytu słomkowych komór proporcjonalnych w detektorze śladu STT i FT w eksperymencie *PANDA* przy akceleratorze FAIR w Darmstadt.

Przedstawiona praca została podzielona na trzy rozdziały. W pierwszym z nich zapoznano czytelnika ze współczesnymi technologiami planarnymi CMOS z naciskiem na prawidłowe modelowanie pracy tranzystorów polowych MOS, z uwzględnieniem występujących w głęboko submikronowych technologiach efektów krótkiego kanału. Przedstawiono zagadnienie modelowania szumów elementów elektronicznych wykorzystywanych w projektowaniu układów scalonych oraz efektów niedopasowania tychże elementów. W podsumowaniu pierwszego rozdziału dokonano porównania dwóch technologii scalonych AMS 350 nm oraz CMOS RF 130 nm użytych do zaprojektowania wspomnianych układów elektroniki odczytu.

W drugiej części pracy przedstawiono projekt i realizację układu elektroniki odczytu dla monitora wiązki BCM1F. Pracujący w trakcie pierwszej tury operacji akceleratora LHC w CERN system BCM1F wymagał modernizacji, której głównym celem było dostosowanie go do pracy w 25 ns reżimie pracy akceleratora. Z najważniejszych wymagań postawionych przed zaprojektowanym układem należy wymienić:

- wzmocnienie ładunkowe układu na poziomie 50 mV/fC,
- pseudogaussowskie kształtowanie impulsu o parametrach czasowych (zarówno T_p jak i FWHM) poniżej 10 ns,
- poziom szumów na wejściu poniżej 1000 e⁻, przy pojemności sensora wynoszącej 5 pF,
- wysterowanie impulsu wyjściowego różnicowo na 100 Ω rezystor terminujący,

— szybki powrót do linii bazowej (poniżej 100 ns) dla sygnałów wykraczających poza wejściowy zakres dynamiczny.

Zaprezentowany układ został zaprojektowany oraz wyprodukowany w technologii CMOS RF 130 nm. Wyniki testów laboratoryjnych pokazały, że układ nie tylko spełnia, a wręcz wykracza poza postawione przed nim wymagania. Parametry czasowe impulsu w odpowiedzi na detekcję cząstki minimalnie jonizującej to 7 ns czasu kształtowania oraz ok. 9 ns szerokości połówkowej, dla pojemności sensora wynoszącej 2 pF. Poziom szumów elektroniki pracującej z rzeczywistym sensorem plasuje się poniżej $350 e^-$ (2 pF) i nie przekracza poziomu $650 e^-$ dla 5 pF pojemności wejściowej. Czas powrotu do linii bazowej dla sygnałów znacznie przekraczających wejściowy zakres dynamiczny jest rzędu 20 ns. Układ jest zatem gotowy na detekcję przypadków pochodzących od następnego zderzenia protonów w akceleratorze. Wynik ten jest ogromnym krokiem naprzód w porównaniu do starego systemu, w którym czas martwy był rzędu mikrosekund. Oprócz pomyślnej parametryzacji samego układu elektroniki odczytu, należy nadmienić, iż cały system monitora wiązki BCM1F przeszedł pomyślnie testy z użyciem wiązki akceleratora DESY II i w chwili obecnej jest instalowany w eksperymencie CMS i będzie służył w trakcie drugiej tury operacji akceleratora LHC. Autor rozprawy zaprojektował, zoptymalizował oraz wykonał plan masek układu scalonego. Następnie dokonał parametryzacji wyprodukowanego prototypu oraz brał czynny udział w testach systemu na wiązce akceleratora.

Drugim z zaprezentowanych układów był opisany w trzecim rozdziale układ elektroniki odczytu dla słomkowych komór proporcjonalnych, projektowanych dla detektorów śladu STT i FT w eksperymencie \bar{P} ANDA. Ze względu na specyfikację systemu odczytowego, projektowany układ odznacza się wyższym stopniem skomplikowania w porównaniu do projektu elektroniki front-end dla monitora wiązki BCM1F. Przed układem elektroniki odczytu dla słomkowych komór proporcjonalnych postawiono wymagania dotyczące precyzyjnych pomiarów czasu zdarzenia oraz strat energii w detektorze, poprzez jednoczesny pomiar zarówno amplitudy impulsu analogowego jak i czasu nad progiem ToT. Impulsy prądowe indukowane w objętości czynnej detektora posiadają długą składową jonową, którą należało wyeliminować specyficznym kształtowaniem sygnału, natomiast pomiar czasu z precyzją lepszą niż 1 ns wymagał dodatkowej stabilizacji linii bazowej sygnału. Pierwszy prototyp układu elektroniki odczytu został zaprojektowany i wykonany w technologii AMS 350 nm. Posiadał on możliwość zmiany wzmocnienia przedwzmacniacza w zakresie od 0.5 do 4 mV/fC, czasu kształtowania od 10 do 40 ns oraz eliminacji

ogona jonowego, poprzez dopasowanie dwóch stałych czasowych kompensujących go w szerokim zakresie. Wyprodukowany prototyp został użyty w trzech testach z użyciem wiązki protonów z akceleratora Big Karl w FZJ Jülich w konfiguracji z 4, 32 oraz 96 kanałami odczytowymi. Wyniki przeprowadzonych testów okazały się obiecujące i pokazały, że używając proponowanego układu elektroniki front-end możliwe jest uzyskanie żądanej zdolności energetycznej oraz rozdzielczej w detektorze śladu STT i FT. Dzięki zdobytemu doświadczeniu sformułowano wymagania dotyczące finalnej wersji układu przeznaczonej do pracy w eksperymencie, która została opisana pod koniec rozdziału. Autor niniejszej pracy był odpowiedzialny za projekt i wykonanie układu scalonego oraz dokonał parametryzacji pierwszego prototypu. Brał również udział w pracach nad przygotowaniem systemu detekcyjnego wykorzystywanego w pomiarach na wiązce protonów z akceleratora Big Karl w FZJ Jülich.

Bibliografia

- [1] F. Garcia, D.-O. Riska, and P. Collaboration, “Physics performance report for panda,” Tech. Rep., 2009.
- [2] P. Dodd, M. Shaneyfelt, J. Schwank, and J. Felix, “Current and future challenges in radiation effects on CMOS electronics,” *IEEE Transactions on Nuclear Science*, vol. 57, no. 4, pp. 1747–1763, Aug 2010.
- [3] A. Hastings, *The Art of Analog Layout*. Prentice Hall, 2001.
- [4] B. Razavi, “A 60-GHz CMOS receiver front-end,” *IEEE Journal of Solid-State Circuits*, vol. 41, no. 1, pp. 17–22, Jan 2006.
- [5] A. Abidi, “RF CMOS comes of age,” *IEEE Journal of Solid-State Circuits*, vol. 39, no. 4, pp. 549–561, Apr 2004.
- [6] M. Green, “CMOS design techniques for 10 gb/s optical transceivers,” in *International Symposium on VLSI Technology, Systems, and Applications 2003*, 2003, pp. 209–212.
- [7] G. Gindenblat, *Compact Modelling. Principles, Techniques and Applications*. Springer, 2010.
- [8] P. Gray, P. Hurst, S. Lewis, and R. Meyer, *Analysis and Design of Analog Integrated Circuits*, 4th ed. John Wiley & Sons, Inc., 2001.
- [9] Y. Tsididis, *Operation and Modelling of the MOS Transistor*, 2nd ed. Oxford University Press, 2003.
- [10] C. Enz, F. Krummenacher, and E. Vittoz, “An analytical MOS transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications,” *Analog Integrated Circuits and Signal Processing*, vol. 8, no. 1, pp. 83–114, 1995.
- [11] C. Enz and E. Vittoz, *Charge-based MOS Transistor Modeling. The EKV model for low-power and RF IC design*. John Wiley & Sons Inc., 2006.
- [12] L. J. Giacoletto, *Electronics Designers’ Handbook*, 2nd ed. McGraw–Hill Inc., 1977.
- [13] K. Papathanasiou, C. G. Theodorou, A. Tsormpatzoglou, D. H. Tassis, C. A. Dimitriadis, M. Bucher, and G. Ghibaudo, “Symmetrical unified compact model of short-channel double-gate MOSFETs,” *Solid-State Electronics*, vol. 69, pp. 55–61, 2012.

-
- [14] B. Razavi, *Design of Analog CMOS Integrated Circuits*. McGraw–Hill, 2001.
- [15] J. Bastos, “Characterization of MOS transistor mismatch for analog design,” Ph.D. dissertation, Katholieke Universteit Leuven, 1998.
- [16] K. Bowman, B. Austin, J. Eble, X. Tang, and J. Meindl, “A physical α -power law MOSFET model,” *IEEE Journal of Solid-State Circuits*, vol. 34, no. 10, pp. 1410–1414, Oct 1999.
- [17] R. Rios, W.-K. Shih, A. Shah, S. Mudanai, P. Packan, T. Sanford, and K. Mistry, “A three–transistor threshold voltage model for halo processes,” in *IEEE International Electron Devices Meeting*, 8–11 December 2002, pp. 113–116.
- [18] C. McAndrew and P. Drennan, “Analysis of halo implanted MOSFETs,” in *Technical Proceedings of the 2007 NSTI Nanotechnology Conference and Trade Show*, vol. 3, 2007, pp. 594–598.
- [19] U. Schaper and J. Einfeld, “Matching model for planar bulk transistors with halo implantation,” *IEEE Electron Device Letters*, vol. 32, no. 7, pp. 859–861, 2011.
- [20] C. Mezzomo, A. Bajolet, A. Cathignol, R. D. Frenza, and G. Ghibaudo, “Characterization and modelling of transistor variability in advanced CMOS technologies,” *IEEE Transaction on Electron Devices*, vol. 58, no. 8, pp. 2235–2248, 2011.
- [21] M. Lunsdrom and D. Antoniadis, “Compact models and the physics of nanoscale FETs,” *IEEE Transaction on Electron Devices*, vol. 61, no. 2, pp. 225–233, 2014.
- [22] Z.-H. Liu, C. Hu, J.-H. Huang, T.-Y. Chan, M.-C. Jeng, P.-K. Ko, and Y. Cheng, “Threshold voltage model for deep-submicrometer MOSFETs,” *IEEE Transactions on Electron Devices*, vol. 40, no. 1, pp. 86–95, Jan 1993.
- [23] E. Takeda, T. Hagiwara, and N. Suzuki, “Device performance degradation due to hot carriers having energies below the Si–SiO₂ energy barrier,” *Journal of Applied Physics*, vol. 55, no. 8, pp. 3180–3182, 1984.
- [24] E. Maricau and G. Gielen, *Analog IC Reliability in Nanometer CMOS*. Springer, 2013.
- [25] R. J. Baker, *CMOS. Circuit Design, Layout and Simulation*, 3rd ed. John Wiley and Sons, Inc., 2010.
- [26] K. Chen, “Analytical and Compact Models (BSIM3v3) for Deep Submicron CMOS,” Ph.D. dissertation, University of California at Berkeley, 1998.
- [27] *BSIM3v3.3 MOSFET Model. User’s Manual*, University of California at Berkeley, 2005.
- [28] M. Dunga, “Nanoscale CMOS Modelling,” Ph.D. dissertation, University of California at Berkeley, 2008.
- [29] D. Lu, “Compact Models for Future Generation CMOS,” Ph.D. dissertation, University of California at Berkeley, 2011.

-
- [30] R. J. Baker, *CMOS Mixed-Signal Circuit Design*, 1st ed. IEEE Press Series on Microelectronic Systems, 2002.
- [31] A. Scholten, G. Smit, B. De Vries, L. Tiemeijer, J. Croon, D. Klaassen, R. van Langevelde, X. Li, W. Wu, and G. Gildenblat, "The new CMC standard compact MOS model PSP: Advantages for RF applications," *IEEE Journal of Solid-State Circuits*, vol. 44, no. 5, pp. 1415–1424, May 2009.
- [32] A. Cunha, M. Schneider, and C. Galup-Montoro, "An MOS transistor model for analog circuit design," *IEEE Journal of Solid-State Circuits*, vol. 33, no. 10, pp. 1510–1519, Oct 1998.
- [33] Y. Chauhan, S. Venugopalan, M.-A. Chalkiadaki, M. Karim, H. Agarwal, S. Khandelwal, N. Paydavosi, J. Duarte, C.ENZ, A. Niknejad, and C. Hu, "BSIM6: Analog and RF compact model for bulk MOSFET," *IEEE Transactions on Electron Devices*, vol. 61, no. 2, pp. 234–244, Feb 2014.
- [34] P. Jespers, *The g_m/I_D Methodology, a sizing tool for low-voltage analog CMOS Circuits*. Springer, 2010.
- [35] R. Corless, G. Gonnet, D. Hare, D. Jeffrey, and D. Knuth, "On the Lambert W function," *Advances in Computational Mathematics*, vol. 5, no. 1, pp. 329–359, 1996. [Online]. Available: <http://dx.doi.org/10.1007/BF02124750>
- [36] J. Kapłon, "Fast Bipolar and CMOS Rad-Hard Front End Electronics for Silicon Strip Detectors." Ph.D. dissertation, Akademia Górniczo-Hutnicza, 2004.
- [37] P. H. Woerlee, M. Knitel, R. van Langevelde, D. Klaassen, L. Tiemeijer, A. Scholten, and A. Zegers-van Duijnhoven, "RF-CMOS performance trends," *IEEE Transactions on Electron Devices*, vol. 48, no. 8, pp. 1776–1782, Aug 2001.
- [38] G. G. MacFarlane, "A theory of flicker noise in valves and impurity semi-conductors," *Proceedings of the Physical Society*, vol. 59, no. 3, p. 366, 1947.
- [39] J. B. Johnson, "Thermal agitation of electricity in conductors," *Phys. Rev.*, vol. 32, pp. 97–109, Jul 1928.
- [40] H. Nyquist, "Thermal agitation of electric charge in conductors," *Phys. Rev.*, vol. 32, pp. 110–113, Jul 1928.
- [41] W. Schottky, "Über spontane Stromschwankungen in verschiedenen Elektrizitätsleitern," *Annalen der Physik*, vol. 57, pp. 541–567, 1918.
- [42] D. Bell, "Fluctuation noise in partially saturated diodes," *Journal of the Institution of Electrical Engineers*, vol. 84, no. 510, pp. 723–725, June 1939.
- [43] K. Hung, P.-K. Ko, C. Hu, and Y. Cheng, "A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistors," *IEEE Transactions on Electron Devices*, vol. 37, no. 3, pp. 654–665, Mar 1990.
- [44] B. Razavi, R.-H. Yan, and K. Lee, "Impact of distributed gate resistance on the

- performance of MOS devices,” *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, vol. 41, no. 11, pp. 750–754, Nov 1994.
- [45] T. Fiutowski, “Ekstrakcja i przetwarzanie sygnałów z pozycyjnych dwuwymiarowych detektorów do zastosowań w rozpraszaniu neutronów.” Ph.D. dissertation, Akademia Górniczo–Hutnicza, 2007.
- [46] J. C. J. Paasschens, A. Scholten, and R. van Langevelde, “Generalizations of the Klaassen–Prins equation for calculating the noise of semiconductor devices,” *IEEE Transactions on Electron Devices*, vol. 52, no. 11, pp. 2463–2472, Nov 2005.
- [47] G. Smit, A. Scholten, R. Pijper, L. Tiemeijer, R. van der Toorn, and D. Klaassen, “RF–Noise modeling in advanced CMOS technologies,” *IEEE Transactions on Electron Devices*, vol. 61, no. 2, pp. 245–254, Feb 2014.
- [48] A. McWorter, *Semiconductor Surface Physics*. University Pennsylvania Press, 1957.
- [49] F. N. Hooge, T. G. M. Kleinpenning, and L. K. J. Vandamme, “Experimental studies on $1/f$ noise,” *Reports on Progress in Physics*, vol. 44, no. 5, p. 479, 1981.
- [50] K. Hung, P.-K. Ko, C. Hu, and Y. Cheng, “A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistors,” *IEEE Transactions on Electron Devices*, vol. 37, no. 3, pp. 654–665, Mar 1990.
- [51] G. Bertuccio and S. Caccia, “Noise minimization of MOSFET input charge amplifiers based on $\Delta\mu$ and ΔN $1/f$ models,” *IEEE Transactions on Nuclear Science*, vol. 56, no. 3, pp. 1511–1520, June 2009.
- [52] J. Chang, A. Abidi, and C. Viswanathan, “Flicker noise in CMOS transistors from subthreshold to strong inversion at various temperatures,” *IEEE Transactions on Electron Devices*, vol. 41, no. 11, pp. 1965–1971, Nov 1994.
- [53] K. Chew, K. Chew, K. S. Yeo, and S.-F. Chu, “Impact of technology scaling on the $1/f$ noise of thin and thick gate oxide deep submicron NMOS transistors,” *IEE Proceedings – Circuits, Devices and Systems*, vol. 151, no. 5, pp. 415–421, Oct 2004.
- [54] K. Chew, K. Yeo, and S.-F. Chu, “Effect of technology scaling on the $1/f$ noise of deep submicron PMOS transistors,” *Solid-State Electronics*, vol. 48, no. 7, pp. 1101 – 1109, 2004.
- [55] T. B. Tang, A. Murray, and S. Roy, “Methodology of statistical RTS noise analysis with charge-carrier trapping models,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 57, no. 5, pp. 1062–1070, May 2010.
- [56] D. Lopez, S. Haendler, C. Leyris, G. Bidal, and G. Ghibaudo, “Low-frequency noise investigation and noise variability analysis in high- κ /metal gate 32-nm CMOS transistors,” *IEEE Transactions on Electron Devices*, vol. 58, no. 8, pp. 2310–2316, Aug 2011.
- [57] M. Valenza, J. E. Hussein, F. Martinez, M. Bawedin, C. L. Royer, and J. Damlencourt, “Improved $1/f$ noise characterization of strained SiGe on insulator MOSFETs

- fabricated on wafers obtained by the Ge enrichment technique,” *Solid-State Electronics*, vol. 70, pp. 27 – 32, 2012.
- [58] R. Talmat, H. Achour, B. Cretu, J.-M. Routoure, A. Benfdila, R. Carin, N. Collaert, A. Mercha, E. Simoen, and C. Claeys, “Low frequency noise characterization in n-channel FinFETs,” *Solid-State Electronics*, vol. 70, pp. 20 – 26, 2012.
- [59] J. E. Husseini, F. Martinez, M. Valenza, R. Ritzenthaler, F. Lime, B. Iniguez, O. Faynot, C. L. Royer, and F. Andrieu, “Modeling of low frequency noise in FD SOI MOSFETs,” *Solid-State Electronics*, vol. 90, pp. 116 – 120, 2013.
- [60] R. T. Doria, J. A. Martino, E. Simoen, C. Claeys, and M. A. Pavanello, “Low-frequency noise of n-type triple gate FinFETs fabricated on standard and 45° rotated substrates,” *Solid-State Electronics*, vol. 90, no. 0, pp. 121 – 126, 2013.
- [61] E. Ioannidis, S. Haendler, C. Theodorou, S. Lasserre, C. Dimitriadis, and G. Ghi-baudo, “Evolution of low frequency noise and noise variability through CMOS bulk technology nodes from 0.5 μm down to 20 nm,” *Solid-State Electronics*, vol. 95, no. 0, pp. 28 – 31, 2014.
- [62] G. D. J. Smit, A. Scholten, R. M. T. Pijper, R. van Langevelde, L. Tiemeijer, and D. Klaassen, “Experimental demonstration and modeling of excess RF noise in sub-100-nm CMOS technologies,” *IEEE Electron Device Letters*, vol. 31, no. 8, pp. 884–886, Aug 2010.
- [63] A. Roy and C. Enz, “Compact modeling of thermal noise in the MOS transistor,” *IEEE Transactions on Electron Devices*, vol. 52, no. 4, pp. 611–614, April 2005.
- [64] H. Tuinhout and M. Vertregt, “Test structures for investigation of metal coverage effects on MOSFET matching,” in *IEEE International Conference on Microelectronic Test Structures, 1997. ICMTS 1997. Proceedings.*, Mar 1997, pp. 179–183.
- [65] P. Drennan, “Integrated Circuit Device Mismatch Modeling and Characterization for Analog Circuit Design,” Ph.D. dissertation, Arizona State University, 1999.
- [66] **D. Przyborowski**, “Pomiary parametrów i projektowanie prototypowych układów elektroniki odczytu dla kalorymetru FCAL przy ILC,” Master’s thesis, Akademia Górniczo–Hutnicza, 2009.
- [67] R. Keyes, “The effect of randomness in the distribution of impurity atoms on FET thresholds,” *Applied physics*, vol. 8, no. 3, pp. 251–259, 1975.
- [68] J. McCreary, “Matching properties, and voltage and temperature dependence of mos capacitors,” *IEEE Journal of Solid-State Circuits*, vol. 16, no. 6, pp. 608–616, Dec 1981.
- [69] J.-B. Shyu, G. Temes, and F. Krummenacher, “Random error effects in matched mos capacitors and current sources,” *IEEE Journal of Solid-State Circuits*, vol. 19, no. 6, pp. 948–956, Dec 1984.
- [70] K. Lakshmikumar, R. Hadaway, and M. Copeland, “Characterisation and mode-

- ling of mismatch in MOS transistors for precision analog design,” *IEEE Journal of Solid-State Circuits*, vol. 21, no. 6, pp. 1057–1066, Dec 1986.
- [71] M. Pelgrom, A. C. J. Duinmaijer, and A. Welbers, “Matching properties of MOS transistors,” *IEEE Journal of Solid-State Circuits*, vol. 24, no. 5, pp. 1433–1439, Oct 1989.
- [72] P. Drennan and C. Mcandrew, “Understanding MOSFET mismatch for analog design,” *IEEE Journal of Solid-State Circuits*, vol. 38, no. 3, pp. 450–456, Mar 2003.
- [73] P. Kinget, “Device mismatch and tradeoffs in the design of analog circuits,” *IEEE Journal of Solid-State Circuits*, vol. 40, no. 6, pp. 1212–1224, June 2005.
- [74] **D. Przyborowski** and M. Idzik, “A 10-bit low-power small-area high-swing CMOS DAC,” *IEEE Transactions on Nuclear Science*, vol. 57, no. 1, pp. 292–299, Feb 2010.
- [75] **D. Przyborowski** and M. Idzik, “Development of low-power small-area L-2L CMOS DACs for multichannel readout systems,” *Journal of Instrumentation*, vol. 7, no. 01, p. C01026, 2012.
- [76] C. Galup-Montoro, M. Schneider, H. Klimach, and A. Arnaud, “A compact model of MOSFET mismatch for circuit design,” *IEEE Journal of Solid-State Circuits*, vol. 40, no. 8, pp. 1649–1657, Aug 2005.
- [77] A. Cathignol, B. Cheng, D. Chanemougame, A. Brown, K. Rochereau, G. Ghibaudo, and A. Asenov, “Quantitative evaluation of statistical variability sources in a 45-nm technological node LP N-MOSFET,” *IEEE Electron Device Letters*, vol. 29, no. 6, pp. 609–611, June 2008.
- [78] C. M. Mezzomo, A. Bajolet, A. Cathignol, E. Josse, and G. Ghibaudo, “Modeling local electrical fluctuations in 45 nm heavily pocket-implanted bulk MOSFET,” *Solid-State Electronics*, vol. 54, no. 11, pp. 1359 – 1366, 2010.
- [79] P. Magnone, F. Crupi, N. Wils, R. Jain, H. Tuinhout, P. Andricciola, G. Giusi, and C. Fiegna, “Impact of hot carriers on nMOSFET variability in 45- and 65-nm CMOS technologies,” *IEEE Transactions on Electron Devices*, vol. 58, no. 8, pp. 2347–2353, Aug 2011.
- [80] *0.35 μm CMOS C35 Process Parameters*, Austriamicrosystems, 2008.
- [81] J. Kapłon, prywatna korespondencja.
- [82] *0.35 μm CMOS C35 Matching Parameters*, Austriamicrosystems, 2006.
- [83] J. Kapłon and M. Noy, “Front end electronics for SLHC semiconductor trackers in CMOS 90 nm and 130 nm processes,” *IEEE Transactions on Nuclear Science*, vol. 59, no. 4, pp. 1611–1620, Aug 2012.
- [84] M. Pelgrom, *Analog-to-Digital Conversion*. Springer, 2010.
- [85] A. Dabrowski, N. Bacchetta, A. Bell, E. Castro, M. Guthoff, R. Hall-Wilton, M. Hempel, H. Henschel, W. Lange, W. Lohmann, S. Muller, O. Novgorodova,

- D. Pfeiffer, V. Ryjov, D. Stickland, and R. Walsh, "The performance of the beam conditions and radiation monitoring system of CMS," in *IEEE Nuclear Science Symposium and Medical Imaging Conference (NSS/MIC), 2011*, Oct 2011, pp. 489–495.
- [86] A. Bell, E. Castro, R. Hall-Wilton, W. Lange, W. Lohmann, A. Macpherson, M. Ohlerich, N. Rodriguez, V. Ryjov, R. Schmidt, and R. Stone, "Fast beam conditions monitor BCM1F for the CMS experiment," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 614, no. 3, pp. 433 – 438, 2010.
- [87] M. Friedl, "Analog optohybrids for the readout of the CMS silicon tracker," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 518, pp. 515 – 518, 2004.
- [88] J. L. Leonard, A. Bell, P. Burtowy, A. Dabrowski, M. Hempel, H. Henschel, W. Lange, W. Lohmann, N. Odell, M. Penno, B. Pollack, **D. Przyborowski**, V. Ryjov, D. Stickland, R. Walsh, W. Warzycha, and A. Zagodzinska, "Fast beam condition monitor for cms: Performance and upgrade," *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 765, pp. 235–239, 2014.
- [89] W. Sansen and Z.-Y. Chang, "Feedforward compensation techniques for high-frequency CMOS amplifiers," *IEEE Journal of Solid-State Circuits*, vol. 25, no. 6, pp. 1590–1595, Dec 1990.
- [90] P.-I. Mak and R. Martins, "High-/Mixed-Voltage RF and analog CMOS circuits come of age," *IEEE Circuits and Systems Magazine*, vol. 10, no. 4, pp. 27–39, Fourthquarter 2010.
- [91] P.-I. Mak and R. Martins, *High-/Mixed-Voltage Analog and RF Circuit Techniques for Nanoscale CMOS*, ser. Analog Circuits and Signal Processing. Springer New York, 2012.
- [92] E. Cherry and D. Hooper, "The design of wide-band transistor feedback amplifiers," *Proceedings of the Institution of Electrical Engineers*, vol. 110, no. 2, pp. 375–389, February 1963.
- [93] G. Cervelli, A. Marchioro, P. Moreira, and F. Vasey, "A radiation tolerant laser driver array for optical transmission in the LHC experiments," in *Proceedings of the 7th LEB Workshop*, 2001, pp. 155–159.
- [94] A. Lopez-Martin, S. Baswa, J. Ramirez-Angulo, and R. Carvajal, "Low-voltage super class AB CMOS OTA cells with very high slew rate and power efficiency," *IEEE Journal of Solid-State Circuits*, vol. 40, no. 5, pp. 1068–1077, May 2005.
- [95] W. Sansen and Z.-Y. Chang, "Limits of low noise performance of detector readout front ends in CMOS technology," *IEEE Transactions on Circuits and Systems*, vol. 37, no. 11, pp. 1375–1382, Nov 1990.

- [96] M. Manghisoni, L. Ratti, V. Re, V. Speziali, and G. Traversi, “Noise performance of $0.13 \mu\text{m}$ CMOS technologies for detector front-end applications,” *IEEE Transactions on Nuclear Science*, vol. 53, no. 4, pp. 2456–2462, Aug 2006.
- [97] J. Leonard, A. Bell, M. Hempel, H. Henschel, O. Karacheban, W. Lange, W. Lohmann, O. Novgorodova, M. Penno, R. Walsh, A. Dabrowski, M. Guthoff, R. Loos, V. Ryjov, P. Burtowy, A. Lokhovitskiy, N. Odell, **D. Przyborowski**, D. Stickland, and A. Zagozdzińska, “Upgraded fast beam conditions monitor for cms online luminosity measurement,” in *Technology and Instrumentation in Particle Physics 2014*. Proceedings of Science, 2014.
- [98] A. Dabrowski, “Upgrade of the CMS instrumentation for luminosity and machine induced background measurements,” *Nuclear Physics B, Proceedings Supplement, in print*, 2015.
- [99] A. A. Zagozdzińska, A. Bell, A. E. Dabrowski, M. Guthoff, M. Hempel, H. Henschel, O. Karacheban, W. Lange, W. Lohmann, A. Lokhovitskiy, J. L. Leonard, R. Loos, M. Miraglia, M. Penno, K. T. Pozniak, **D. Przyborowski**, D. Stickland, P. P. Trapani, R. Romaniuk, V. Ryjov, and R. Walsh, “The fast beam condition monitor bcm1f backend electronics upgraded microtca-based architecture,” in *Proc. SPIE*, vol. 9290, 2014, pp. 92 902L–92 902L–8.
- [100] A. A. Zagozdzińska, A. E. Dabrowski, **D. Przyborowski**, J. L. Leonard, K. T. Pozniak, M. Miraglia, R. Walsh, W. Lange, W. Lohmann, and V. Ryjov, “Architecture of the upgraded BCM1F backend electronics for beam conditions and luminosity measurement,” *Journal of Instrumentation*, vol. 10, no. 02, p. C02020, 2015.
- [101] K. Anthony, “Diamonds at the golden point.” *CERN Bulletin*, no. 08-09/2015. [Online]. Available: <http://cds.cern.ch/journal/CERNBulletin/2015/08/News-Articles/1988354?ln=en>
- [102] <http://www-panda.gsi.de/>.
- [103] PANDA Collaboration (**D. Przyborowski**, M. Idzik, B. Mindur, T. Fiutowski, and K. Świentek), “Technical design report for the PANDA straw tube tracker,” *The European Physical Journal A*, vol. 49, no. 2, 2013. [Online]. Available: <http://dx.doi.org/10.1140/epja/i2013-13025-8>
- [104] <http://garfield.web.cern.ch/garfield/>.
- [105] D. Nygren, “Converting vice to virtue: can time-walk be used as a measure of deposited charge in silicon detectors.” 1991, internal LBL note.
- [106] R. A. Boie, A. T. Hrisoho, and P. Rehak, “Signal shaping and tail cancellation for gas proportional detectors at high counting rates,” *IEEE Transactions on Nuclear Science*, vol. 28, no. 1, pp. 603–609, Feb 1981.
- [107] R. Boie, A. Hrisoho, and P. Rehak, “Signal shaping and tail cancellation for gas

- proportional detectors at high counting rates,” *Nuclear Instruments and Methods in Physics Research*, vol. 192, no. 2-3, pp. 365 – 374, 1982.
- [108] B. Bevensee, F. M. Newcomer, R. Van Berg, and H. Williams, “An amplifier-shaper-discriminator with baseline restoration for the ATLAS transition radiation tracker,” *IEEE Transactions on Nuclear Science*, vol. 43, no. 3, pp. 1725–1731, Jun 1996.
- [109] W. Bonivento, P. Jarron, D. Moraes, W. Riegler, and F. dos Santos, “Development of the CARIOCA front-end chip for the LHCb muon detector,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 491, no. 1-2, pp. 233 – 243, 2002.
- [110] H. Soltveit, J. Stachel, P. Braun-Munzinger, L. Musa, H. Gustafsson, U. Bonnes, H. Oeschler, L. Osterman, and S. Lang, “The PreAmplifier ShAper for the ALICE TPC detector,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 676, pp. 106 – 119, 2012.
- [111] R. Bosch, A. de Parga, B. Mota, and L. Musa, “The altro chip: a 16-channel a/d converter and digital processor for gas detectors,” *IEEE Transactions on Nuclear Science*, vol. 50, no. 6, pp. 2460–2469, Dec 2003.
- [112] A. Lacaita, S. Cova, A. Spinelli, and F. Zappa, “Photon–assisted avalanche spreading in reach–through photodiodes,” *Applied Physics Letters*, vol. 62, no. 6, pp. 606–608, 1993.
- [113] D. Renker, “Geiger-mode avalanche photodiodes, history, properties and problems,” *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, vol. 567, no. 1, pp. 48 – 56, 2006, proceedings of the 4th International Conference on New Developments in Photodetection BEAUNE 2005 Fourth International Conference on New Developments in Photodetection.
- [114] G. De Geronimo, P. O’Connor, and J. Grosholz, “A CMOS baseline holder (BLH) for readout ASICs,” *IEEE Transactions on Nuclear Science*, vol. 47, no. 3, pp. 818–822, Jun 2000.
- [115] K. Korbel, *Ekstrakcja informacji z sygnału radiometrycznego*. Wydział Fizyki i Informatyki Stosowanej AGH, Kraków, 2006.
- [116] F. Corsi, M. Foresta, C. Marzocca, G. Matarrese, and A. Tauro, “A novel output baseline holder circuit for CMOS front-end analog channels,” in *IEEE Nuclear Science Symposium Conference Record, 2008.*, Oct 2008, pp. 1476–1481.
- [117] A. Tajalli, Y. Leblebici, and E. Brauer, “Implementing ultra-high-value floating tunable CMOS resistors,” *Electronics Letters*, vol. 44, no. 5, pp. 349–350, Feb 2008.

- [118] A. Tajalli and Y. Leblebici, *Extreme Low-power Mixed Signal IC Design*. Springer, 2010.
- [119] M. Bazes, “Two novel fully complementary self-biased CMOS differential amplifiers,” *IEEE Journal of Solid-State Circuits*, vol. 26, no. 2, pp. 165–168, Feb 1991.
- [120] M. Idzik, K. Swientek, T. Fiutowski, S. Kulis, and **D. Przyborowski**, “A 10-bit multichannel digitizer ASIC for detectors in particle physics experiments,” *IEEE Transactions on Nuclear Science*, vol. 59, no. 2, pp. 294–302, April 2012.
- [121] **D. Przyborowski**, “Pomiary testowe wzmacniaczy ładunkoczułych służących do detekcji sygnału z półprzewodnikowych detektorów promieniowania jonizującego,” Master’s thesis, Akademia Górniczo–Hutnicza, 2008.
- [122] P. Wiącek, “Analiza i optymalizacja pozycjoczułych półprzewodnikowych detektorów promieniowania X.” Ph.D. dissertation, Akademia Górniczo–Hutnicza, 2006.
- [123] PANDA Collaboration (**D. Przyborowski**, M. Idzik, B. Mindur, T. Fiutowski, and K. Świentek), “Technical Design Report for the: PANDA Micro Vertex Detector,” arXiv:1207.6581v2 [physics.ins-det], Tech. Rep., 2012.
- [124] <http://www.picotech.com/picoscope3000.html>.
- [125] A. Neiser, J. Adamczewski-Musch, M. Hoek, W. Koenig, G. Korcyl, S. Linev, L. Maier, J. Michel, M. Palka, M. Penschuck, M. Traxler, C. Ugur, and A. Zink, “Trb3: a 264 channel high precision tdc platform and its applications,” *Journal of Instrumentation*, vol. 8, no. 12, p. C12043, 2013.
- [126] P. Gianotti, V. Lucherini, E. Pace, G. Boca, S. Costanza, P. Genova, L. Lavezzi, P. Montanga, A. Rotondi, M. Bragadireanu, M. Vasile, D. Pietreanu, J. Biernat, S. Jowzaee, G. Korcyl, M. Palka, P. Salabura, J. Smyrski, T. Fiutowski, M. Idzik, **D. Przyborowski**., K. Korcyl, P. Kulesa, K. Pysz, S. Dobbs, A. Tomaradze, D. Bettoni, E. Fioravanti, I. Garzia, M. Savrie, V. Kozlov, M. Mertens, H. Ohm, S. Orfanitski, J. Ritman, V. Serdyuk, P. Wintz, and S. Spataro, “The straw tube trackers of the panda experiment,” in *Advancements in Nuclear Instrumentation Measurement Methods and their Applications (ANIMMA), 2013 3rd International Conference on*, June 2013, pp. 1–7.
- [127] P. Wintz, “The central straw tube tracker in the panda experiment,” *Hyperfine Interactions*, pp. 1–6, 2014. [Online]. Available: <http://dx.doi.org/10.1007/s10751-014-1035-6>
- [128] M. Idzik and M. Ornat, “Design and operation of low power temperature sensor - bandgap reference circuit in submicron technology,” in *Proc. of the 12th International Conference Mixed Design of Integrated Circuits and Systems MIXDES 2005*, June 2006, pp. 93–98.
- [129] J. Tokarz, “Projektowanie i pomiary testowe elektroniki front-end dla de-

- tektorów słomkowych w eksperymencie PANDA,” Master’s thesis, Akademia Górniczo–Hutnicza, 2015.
- [130] R. Carvajal, J. Ramirez-Angulo, A. Lopez-Martin, A. Torralba, J. Galan, A. Carlosena, and F. Chavero, “The flipped voltage follower: a useful cell for low-voltage low-power circuit design,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 52, no. 7, pp. 1276–1291, July 2005.
- [131] C. Muniz-Montero, L. Sanchez-Gaspariano, J. Camacho-Escoto, L. Villa-Vargas, H. Molina-Lozano, and J. Molinar-Solis, “A class-AB CMOS differential flipped voltage follower with output driving capability up to 100 pF,” *Microelectronics Journal*, vol. 44, no. 10, pp. 930 – 940, 2013, conference on Design of Circuits and Integrated System 2011. [Online]. Available: <http://www.sciencedirect.com/science/article/pii/S002626921300061X>
- [132] N. Ssooch, “High swing CMOS cascode current mirror,” Patent, 1986, uS Patent 4,583,037.
- [133] R. van de Plassche, *CMOS Analog-to-Digital and Digital-to-Analog Converters*, 2nd ed. Kluwer Academic Publisher, 2003.

Spis rysunków

1.1	Tranzystor MOS wykonany w technologii planarnej:	21
1.2	Charakterystyki tranzystora wg modelu EKV.	29
1.3	Zależność znormalizowanej transkonduktancji od znormalizowanego prądu drenu.	30
1.4	Charakterystyki wyjściowe tranzystora polowego wg modelu EKV uwzględniające skończoną rezystancję dren-źródło (prąd znormalizowano dla napięcia $V_{DS} = V_{GS}$). Użyte parametry to: $n=1.3$, $R_S + R_D=20 \Omega$, $\theta=30 \text{ V}^{-1}$, $N_b=212 \cdot 10^{20} \text{ m}^{-3}$, $\Phi_B \approx 867.8 \text{ mV}$, $\lambda=70 \text{ nm}$, $W/L=10$	31
1.5	Zależność częstotliwości granicznej od znormalizowanego prądu drenu w obszarze pentodowym pracy tranzystora.	33
1.6	Wpływ rezystancji ścieżek na zmianę parametrów identycznych źródeł prądowych ($V_{GS_3} < V_{GS_2} < V_{GS_1} < V_{GS_0}$)	40
1.7	Zależność iloczynu dyspersji prądu drenu i pierwiastka powierzchni tranzystora od znormalizowanego prądu drenu.	43
1.8	Trójtranzystorowy model tranzystora posiadającego implanty „pocket/halo”.	44
1.9	Zależności współczynnika $A_{V_{Th}}$ tranzystora z domieszkami „halo” od: (a) napięcia bramka-źródło V_{GS} i (b) długości kanału tranzystora L (na podstawie [20, 78]).	45
1.10	Symulowane charakterystyki wyjściowe tranzystorów dostępnych w procesach:	47
1.11	Wewnętrzne wzmocnienia tranzystorów dostępnych w technologiach CMOS RF 130 nm oraz AMS 350 nm w funkcji długości kanału ($W=10 \mu\text{m}$, $I_D=10 \mu\text{A}$).	48
1.12	Częstotliwość graniczna w funkcji prądu drenu dla tranzystorów wykonanych w technologiach AMS 350 nm oraz CMOS RF 130 nm.	48
2.1	Położenie monitora wiązki BCM w eksperymencie CMS[86].	52
2.2	Schemat blokowy układu front-end detektora BCM1F.	53
2.3	Uproszczony schemat ideowy wzmacniacza opartego o architekturę teleskopowej kaskody o zwiększonym wzmocnieniu i transkonduktancji.	54

2.4	Uproszczony schemat małosygnalowy układu teleskopowej kaskody o zwiększonym wzmocnieniu.	55
2.5	Przykładowe charakterystyki częstotliwościowe wzmacniacza przed i po skompensowaniu go w sposób klasyczny.	58
2.6	Układ aktywnej kaskody z zaimplementowaną techniką kompensacji <i>feed-forward</i> :	58
2.7	Pozycja pierwszego zera oraz drugiego bieguna transmitancji w funkcji pojemności kompensującej.	60
2.8	Przykładowe charakterystyki częstotliwościowe wzmacniacza przed i po skompensowaniu go metodą „ <i>feed-forward</i> ”.	60
2.9	Schematy przedwzmacniacza transimpedancyjnego pracującego z aktywną pętlą sprzężenia zwrotnego:	61
2.10	Schemat ideowy przedwzmacniacza układu elektroniki odczytu detektora BCM1F.	63
2.11	Schemat ideowy pierwszego stopnia kształtującego.	65
2.12	Schemat wyjściowego wzmacniacza różnicowego.	67
2.13	Małosygnalowy schemat układu wzmacniacza wyjściowego.	68
2.14	Odpowiedzi czasowe elektroniki odczytu wg równania (2.4.7).	70
2.15	Model szumowy przedwzmacniacza opartego o architekturę teleskopowej kaskody o zwiększonym wzmocnieniu.	71
2.16	Schemat do analizy szumowej przedwzmacniacza pracującego w trybie transimpedancyjnym.	73
2.17	ENC w funkcji prądu drenu i szerokości tranzystora wejściowego, przy stałej czasowej układu kształtowania wynoszącej 2.5 ns, 6 pF pojemności sensora oraz 1 μA prądu sprzężenia zwrotnego.	76
2.18	ENC w funkcji pojemności sensora dla prądu drenu 300 μA , szerokości 200 μm , stałej czasowej układu kształtującego wynoszącej 2.5 ns.	76
2.19	ENC w funkcji stałej czasowej układu kształtującego, dla 6 pF pojemności sensora, 300 μA prądu drenu, 200 μm szerokości tranzystora i 1 μA prądu sprzężenia.	77
2.20	Czas kształtowania w funkcji prądu drenu oraz szerokości tranzystora wejściowego, przy stałej czasowej układu kształtowania 2.5 ns, 6 pF pojemności sensora oraz 1 μA prądu sprzężenia.	78
2.21	Czas kształtowania w funkcji prądu sprzężenia zwrotnego.	78
2.22	Charakterystyki częstotliwościowe przedwzmacniacza transimpedancyjnego.	79
2.23	Impedancja wejściowa przedwzmacniacza układu elektroniki odczytu detektora BCM1F.	80

2.24	Charakterystyki częstotliwościowe sygnału zwrotnego w pierwszym stopniu kształtującym.	81
2.25	Symulowana odpowiedź czasowa układu front-end:	82
2.26	Zależność amplitudy impulsu wyjściowego w funkcji wstrzykiwanego ładunku, dla różnych prądów polaryzacji stopnia wyjściowego.	82
2.27	Symulowana zależność ENC od pojemności sensora dla różnych prądów polaryzujących sprzężenie zwrotne przedwzmacniacza.	83
2.28	Zdjęcie wyprodukowanego prototypu układu elektroniki odczytu dla detektora BCM1F (wymiary układu to $5.6 \times 2 \text{ mm}^2$).	84
2.29	Odpowiedzi elektroniki front-end systemu BCM1F na ładunek 3 fC, dla różnych pojemności sensora.	85
2.30	Odpowiedzi układu elektroniki odczytu systemu BCM1F na ładunek 150 fC, dla różnych pojemności sensora.	86
2.31	Zależności parametrów odpowiedzi układu na ładunek 150 fC i pojemności sensora 2 pF.	86
2.32	Zależności parametrów odpowiedzi układu na ładunek 150 fC i pojemności sensora 4.9 pF.	87
2.33	Zależność amplitudy sygnału wejściowego od wstrzykiwanego ładunku.	87
2.34	Zależności ekwiwalentnego ładunku szumowego ENC układu front-end systemu BCM1F.	88
2.35	Typowy impuls zarejestrowany przez system detekcyjny.	89
2.36	Dystrybucja strat energii elektronów w sensorze diamentowym systemu BCM1F.	90
2.37	Złożona połowa systemu BCM1F przygotowana do bezpośredniej instalacji w eksperymencie CMS.	91
2.38	Fotografia płytki PCB z zamontowanymi układami elektroniki odczytu, gotowej do zainstalowania w eksperymencie.	92
2.39	Zbliżenie na zainstalowany sensor diamentowy oraz układ scalony elektroniki front-end systemu BCM1F.	92
3.1	Schemat eksperymentu \bar{P} ANDA [102].	94
3.2	Przekrój przez detektor centralny STT [102].	94
3.3	Schemat przedniego detektora śladu w eksperymencie \bar{P} ANDA [102].	95
3.4	Wysymulowane impulsy prądowe detektora wyindukowane pod wpływem pionów o energii 420 MeV.	96
3.5	Schemat blokowy kanału elektroniki front-end dla detektorów słomkowych.	97
3.6	Uprozczone schematy wzmacniacza opartego o architekturę teleskopowej kaskody o zwiększonej transkonduktancji.	98
3.7	Schematy przedwzmacniacza ładunkozułego.	100
3.8	Schemat układu PZC i pierwszego stopnia kształtującego.	101

3.9	Uproszczony schemat ideowy układu eliminacji ogona TC wraz z drugim stopniem kształtującym.	103
3.10	Schemat ideowy zaprojektowanego układu BLH.	105
3.11	Małosygnałowy schemat układu BLH.	106
3.12	Implementacja układu aktywnego rezystora.	106
3.13	Schemat dyskryminatora amplitudy.	107
3.14	Schemat małosygnałowy użyty do wyznaczenia gęstości widmowej mocy szumów na wyjściu przedwzmacniacza.	108
3.15	Małosygnałowy schemat użyty do obliczenia transmitancji ostatniego stopnia filtra wraz z układem BLH.	111
3.16	ENC w funkcji prądu drenu i szerokości tranzystora wejściowego dla 25 pF pojemności detektora i 10 ns czasu kształtowania.	113
3.17	Zależność ENC od pojemności detektora dla różnych stałych czasowych układu kształtowania.	114
3.18	ENC w funkcji stałej czasowej układu kształtującego	114
3.19	Schemat ideowy przedwzmacniacza.	115
3.20	Charakterystyki częstotliwościowe przedwzmacniacza ładunkoczułego.	116
3.21	Impedancja wejściowa przedwzmacniacza układu elektroniki front-end dla detektorów słomkowych.	117
3.22	Charakterystyki częstotliwościowe pierwszego stopnia kształtującego.	118
3.23	Charakterystyki częstotliwościowe układu BLH.	119
3.24	Odpowiedzi czasowe układu na wymuszenie impulsowe o ładunku 1 fC.	120
3.25	Zależność amplitudy napięcia wyjściowego od wstrzykiwanego ładunku, dla różnych trybów wzmocnienia przedwzmacniacza.	121
3.26	Odpowiedź układu front-end na impuls generowany w detektorze gazowym dla różnych ustawień układu eliminacji ogona jonowego.	121
3.27	Zależność ENC od pojemności detektora dla różnych stałych czasowych układu kształtującego.	122
3.28	Zależność ToT od amplitudy impulsu prądowego.	123
3.29	Wyniki symulacji czasowych dla układu przed i po ekstrakcji pasożytniczych elementów planu masek układu.	124
3.30	Fotografia prototypu przybondowanego do płytki testowej.	125
3.31	Odpowiedzi układu elektroniki front-end na impulsy niosące 10 fC ładunku w trybie czystego kształtowania CR-RC ²	126
3.32	Przykładowe krzywe całkowite zmierzone na wyjściu dyskryminatora impulsów.	127
3.33	Zmierzona zależność amplitudy impulsu wyjściowego w funkcji wstrzykiwanego ładunku.	128

3.34	Zmierzone wartości ENC układu elektroniki front–end w trybie z wyłączonym układem eliminacji ogona jonowego.	129
3.35	Pomiar amplitudy impulsów na wyjściu analogowym układu dla domyślnych ustawień układu z włączonym układem eliminacji ogona jonowego dla 32–u kanałowej płytki ewaluacyjnej.	130
3.36	Nieokreśloność pomiaru czasu zdarzenia w układzie elektroniki odczytu detektorów słomkowych.	131
3.37	Zmierzone zależności czasu nad progiem ToT od wstrzykiwanego ładunku. . . .	132
3.38	Przykładowe impulsu wyjściowego układu na sygnał wygenerowany w detektorze przez źródło ^{55}Fe dla dwóch różnych konfiguracji układu TC.	132
3.39	Widma promieniowania X emitowanego przez źródło ^{55}Fe , uzyskane metodami ToT i pomiaru amplitudy.	133
3.40	Zmiany poziomu stałego na wyjściu bufora analogowego w układzie elektroniki odczytu detektorów słomkowych.	134
3.41	Odpowiedź układu elektroniki front–end na wysoką intensywność wiązki z akceleratora.	135
3.42	Zdjęcie 32–u kanałowej płytki odczytowej wykorzystanej w pomiarach na wiązce w roku 2012.	136
3.43	Schemat 32–u kanałowego układu pomiarowego podczas testów na wiązce. . . .	136
3.44	Rozkład czasu dryfu elektronów oraz jego korelacja z czasem nad progiem dla typowego kanału odczytowego.	137
3.45	Zdjęcie 96–o kanałowego stanowiska do pomiarów na wiązce protonów z akceleratora Big Karl w Jülich.	138
3.46	Schemat blokowy drugiej wersji układu elektroniki odczytu dla detektorów słomkowych.	138
3.47	Schemat ideowy nowej wersji przedwzmacniacza.	140
3.48	Schemat ideowy nowej wersji wzmacniacza użytego w pierwszym stopniu kształtującym.	141
3.49	Schemat ideowy nowej wersji wzmacniacza użytego w drugim stopniu kształtującym wraz z buforem wyjściowym.	141
3.50	Schemat ideowy wzmacniacza błędu układu BLH zastosowanego w drugim prototypie układu elektroniki front–end.	142

Spis tabel

1.1	Porównanie parametrów procesów AMS 350 nm oraz CMOS RF 130 nm [80, 82, 83, 81].	47
2.1	Parametry elektryczne sensorów diamentowych wykonanych techniką sCVD. . .	52